

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2000年8月

LPC661 ローパワー CMOS オペアンプ

LPC661

ローパワー CMOS オペアンプ

概要

LPC661 は単一電源動作に最適な CMOS オペアンプです。主な特長としては、+5V ~ +15V の幅広い電源電圧範囲、フルスイング出力電圧振幅、グラウンドを含む同相入力電圧範囲があげられます。これまで CMOS オペアンプの難点であった性能上の限界は、このオペアンプでは解決されています。入力オフセット電圧、ドリフト、および広帯域ノイズ、さらに電圧利得 (100k および 5k の負荷での) はいずれも、広く一般に使われているバイポーラオペアンプの同等クラスのアンプと同じか、それより優れているにもかかわらず、消費電流は Typ 値で 55 μ A に過ぎません。

このチップはナショナル セミコンダクター社の最新のダブル・ポリ・シリコン・ゲート CMOS プロセス技術を駆使して製造されています。

これと同じ特長をもつデュアル CMOS オペアンプについては LPC662 のデータシートを、クワッド CMOS オペアンプについては LPC660 のデータシートを参照して下さい。

特長 (特記のない限り、数値は Typ 値)

フルスイング出力電圧振幅

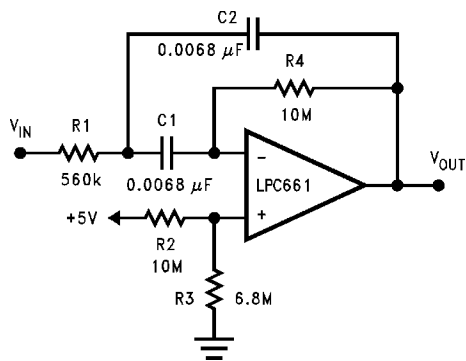
低消費電流	55 μ A
100k および 5k 負荷での規格設定	
高い電圧利得	120dB
低入力オフセット電圧	3mV
低オフセット電圧ドリフト	1.3 μ V/
超低入力バイアス電流	2fA
GND を含む同相入力電圧範囲	
+5V ~ +15V の動作保証	
低歪率	0.01%
スルーレート	1kHz で 0.11V/ μ s

アプリケーション

- 高インピーダンスバッファ
- 高精度電流電圧変換器
- 長時間積分器
- 高インピーダンスプリアンプ
- アクティブフィルタ
- サンプル/ホールド回路
- ピーク検出器

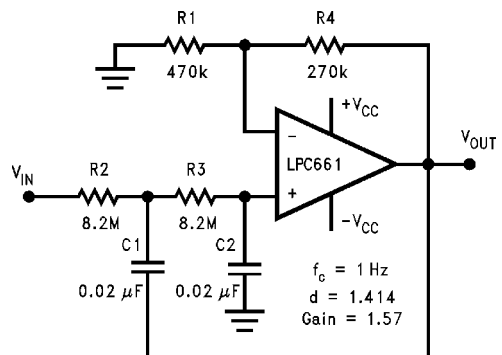
アプリケーション回路例

10 Hz Bandpass Filter



$f_0 = 10$ Hz
 $Q = 2.1$
 ゲイン = 18.9 dB

1 Hz Low-Pass Filter
 (Maximally Flat, Dual Supply Only)



絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

電源電圧 (V^+ - V^-)	16V
差動入力電圧	\pm 電源電圧
V^+ への出力短絡	(Note 2、9)
V^- への出力短絡	(Note 2)
保存温度範囲	- 65 ~ + 150
リード温度 (ハンダ付け、10 秒)	260
接合部温度 (Note 3)	150
消費電力	(Note 3)
ESD 耐圧 ($C = 100\text{pF}$, $R = 1.5\text{k}$)	1000V
入力ピン電流	$\pm 5\text{mA}$

出力ピン電流	$\pm 18\text{mA}$
入出力ピン電圧	$(V^+) + 0.3\text{V}$, $(V^-) - 0.3\text{V}$
電源ピン電流	35mA

動作定格 (Note 1)

電源電圧範囲	4.75V	V^+	15.5V
接合部温度範囲			
LPC661AI	- 40	T_J	+ 85
LPC661I	- 40	T_J	+ 85
消費電力			(Note 7)
熱抵抗 (J_A) (Note 8)			
8ピン-SO	165		/W

DC 電気的特性

特記のない限り、次の規格値は $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_O = 2.5\text{V}$ 、および $R_L = 1\text{M}$ に対して適用されます。太文字の規格値は全温度範囲に対して、その他の規格値はすべて $T_J = 25$ に対して適用されます。

Symbol	Parameter	Conditions	Typ	LPC661AI Limit (Note 4)	LPC661I Limit (Note 4)	Units (Limit)
V_{OS}	Input Offset Voltage		1	3 3.3	6 6.3	mV
TCV_{OS}	Input Offset Voltage Average Drift		1.3			$\mu\text{V}/$
I_B	Input Bias Current		0.002	4	4	pA max
I_{OS}	Input Offset Current		0.001	2	2	pA max
R_{IN}	Input Resistance		> 1			Tera
CMRR	Common Mode Rejection Ratio	0V V_{CM} 12.0V $V^+ = 15\text{V}$	83	70 68	63 61	dB min
+ PSRR	Positive Power Supply Rejection Ratio	5V V^+ 15V	83	70 68	63 61	dB min
- PSRR	Negative Power Supply Rejection Ratio	0V V^- - 10V	94	84 83	74 73	dB min
V_{CM}	Input Common Mode Voltage Range	$V^+ = 5\text{V}$ and 15V for CMRR 50dB	- 0.4	- 0.1 0	- 0.1 0	V max
			$V^+ - 1.9$	$V^+ - 2.3$ $V^+ - 2.5$	$V^+ - 2.3$ $V^+ - 2.5$	V min
A_V	Large Signal Voltage Gain	Sourcing $R_L = 100\text{k}$ (Note 5)	1000	400 300	300 200	V/mV min
		Sinking $R_L = 100\text{k}$ (Note 5)	500	180 120	90 70	V/mV min
		Sourcing $R_L = 5\text{k}$ (Note 5)	1000	200 160	100 80	V/mV min
		Sinking $R_L = 5\text{k}$ (Note 5)	250	100 60	50 40	V/mV min

DC 電気的特性 (つづき)

特記のない限り、次の規格値は $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、および $R_L = 1M$ に対して適用されます。太文字の規格値は全温度範囲に対して、その他の規格値はすべて $T_J = 25$ に対して適用されます。

Symbol	Parameter	Conditions	Typ	LPC661AI Limit (Note 4)	LPC661I Limit (Note 4)	Units (Limit)	
V_O	Output Swing	$V^+ = 5V$ $R_L = 100k \sim 2.5V$	4.987	4.970 4.950	4.940 4.910	V min	
			0.004	0.030 0.050	0.060 0.090	V max	
		$V^+ = 5V$ $R_L = 5k \sim 2.5V$	4.940	4.850 4.750	4.750 4.650	V min	
			0.040	0.150 0.250	0.250 0.350	V max	
		$V^+ = 15V$ $R_L = 100k \sim 7.5V$	14.970	14.920 14.880	14.880 14.820	V min	
			0.007	0.030 0.050	0.060 0.090	V max	
	$V^+ = 15V$ $R_L = 5k \sim 7.5V$	14.840	14.680 14.600	14.580 14.480	V min		
		0.110	0.220 0.300	0.320 0.400	V max		
	I_O	Output Current $V^+ = 5V$	Sourcing, $V_O = 0V$	22	16 14	13 11	mA min
			Sinking, $V_O = 5V$	21	16 14	13 11	mA min
	I_O	Output Current $V^+ = 15V$	Sourcing, $V_O = 0V$	40	28 25	23 20	mA min
			Sinking, $V_O = 13V$ (Note 9)	39	28 24	23 19	mA min
I_S	Supply Current	$V^+ = 5V, V_O = 1.5V$	55	60 70	70 85	μA max	
		$V^+ = 15V, V_O = 1.5V$	58	75 85	90 105	μA max	

AC 電気的特性

特記のない限り、次の規格値は $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、および $R_L = 1M$ に対して適用されます。太文字の規格値は全温度範囲に対して、その他の規格値はすべて $T_J = 25$ に対して適用されます。

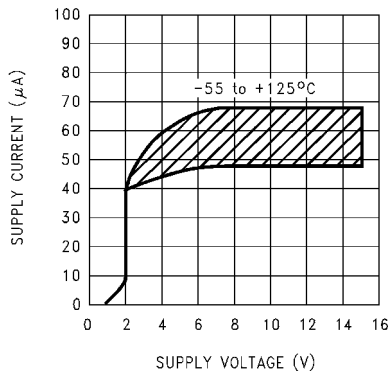
Symbol	Parameter	Conditions	Typ	LPC661AI Limit (Note 4)	LPC661I Limit (Note 4)	Units (Limit)
SR	Slew Rate	(Note 6)	0.11	0.07 0.05	0.05 0.03	V/ μs min
GBW	Gain-Bandwidth Product		350			kHz
ϕ_m	Phase Margin		50			Deg
G_M	Gain Margin		17			dB
e_n	Input Referred Voltage Noise	$F = 1 \text{ kHz}$	42			nV/\sqrt{Hz}
i_n	Input Referred Current Noise	$F = 1 \text{ kHz}$	0.0002			pA/\sqrt{Hz}
T.H.D.	Total Harmonic Distortion	$F = 1 \text{ kHz}, A_V = -10$ $R_L = 100k, V_O = 8 V_{PP}$ $V^+ = 15V$	0.01			%

AC 電気的特性 (つづき)

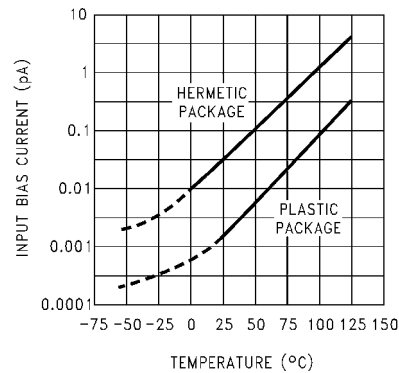
- Note 1:** 絶対最大定格とは、IC が破壊する可能性のある規格値を言います。動作定格とは IC が機能する条件を示します。しかし、これらの定格は特定の規格値を保証するものではありません。記載項目および試験条件の保証値については、電気的特性を参照して下さい。保証値は、記載されている試験条件下においてのみ適用されます。IC が記載されている試験条件下で動作していない場合、いくつかの性能の特性が低下することがあります。
- Note 2:** 単一電源の場合にも両電源の場合にも適用されます。高温において連続的に短絡動作をさせると 150 の許容最大接合部温度を超えることがあります。長時間にわたって ± 30mA を超える出力電流で動作させると信頼性に悪影響を及ぼすことがあります。
- Note 3:** 最大消費電力は $T_{J(max)}$ 、 J_A 、および T_A の関数です。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A) / J_A$ です。
- Note 4:** 制限値は試験または相関によって保証されています。
- Note 5:** $V^+ = 15V$ 、 $V_{CM} = 7.5V$ で R_L は 7.5V に接続されています。ソーステストの場合、7.5V V_O 11.5V。シンクテストの場合、2.5V V_O 7.5V。
- Note 6:** $V^+ = 15V$ 、10V のステップ入力で電圧フォロウとして接続されています。規定されている値は正または負のスルーレートのうち、いずれか遅い方の値です。
- Note 7:** 高温時の動作の場合、熱抵抗 J_A 、 $P_D = (T_J - T_A) / J_A$ に基づいて定格を下げる必要があります。
- Note 8:** すべての数値は、プリント基板に直接ハンダ付けするパッケージに適用します。
- Note 9:** 13V を超える V^+ に出力を短絡すると信頼性が低下するため、避けて下さい。

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ です。

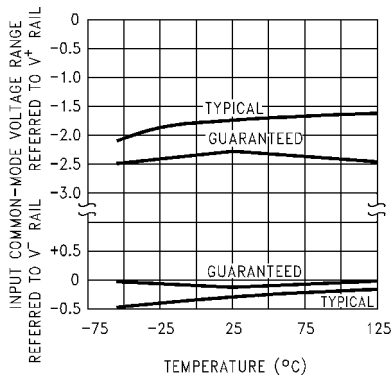
Supply Current vs Supply Voltage



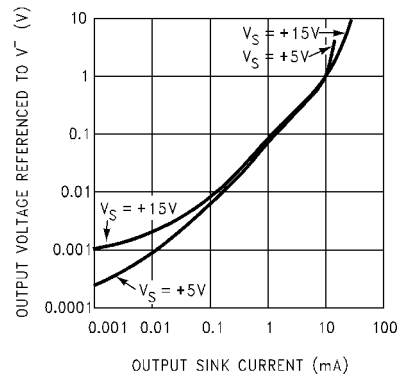
Input Bias Current vs Temperature



Common-Mode Voltage Range vs Temperature

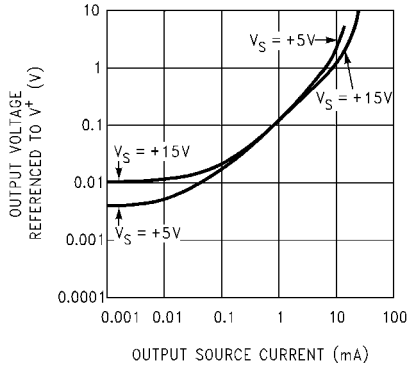


Output Characteristics Current Sinking

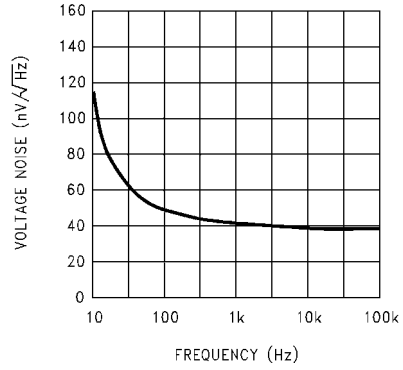


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ です。(つづき)

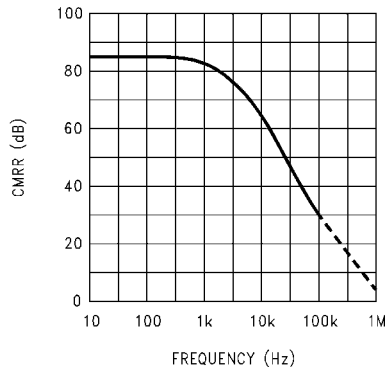
**Output Characteristics
Current Sourcing**



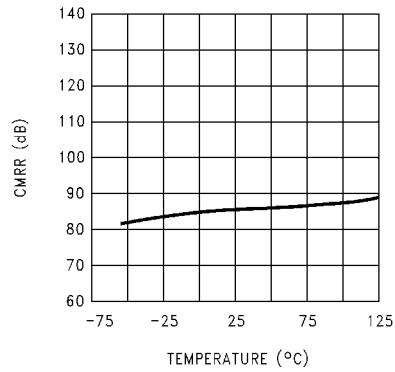
**Input Voltage Noise
vs Frequency**



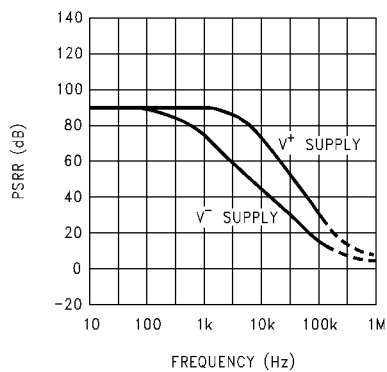
CMRR vs Frequency



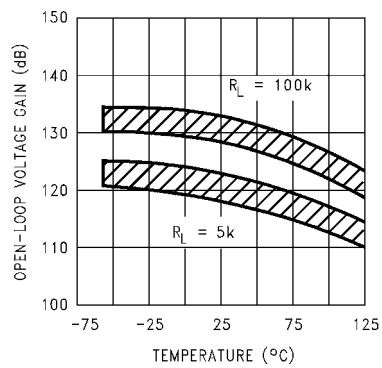
CMRR vs Temperature



**Power Supply Rejection
Ratio vs Frequency**

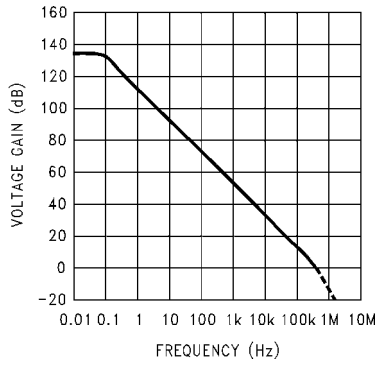


**Open-Loop Voltage Gain
vs Temperature**

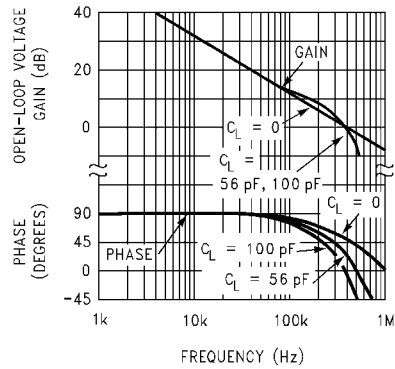


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ です。(つづき)

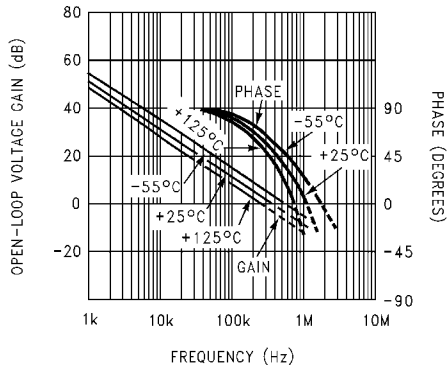
Open-Loop Frequency Response



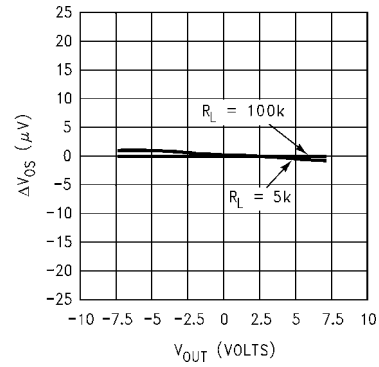
Gain and Phase Responses vs Load Capacitance



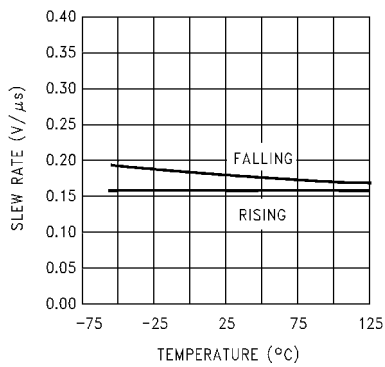
Gain and Phase Responses vs Temperature



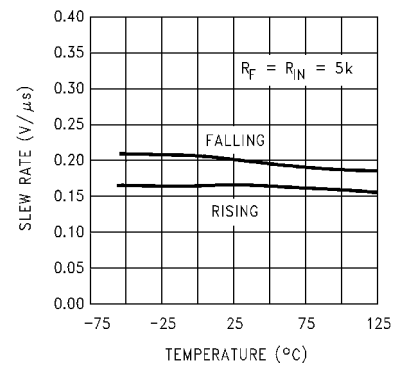
Gain Error (V_{OS} vs V_{OUT})



Non-Inverting Slew Rate vs Temperature

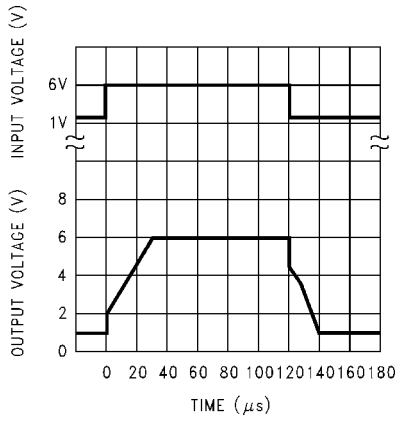


Inverting Slew Rate vs Temperature

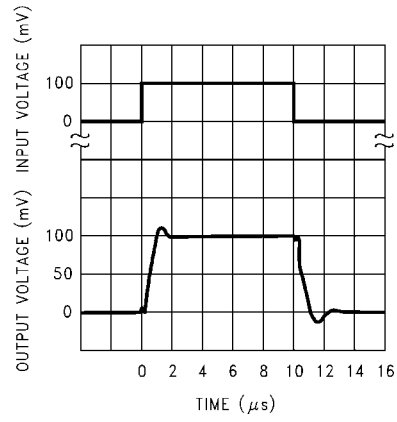


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ です。(つづき)

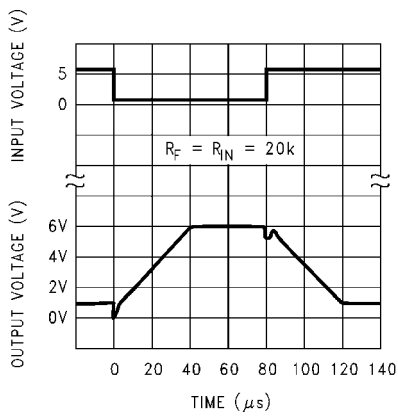
Large-Signal Pulse Non-Inverting Response
($A_V = + 1$)



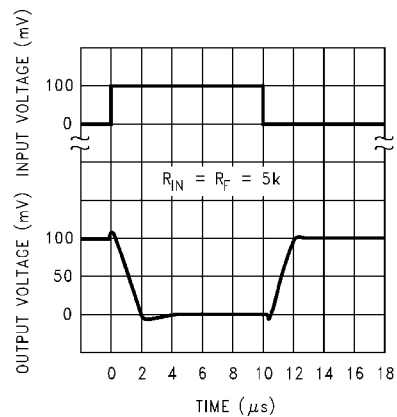
Non-Inverting Small Signal Pulse Response
($A_V = + 1$)



Inverting Large-Signal Pulse Response

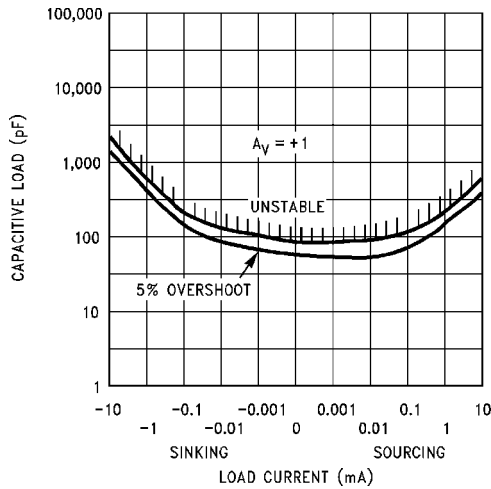


Inverting Small-Signal Pulse Response

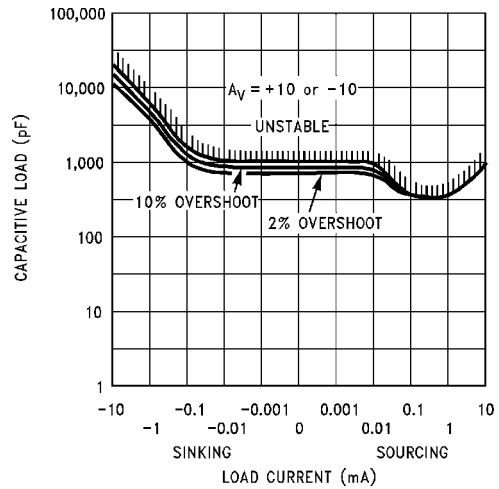


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ です。(つづき)

Stability vs Capacitive Load



Stability vs Capacitive Load



Note: 500 未満の抵抗負荷は、不安定の原因になるので避けて下さい。

アプリケーション・ヒント

アンプの回路技術

LPC661 に採用された回路技術は、従来のユニティゲインによるバッファ出力段が使用されていないという点で汎用オペアンプに比べ新しいものです。その代わりに、出力は積分器の出力から直接取っており、フルスイングの出力振幅が可能になっています。バッファは従来、オペアンプの高利得と高安定性を保持しながら電力を負荷に送るものであり、そして電源ラインのいずれかの短絡にも耐えねばならないので、現在はこのような機能は積分器にもたせています。

以上のような条件を満たさねばならないので積分器には、専用のユニティゲイン補償ドライバから (C_f 及び C_{ff} を通って) 順方向に二重に電流を供給される埋込み型利得段が組み合わされています。さらに、積分器の出力部分はプッシュプル構成になっており、重負荷もドライブできるようになっています。電流を減少させる時には、アンプの経路全体は利得段 3 つで構成され、その内の 1 つに順方向に電流が流れます。一方、電流を増大させる時には経路全体は利得段 4 つで構成され、その内の 2 つに順方向の電流が流れます。

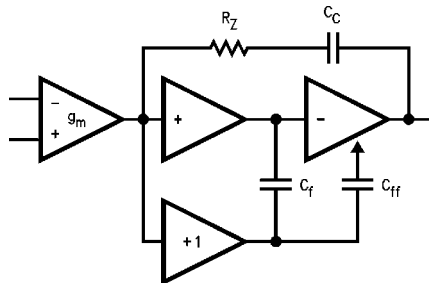


FIGURE 1. LPC661 Circuit Topology

電流増大時の最低 5k の負荷抵抗に対する信号電圧利得が大きいことは従来のバイポーラオペアンプに匹敵するものです。電流減少時の利得は利得段が追加されたため、ほとんどの CMOS

オペアンプより高くなっていますが、5k 以下の負荷抵抗を駆動するときには利得は電気的特性に示すように減少します。本オペアンプは 500k の低負荷抵抗の安定したドライブを行うことができます。

入力容量の補償

入力容量の補償に帰還コンデンサが必要かどうか、またコンデンサの容量がどれだけ必要か決めるためには、LMC660 または LMC662 のデータシートを参照して下さい。

容量性負荷の許容値

他の多くのオペアンプと同様に、LPC661 は負荷が容量性であると発振することがあります。発振のスレッシュホールドは、負荷および回路利得の両方で変化します。最も発振しやすい構成はユニティゲインフォロワです。代表的な性能特性の項を参照して下さい。

負荷容量はオペアンプの出力抵抗と相互に作用し合い新しいポールを作ります。このポールの周波数が低過ぎると、オペアンプの位相マージンが低下し低利得においてはアンプが不安定になってしまいます。オペアンプの出力に小さな抵抗 (50 から 100 Ω) を 1 つ直列に追加し、コンデンサ (5pF から 10pF) を反転入力ピンと出力ピン間に 1 つ追加すれば位相マージンは低周波数回路の動作に干渉を及ぼすことなく安全な値に戻ります。したがって、発振することなしに大容量を許容することができます。ただし、負荷容量による発振が始まるスレッシュホールドに近づけば必ず出力にリンギングが発生するので注意して下さい。

アプリケーション・ヒント(つづき)

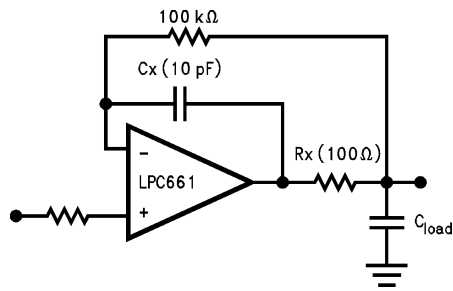


FIGURE 2. Rx, Cx Improve Capacitive Load Tolerance

容量性負荷のドライブ機能を高めるには、 V^+ に対してプルアップ抵抗を用います (Figure 3 参照)。通常、 $50\mu\text{A}$ 以上を流すプルアップ抵抗を用いると、大幅に容量性負荷応答が高まります。プルアップ抵抗の数値は、希望の出力振幅を持つアンプの電流シンク機能に基づき決定します。アンプのオープンループ利得もプルアップ抵抗の影響を受けます (電气的特性を参照)。

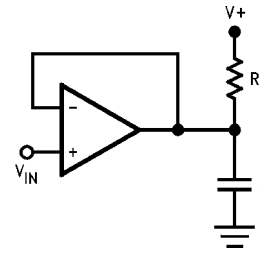


FIGURE 3. Compensating for Large Capacitive Loads with A Pull Up Resistor

高インピーダンス仕様の PC ボードのレイアウト

1000 pA 以下のリーク電流で動作させなければならない回路では、特別な PC ボードレイアウトが必要であることが一般に知られています。Typ 値が通常 0.04 pA 以下という LPC661 の超低バイアス電流を最大限に利用するためには、最適なレイアウトが不可欠です。幸い、リーク電流を小さくする方法は簡単です。まず、たとえ PC ボードの表面リーク電流が許容できるほど小さくても無視してはいけません。というのは、ゴミや汚れが多いと、表面リーク電流が無視できない大きさになるからです。

表面リーク電流の影響を最小限にするために、LPC661 の入力部、およびオペアンプの入力部に接続されているコンデンサ、ダイオード、導体、抵抗、リレーなどの端子回りを Figure 4 に示すように、銅箔リングで完全に囲んで下さい。より効果を上げるために、ガードリングを PC ボードの両面に装着して下さい。次に PC 箔をリーク電流を流れなくするためオペアンプの入力部と同じ電源に接続して下さい。なぜならば、同一電位の 2 点間にはリーク電流は流れないからです。例えば、PC ボードのトレース-パッド間の抵抗が 10^{12} であれば、通常なら非常に大きな抵抗と考えられますが、トレースが入力部のパッドに隣接している 5V パスの場合には、実際、 5 pA のリーク電流が流れます。これだけで LPC661 の性能が 100 倍も低下してしまいます。しかし、ガードリングを装着して入力を 5 mV 以内に抑えれば、 10^{11} の抵抗でもリーク電流はわずか 0.05 pA で、オペアンプの性能は少ししか (1/2) 低下しません。標準オペアンプ構成に対するガードリングの代表的な接続方法については、Figure 5、Figure 6、Figure 7 を参照して下さい。両方の入力部が高インピーダンスかつアクティブであるならばガードリングでグラウンドを覆うだけでも、ある程度の効果があります。Figure 8 を参照して下さい。

アプリケーション・ヒント(つぎ)

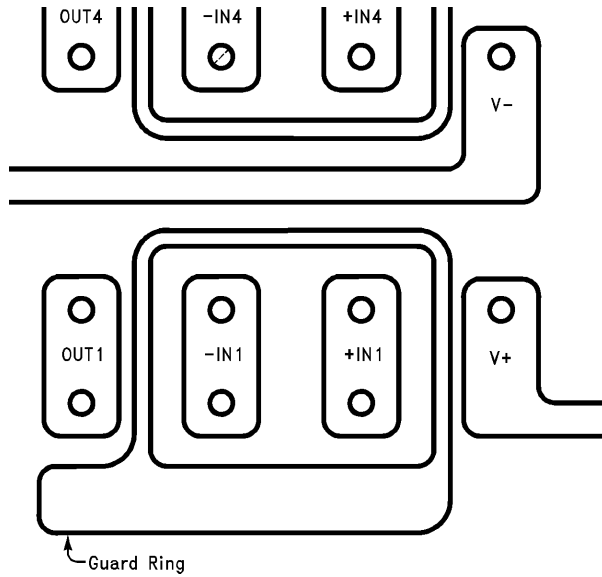


FIGURE 4. Example of Guard Ring in P.C. Board Layout, Using the LPC660

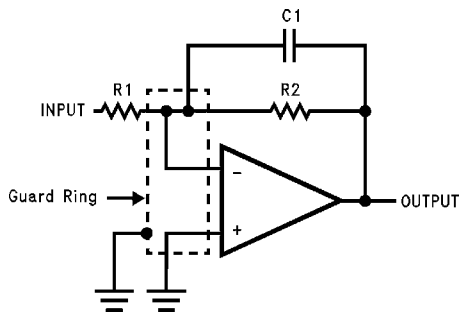


FIGURE 5. Inverting Amplifier Guard Ring Connections

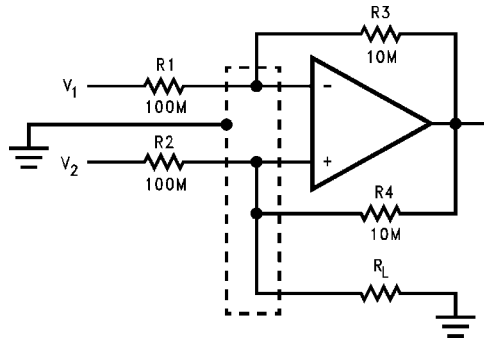


FIGURE 8. Howland Current Pump Guard Ring Connections

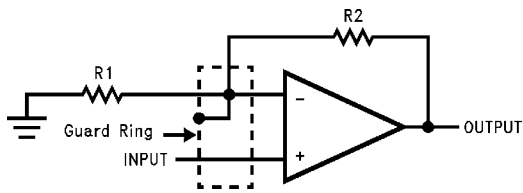


FIGURE 6. Non-Inverting Amplifier Guard Ring Connections

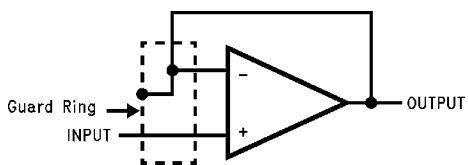
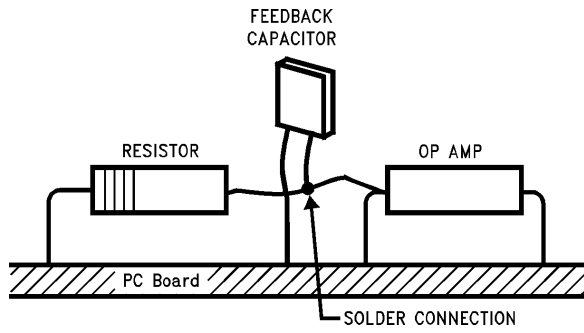


FIGURE 7. Follower Guard Ring Connections

少数の回路のためだけにPCボードのレイアウトをするのは不適切であると考えている設計者の方には、ボードにガードリングを装着するより先と簡便な方法があります。この方法をとるときは、決してオペアンプの入力ピンをボードに挿し込んではいけません。そうではなく入力ピンを上に向けて曲げ、空気を絶縁体として使ってください。空気は優れた絶縁体です。しかしPCボードの一部の利点を犠牲にしなければなりません。とはいえ、苦労してポイント間の空中配線をするだけの価値は十分にあります。Figure 9を参照して下さい。

アプリケーション・ヒント(つづき)



(入力ピンをPCボードから浮かして、部品に直接ハンダ付けします。それ以外のピンはPCボードに接続します。)

FIGURE 9. Air Wiring

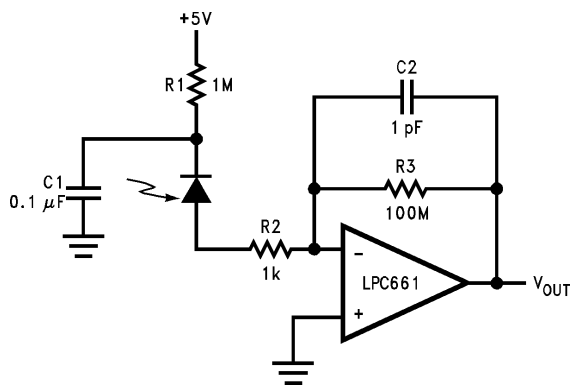
バイアス電流試験

Figure 10 の試験方法は、バイアス電流の正確なベンチマークテストに最適です。動作を理解するために、まずスイッチ S2 を一瞬閉じます。そして、S2 を開かれたとき流れるバイアス電流 (I⁻) は次式で得られます。

$$I^- = \frac{dV_{OUT}}{dt} \times C2.$$

代表的な単一電源アプリケーション (V⁺ = 5.0V_{DC})

Photodiode Current-to-Voltage Converter



Note: フォトダイオードに 5V のバイアスをかけるとコンデンサ C1 の容量を 1/2 ~ 1/3 だけ減らすことができ、応答が改善され、ノイズも低減します。しかし、フォトダイオードにバイアスをかけると、リーク電流 (暗電流ともいう) が増加します。

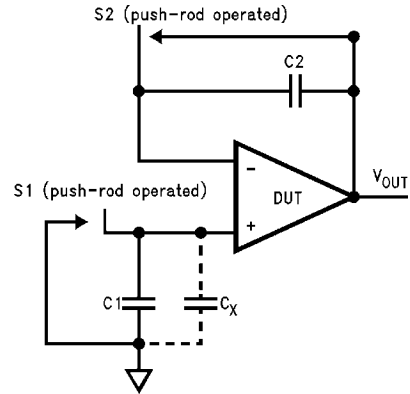


FIGURE 10. Simple Input Bias Current Test Circuit

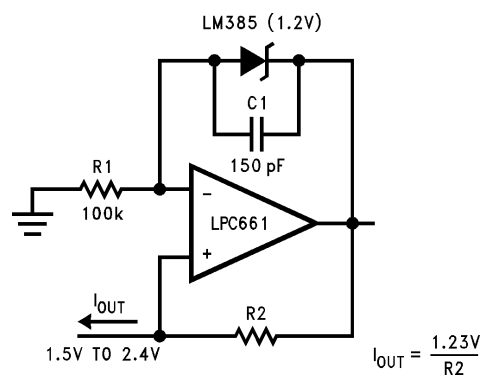
C2 に 5pF または 10pF のシルバードマイカ、NPO セラミック、あるいは空気誘電型コンデンサが適しています。I⁻ の大きさを決めるときには、コンデンサおよびソケットのリーク電流を考慮しなければなりません。スイッチ S2 はテスト時短絡させたままにしておきます。短絡させないとコンデンサ C2 の誘電吸収により誤差が生じることがあります。

同様に、S1 が一瞬短絡させたとき (S2 は短絡させたまま) 流れるバイアス電流は次式で得られます。

$$I^+ = \frac{dV_{OUT}}{dt} \times (C1 + C_X)$$

ここで C_X は + 入力の浮遊容量です。

Micropower Current Source

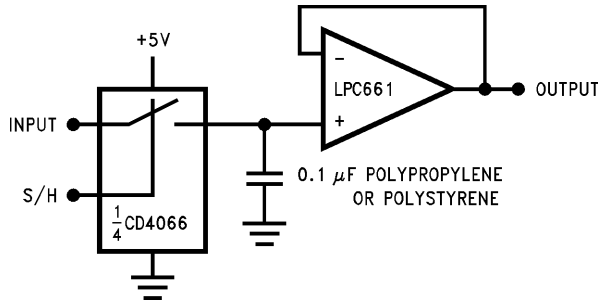


(出力範囲の上限は同相入力電圧範囲にしがたって変化します。下限は LM385 の最小電流条件で決まります。)

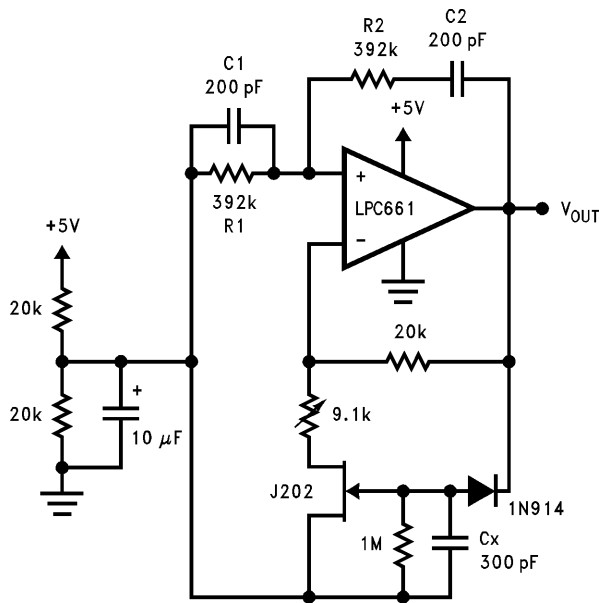
$$I_{OUT} = \frac{1.23V}{R2}$$

代表的な単一電源アプリケーション (V⁺ = 5.0V_{DC}) (つづき)

Low-Leakage Sample-and-Hold



Sine-Wave Oscillator



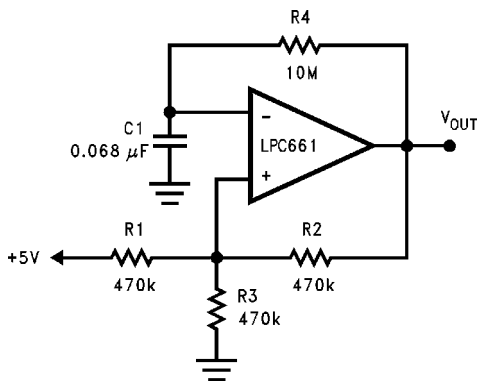
発振周波数は R1、R2、C1 および C2 で決まります。

$$f_{osc} = 1/2 RC$$

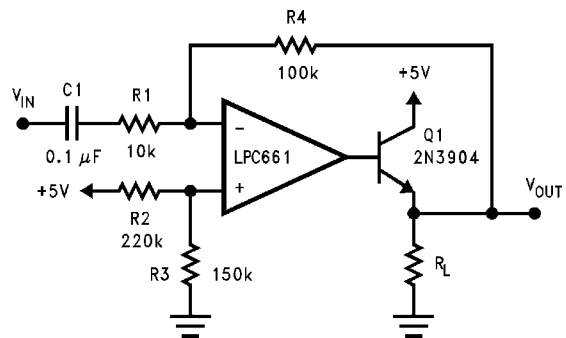
ここで、R = R1 = R2、C = C1 = C2

この回路は 4.5V のピーク・ツー・ピーク出力電圧振幅、2.0kHz の周波数で発振します。

1 Hz Square-Wave Oscillator

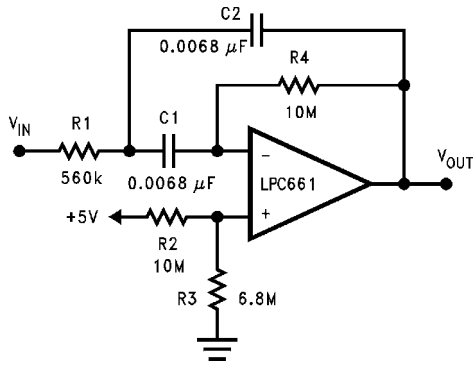


Power Amplifier



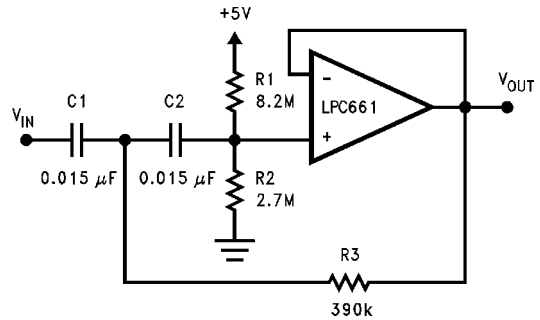
代表的な単一電源アプリケーション ($V^+ = 5.0V_{DC}$) (つづき)

10 Hz Bandpass Filter



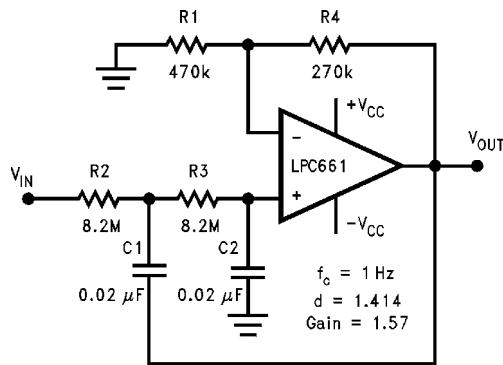
$f_c = 10 \text{ Hz}$
 $Q = 2.1$
 ゲイン = 18.9dB

10 Hz High-Pass Filter (2 dB/Dip)



$f_c = 10 \text{ Hz}$
 $d = 0.895$
 ゲイン = 1

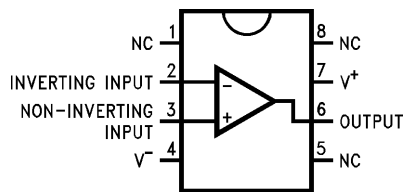
1 Hz Low-Pass Filter
 (Maximally Flat, Dual Supply Only)



$f_c = 1 \text{ Hz}$
 $d = 1.414$
 Gain = 1.57

配置図

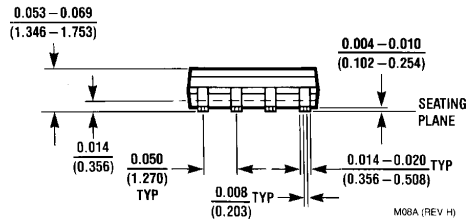
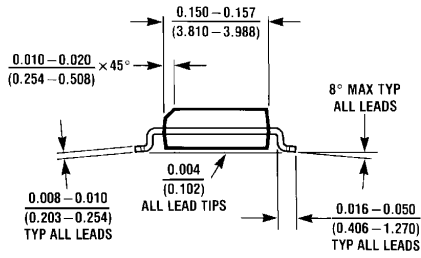
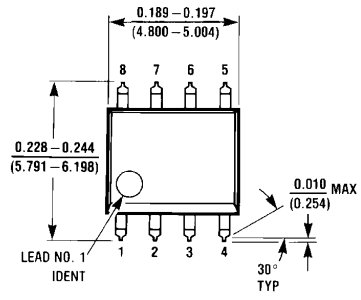
8-Pin SO



製品情報

Package	Temperature Range	NSC Drawing	Transport Media
	Industrial - 40 ~ + 85		
8-Pin Small Outline	LPC661AIM LPC661IM	M08A	Tape and Reel Rail

外形寸法図 特記のない限り inches (millimeters)



8-Pin Small Outline Molded Package (M)
Order Number LPC661AIM or LPC661IM
NS Package Number M08A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。



0120-666-116