

LP38501/3-ADJ、LP38501A/3A-ADJ

3A FlexCap 低ドロップアウト・リニア・レギュレータ 2.7V ~ 5.5V 入力用

概要

ナショナル セミコンダクターの FlexCap LDO 特有の補償機能により、最小または最大 ESR の制限なくどのような種類の出力コンデンサも使用できます。超低ドロップアウト・リニア・レギュレータ LP38501/3 シリーズは、+ 2.7V ~ + 5.5V の入力電圧で動作します。この超低ドロップアウト・リニア・レギュレータは急激な負荷のステップ変動にも高速に応答するので、低電圧動作のマイクロプロセッサを用いたアプリケーションにも最適です。LP38501/3 は PMOS パワー・トランジスタを用いた CMOS プロセスで設計されているため、待機消費電流がきわめて低く、負荷電流による変動がほとんどありません。

グラウンド・ピン電流 (typ) : 3A 負荷電流時 2mA。

ディスエーブル・モード (typ) : イネーブル・ピンを Low にした時、待機消費電流は 25nA。

単純化された位相補償 : ESR に関わらず、いずれの出力コンデンサでも安定。

高精度出力 : V_{ADJ} 許容誤差が 25 で 1.5%、入力電圧変動、負荷変動、全温度範囲に対して 3%の、A グレード品が供給されます。

特長

FlexCap : セラミック・コンデンサ、タンタル・コンデンサまたはアルミ電解コンデンサとの組み合わせでも条件により安定

10 μ F の入出力コンデンサとの組み合わせで安定

設定可能な出力電圧 0.6V ~ 5V

低グラウンド・ピン電流

シャットダウン・モードでは消費電流 25nA

3A の出力電流を保証

TO-263、薄型 TO-263 パッケージを採用

25 で V_{ADJ} 精度 $\pm 1.5\%$ を保証 (A グレード)

25 で V_{ADJ} 精度 $\pm 3.5\%$ を保証 (標準品)

過熱 / 過電流保護

T_J 動作範囲 - 40 ~ + 125

イネーブル・ピン (LP38501)

アプリケーション

ASIC 用電源

プリンタ、グラフィックス・カード、DVD プレーヤ

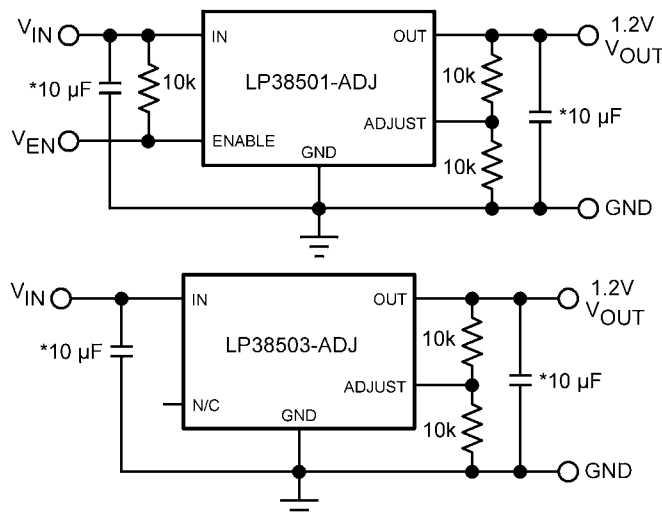
セットトップ・ボックス、コピー機、ルータ

DSP 用電源および FPGA 用電源

SMPS レギュレータ

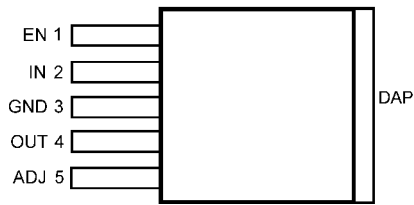
3.3V または 5V 電源からの変換

代表的なアプリケーション回路

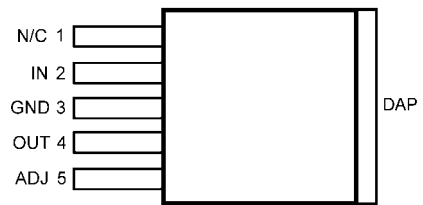


*Minimum capacitance required (see Application Information)

TO-263 (TS) パッケージの場合

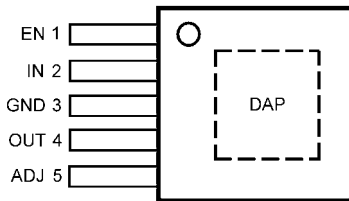


Top View (LP38501TS-ADJ)
TO-263 Package

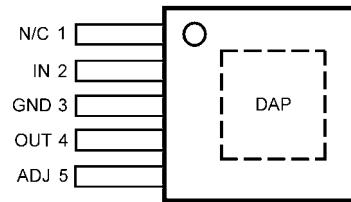


Top View (LP38503TS-ADJ)
TO-263 Package

薄型 TO-263 (TJ) パッケージの場合



Top View (LP38501TJ-ADJ, LP38501ATJ-ADJ)
TO-263 THIN Package



Top View (LP38503TJ-ADJ, LP38503ATJ-ADJ)
TO-263 THIN Package

TO-263 (TS) および薄型 TO-263 (TJ) パッケージのピン説明

ピン番号	記号表示	機能
1	EN	イネーブル (LP38501 のみ) High にすると出力をイネーブル、Low にすると出力をディスエーブル。このピンには内部バイアスがないため、入力電圧に接続するかアクティブに駆動する必要があります。
	N/C	LP38503 ではこのピンは内部接続がありません。フロート状態にするかトレース配線に使用できます。
2	IN	電源入力ピン
3	GND	グラウンド
4	OUT	レギュレート電圧出力ピン
5	ADJ	出力電圧を設定します。
DAP	DAP	DAP は、デバイスから回路基板の銅接点エリアに熱を逃がす放熱用ヒートシンクとして働きます。DAP はダイの裏側に電氣的に接続されています。DAP はグラウンド電位に接続しなければなりません。DAP を単一のグラウンド接続としては使えません。

製品情報

TABLE 1. Package Marking and Ordering Information

Output Voltage	Order Number	Package Type	Package Marking	Supplied As:
ADJ	LP38501TSX-ADJ	TO-263	LP38501TS-ADJ	Tape and Reel of 500 Units
	LP38501TS-ADJ		LP38501TS-ADJ	Rail of 45 Units
	LP38503TSX-ADJ		LP38503TS-ADJ	Tape and Reel of 500 Units
	LP38503TS-ADJ		LP38503TS-ADJ	Rail of 45 Units
ADJ	LP38501TJ-ADJ	TO-263 THIN	LP38501TJ-ADJ	Tape and Reel of 1000 Units
	LP38503TJ-ADJ		LP38503TJ-ADJ	Tape and Reel of 1000 Units
	LP38501ATJ-ADJ		LP38501ATJ-AD	Tape and Reel of 1000 Units
	LP38503ATJ-ADJ		LP38503ATJ-AD	Tape and Reel of 1000 Units

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

保存温度範囲	- 65 ~ + 150
リード温度 (ハンダ付け、5秒)	260
ESD 定格 (Note 2)	± 2kV
消費電力 (Note 3)	内部制限
入力ピン電圧 (最大)	- 0.3V ~ + 6.0V

イネーブル・ピン電圧 (最大)	- 0.3V ~ + 6.0V
出力ピン電源 (最大)	- 0.3V ~ + 6.0V
I_{OUT} (最大)	内部制限

動作定格 (Note 1)

入力電源電圧	2.7V ~ 5.5V
イネーブル入力電圧	0.0V ~ 5.5V
出力電流 (DC)	0A ~ + 3A
接合部温度 (Note 3)	- 40 ~ + 125
V_{OUT}	0.6V ~ 5V

電気的特性

LP38501/3-ADJ

特記のない限り、 $V_{IN} = 3.3V$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 10\mu F$ 、 $C_{OUT} = 10\mu F$ 、 $V_{EN} = V_{IN}$ 、 $V_{OUT} = 1.8V$ 。標準字体で記載されたリミット値は $T_J = 25$ の場合に限り、太字で記載されたリミット値は - 40 ~ + 125 の接合部温度 (T_J) 範囲にわたって適用されます。最小リミット (Min) 値と最大リミット (Max) 値は、試験、設計、または統計的相関によって保証されます。代表値 (Typ) は $T_J = 25$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{ADJ}	Adjust Pin Voltage (Note 6)	$2.7V \leq V_{IN} \leq 5.5V$ $10 mA \leq I_{OUT} \leq 3A$	0.584 0.575	0.605	0.626 0.635	V
V_{ADJ}	Adjust Pin Voltage (Note 6) "A" GRADE	$2.7V \leq V_{IN} \leq 5.5V$ $10 mA \leq I_{OUT} \leq 3A$	0.596 0.587	0.605	0.614 0.623	V
I_{ADJ}	Adjust Pin Bias Current	$2.7V \leq V_{IN} \leq 5.5V$		50	750	nA
V_{DO}	Dropout Voltage (Note 7)	$I_{OUT} = 3A$		420	550 665	mV
$\Delta V_{OUT}/\Delta V_{IN}$	Output Voltage Line Regulation (Notes 4, 6)	$2.7V \leq V_{IN} \leq 5.5V$	—	0.04 0.05	—	%/V
$\Delta V_{OUT}/\Delta I_{OUT}$	Output Voltage Load Regulation (Notes 5, 6)	$10 mA \leq I_{OUT} \leq 3A$	—	0.12 0.24	—	%/A
I_{GND}	Ground Pin Current In Normal Operation Mode	$10 mA \leq I_{OUT} \leq 3A$	—	2	4 5	mA
$I_{DISABLED}$	Ground Pin Current	$V_{EN} < V_{IL(EN)}$	—	0.025	0.125 15	μA
$I_{OUT(PK)}$	Peak Output Current	$V_{OUT} \geq V_{OUT(NOM)} - 5\%$		6		A
I_{SC}	Short Circuit Current	$V_{OUT} = 0V$	3.5	6		A

Enable Input (LP38501 Only)

$V_{IH(EN)}$	Enable Logic High	$V_{OUT} = ON$	1.4	—	—	V
$V_{IL(EN)}$	Enable Logic Low	$V_{OUT} = OFF$	—	—	0.65	
$t_{d(off)}$	Turn-off delay	Time from $V_{EN} < V_{IL(EN)}$ to $V_{OUT} = OFF$ $I_{LOAD} = 3A$	—	25	—	μs
$t_{d(on)}$	Turn-on delay	Time from $V_{EN} > V_{IH(EN)}$ to $V_{OUT} = ON$ $I_{LOAD} = 3A$	—	25	—	
$I_{IH(EN)}$	Enable Pin High Current	$V_{EN} = V_{IN}$	—	35	—	nA
$I_{IL(EN)}$	Enable Pin Low Current	$V_{EN} = 0V$	—	35	—	

電気的特性

LP38501/3-ADJ (つづき)

特記のない限り $V_{IN} = 3.3V$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 10\mu F$ 、 $C_{OUT} = 10\mu F$ 、 $V_{EN} = V_{IN}$ 、 $V_{OUT} = 1.8V$ 。標準字体で記載されたりリミット値は $T_J = 25$ の場合に限ります。太字で記載されたりリミット値は $-40 \sim +125$ の接合部温度 (T_J) 範囲にわたって適用されます。最小リミット (Min) 値と最大リミット (Max) 値は、試験、設計、または統計的相関によって保証されます。代表値 (Typ) は $T_J = 25$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
AC Parameters						
PSRR	Ripple Rejection	$V_{IN} = 3.0V$, $I_{OUT} = 3A$ $f = 120Hz$	—	58	—	dB
		$V_{IN} = 3.0V$, $I_{OUT} = 3A$ $f = 1kHz$	—	56	—	
$\rho_n(f)$	Output Noise Density	$f = 120Hz$, $C_{OUT} = 10\mu F$ CER	—	1.0	—	$\mu V/\sqrt{Hz}$
e_n	Output Noise Voltage	$BW = 100Hz - 100kHz$ $C_{OUT} = 10\mu F$ CER	—	100	—	μV (rms)
Thermal Characteristics						
T_{SD}	Thermal Shutdown	T_J rising	—	170	—	°C
ΔT_{SD}	Thermal Shutdown Hysteresis	T_J falling from T_{SD}	—	10	—	
θ_{J-A}	Thermal Resistance Junction to Ambient	TO-263, TO-263 THIN (Note 8) 1 sq. in. copper	—	37	—	°C/W
θ_{J-C}	Thermal Resistance Junction to Case	TO-263, TO-263 THIN	—	5	—	

Note 1: 絶対最大定格とは、デバイスに破壊が発生する可能性のある制限値を言います。動作定格とは IC が動作する条件を示し、特定の性能リミット値を保証するものではありません。保証仕様と条件については、「電気的特性」を参照してください。

Note 2: 人体モデルでは、100pF のコンデンサから 1.5k の抵抗を通して各ピンに放電させます。

Note 3: 動作時の接合部温度は、周囲温度 (T_A)、消費電力 (P_D)、動作時の最大許容接合部温度 ($T_{J(MAX)}$)、パッケージの熱抵抗 (θ_{JA}) に基づいて評価し、必要に応じてデレーティングする必要があります。「アプリケーション情報」を参照してください。

Note 4: 出力電圧のライン・レギュレーションは、入力部の電圧変動による出力電圧の公称値からの変動として定義されています。

Note 5: 出力電圧のロード・レギュレーションは、出力部の負荷電流変動による出力電圧の公称値からの変動として定義されています。

Note 6: ラインおよびロード・レギュレーションの仕様には、代表値のみが示されています。ラインおよびロード・レギュレーションのリミット値は、Adjust Pin Voltage の項目の仕様に含まれています。

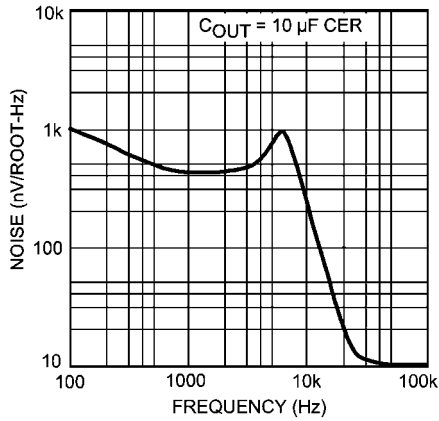
Note 7: ドロップアウト電圧は、出力電圧が公称値より 2% 下降する最小の入出力電圧差として定義されています。出力電圧が 2.5V 未満の場合、最小 V_{IN} 動作電圧の制約があります。

Note 8: TO-263 (TS) パッケージおよび薄型 TO-263 (TJ) パッケージの θ_{JA} の値は、熱移動のための PCB 上の銅面積に応じて、およそ 30 ~ 60 °C/W の範囲です（「アプリケーション情報」を参照してください）。

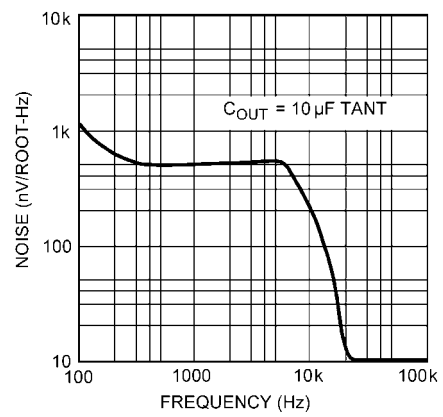
代表的な性能特性

特記のない限り、 $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.7\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{OUT} = 1.8\text{V}$ 。

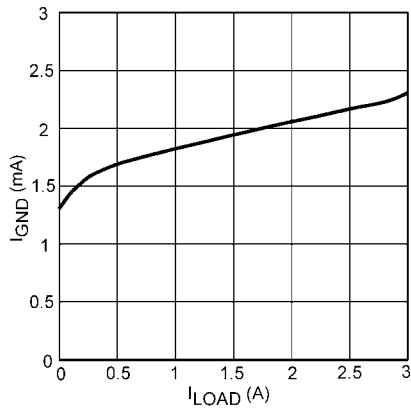
Noise Density



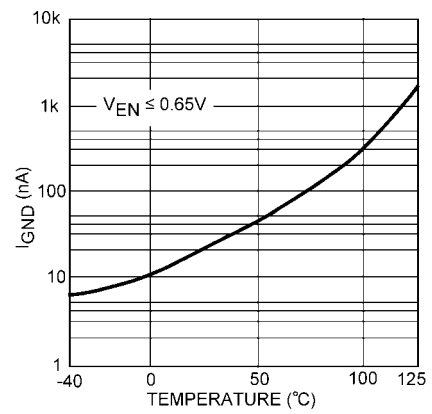
Noise Density



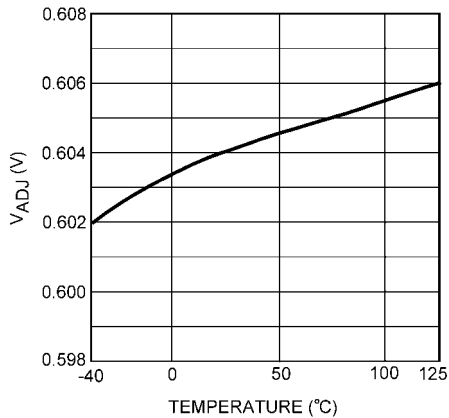
I_{GND} vs Load Current



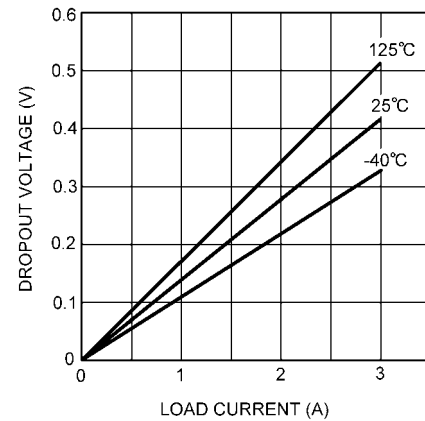
$I_{GND(OFF)}$ vs Temperature



V_{ADJ} vs Temperature



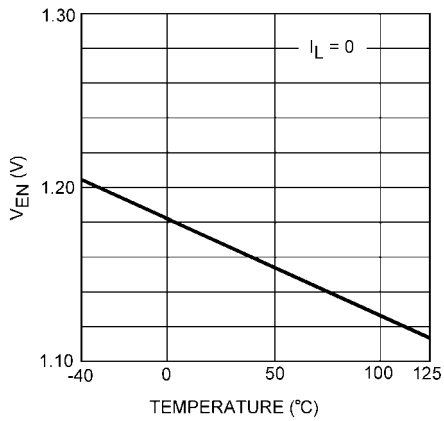
Dropout Voltage vs Load Current



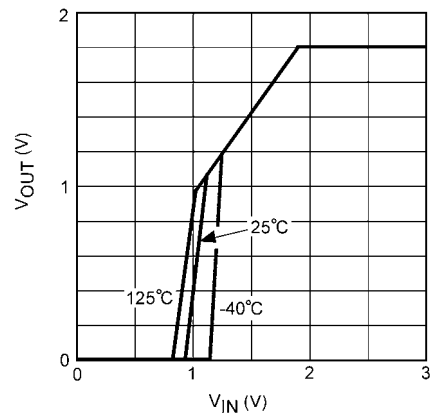
代表的な性能特性 (つづき)

特記のない限り、 $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.7\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{OUT} = 1.8\text{V}$ 。

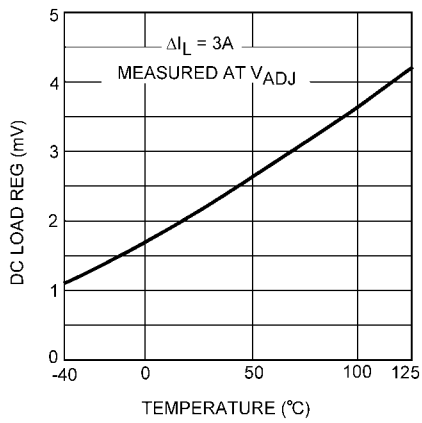
V_{EN} vs Temperature



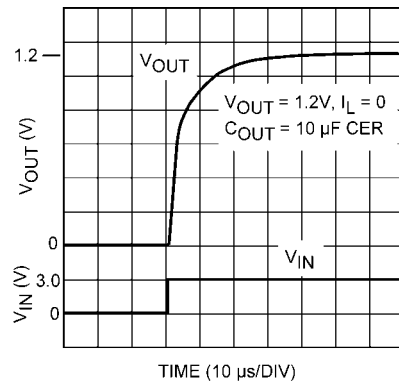
Turn-on Characteristics



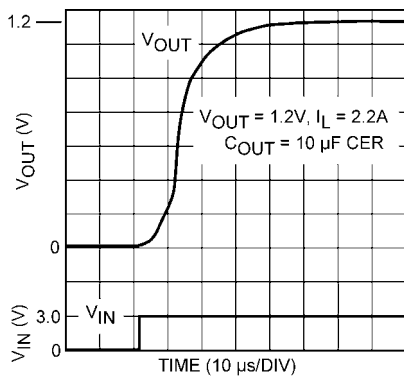
Load Regulation vs Temperature



Turn-on Time

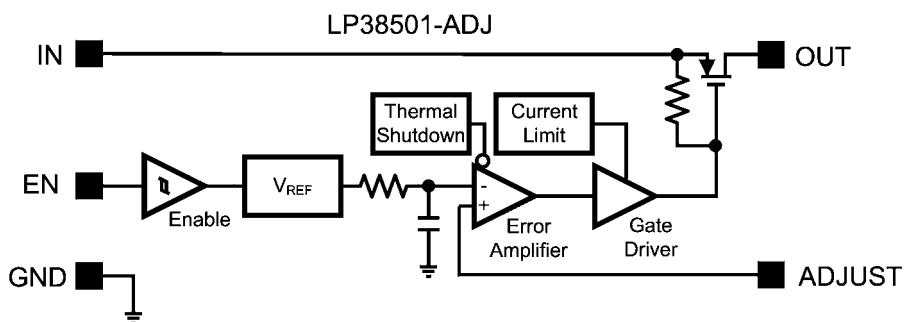


Turn-on Time

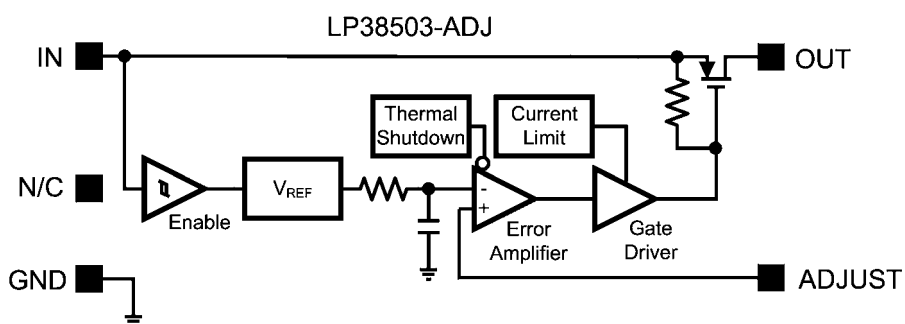


ブロック図

LP38501-ADJ Block Diagram



LP38503-ADJ Block Diagram



アプリケーション情報

外付けコンデンサ

LP3850X では、最低 10µF (± 20%) のコンデンサを IC の入出力ピンの 1cm 以内に配置する必要があります。C_{IN} と C_{OUT} のいずれにも、さらに容量の大きいコンデンサを容量制限なく使用できます。コンデンサを選択する際は、アプリケーションのあらゆる動作条件で最小必要容量が確保できるよう、温度変化および電圧ローディング効果などのコンデンサ許容値を考慮する必要があります。

一般的に、ノイズ・バイパスおよび過渡応答には ESR が非常に低いセラミック・コンデンサが最適です。セラミック・コンデンサを使用する場合、誘電体特性が X5R または X7R タイプのみを使用しなければなりません (Z5U や Y5F は使用できません)。Z5U または Y5F 特性を持つコンデンサは、温度が 25 から 85 に上昇すると容量が 50% も低下します。さらに電圧が印加されると容量は大きく低下します。一般的な Z5U および Y5F タイプのセラミック・コンデンサは、印加される電圧が定格の 1/2 になると、容量が定格容量の 60% 低下します。これらの理由により、X5R および X7R タイプのセラミック・コンデンサのみを使用する必要があります。

入力コンデンサ

すべてのリニア・レギュレータは、入力に接続する電圧のソース・インピーダンスの影響を受ける場合があります。ソース・インピーダンスが高すぎると、電源の無効成分が制御ループの位相マージンに影響する場合があります。適切なループ動作を確実に行うために、C_{IN} に使用するコンデンサの ESR は 0.5 を超えてはなりません。良質のタンタル・コンデンサ同様、良質のセラミック・コンデンサはこの仕様を満たします。アルミ電解コンデンサもこの仕様を満たしますが、低温時に ESR が著しく上昇する可能性があります。入力コンデンサの ESR が 0.5 を超える場合、ループ動作の安定化のために 2.2µF セラミック・コンデンサを並列接続することを推奨します。

出力コンデンサ

C_{OUT} には、コンデンサの最小容量を満たす限り、最小または最大 ESR の制限なくあらゆるタイプのコンデンサを使用できます。容量の値は無制限に増やすことができます。C_{OUT} の増加は、通常負荷過渡応答特性を改善します。

出力電圧の設定

LP38501/3-ADJ の出力電圧は、Figure 1 の R1 および R2 に示す 2 つの外部抵抗を使い、0.6V ~ 5V の間のいかなる値にも設定できます。

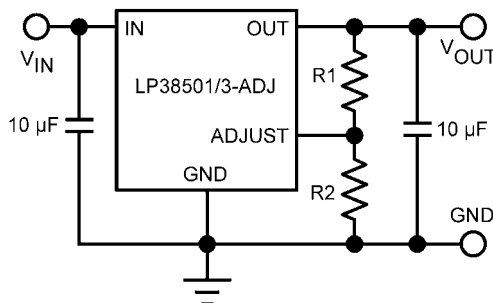


FIGURE 1.

適切なループ補償のために、R2 の値は常に 10k 以下に抑えなければなりません。特定の V_{OUT} の R1 は以下の公式を用いて選定できます。

$$V_{OUT} = V_{ADJ} (1 + R1/R2) + I_{ADJ} (R1)$$

ここで、V_{ADJ} は Adjust ピン電圧で、I_{ADJ} は調整ピンに流れるバイアス電流です。

安定性および位相マージン

フィードバック・ループを使って動作するレギュレータはすべて、十分な位相マージンを確保するよう補償する必要があります。位相マージンは、ループゲインがユニティ・ゲインすなわち 0dB の点を交差する周波数における位相シフトと -180 の差異として定義されます。大半の LDO レギュレータでは、ゼロを形成して十分な位相進みを追加し確実に安定動作を行うために出力コンデンサの ESR が必要となります。LP38501 は出力コンデンサの ESR に関係なく位相マージンを維持する独特な補償回路を内蔵しているため、どのようなタイプのコンデンサでも使用できます。

Figure 2 に、出力 1.2V、10µF、負荷電流 2A のセラミック出力コンデンサを使った LP38501-ADJ のゲインと位相のグラフを示します。300kHz でユニティ・ゲインのクロスオーバーが発生し、位相マージンがおよそ 40 になっていることが確認できます (非常に安定しています)。

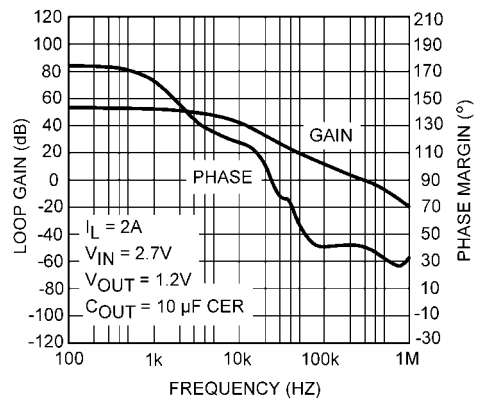


FIGURE 2. Gain-Bandwidth Plot for 2A Load

Figure 3 に、外部負荷のないゲインおよび位相を示します。この場合、ゲイン設定抵抗 (この試験では全体でおよそ 12k) により負荷だけが供給されます。ユニティ・ゲイン周波数が著しく下がり (およそ 500Hz にまで低下)、位相マージンが 125 であることが一目でわかります。

アプリケーション情報 (つづき)

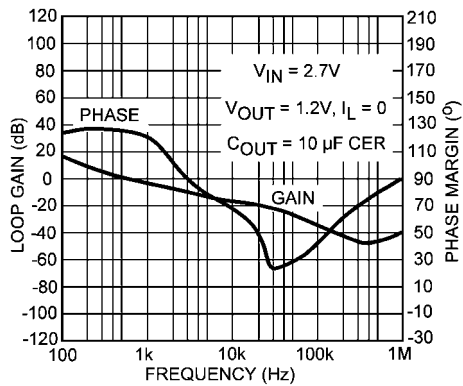


FIGURE 3. Gain-Bandwidth Plot for No Load

P-FETまたはPNP パワー・トランジスタを使った LDO レギュレータでは、負荷電流が低下するとユニティ・ゲイン帯域幅が狭まるのが普通です。これは以下の式によるループ・ゲイン関数にポールがあるためです。

$$F_P = \frac{1}{2 \times \pi \times R_L \times C_{OUT}}$$

これは、 R_L が最小値 (負荷電流が最大値) の場合、ポールがどのように最高周波数になるかを示しています。一般的に、LDO は最大負荷電流時に最大帯域幅 (最低位相マージン) になります。LP38501 の場合、ESR の値がわずか数 m のセラミック・コンデンサを使っている場合でも位相マージンが良好であることがわかります。

負荷の過渡応答

負荷の過渡応答は、負荷電流が変動した結果発生するレギュレート出力電圧の変動と定義されます。多くのアプリケーションでは負荷が変動するため、電圧レギュレータの制御ループは負荷電流の変動に応じてパワー FET トランジスタの電流を調整しなければなりません。このため、レギュレータの帯域幅が広がると過渡応答が改善されることがしばしばあります。

LP38501 はフィードフォワード設計を採用しているため、ループ速度からの単純な予測よりはるかに高速な負荷の過渡応答が実現します。ここで言うフィードフォワードとは、出力電圧に現れるどんな変動も高速の FET デバイスを使用した信号パスを介し、ハイスピードのパワー FET ゲートドライバに結合されていることを意味します。このため、パワー・トランジスタの電流は非常に素早く変更できます。

Figure 4 に、500mA/μs のスローレイトで負荷電流が 0.1A - 3A、その後 3A - 0.1A に変動したことによる出力過渡応答を示しています。グラフに示すとおり、出力電圧の変動はおおよそ 40mV (ピーク値) とわずかで、この試験に使用した 1.8V 出力の 2% を若干上回ります。これはこのような小容量出力コンデンサとしては優れた性能です。

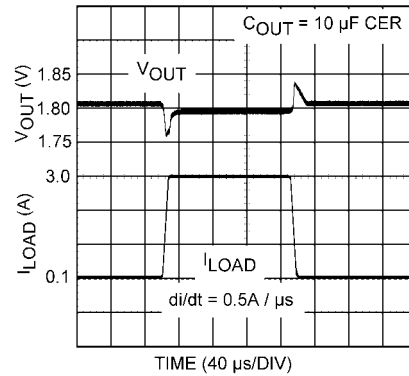


FIGURE 4. Load Transient Response: 10 μF Ceramic, 0.5A/μs di/dt

負荷電流がさらに急速に変動すると、ループおよび内部フィードフォワード回路が負荷変動と同じ速度で反応できないため、出力電圧はさらに変動します。このような場合、ループが応答し負荷電流の新しい値を供給するようにパワー・トランジスタの駆動を変更するまで、出力コンデンサが過渡期間中の負荷電流を供給しなければなりません。例として、負荷電流のスローレイトは 75A/μs にまで増加し、同じ試験が実行されます。Figure 5 に示すとおり、過渡期間中の出力電圧ピーク値急変はおおよそ 200mV まで上昇します。これは 1.8V 出力の 11% を若干上回ります。

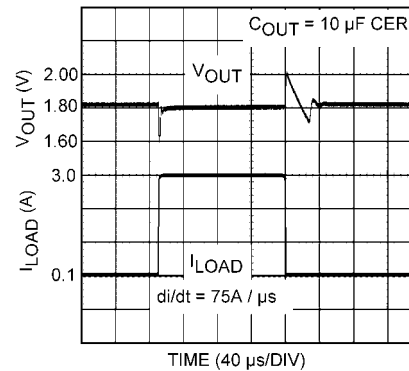


FIGURE 5. Load Transient Response: 10 μF Ceramic, 75A/μs di/dt

時間的尺度で負荷の立ち上がりエッジを拡大すると、負荷変動についてより詳しく理解できます (Figure 6)。

アプリケーション情報 (つぎ)

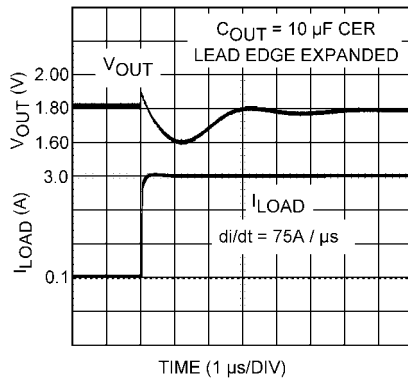


FIGURE 6. Rising Edge, 10 µF Ceramic, 75A/µs di/dt

1 µs 経たないうちに出力電圧が上方に「修正」を開始し、およそ 1.2 µs 後に方向が完全に反転することが図からわかります。この非常に素早い反応は、最大ループ帯域幅（全負荷を供給）およびフィードフォワード効果により、ループが完全に反転するフィードバックを受ける前に FET 駆動が開始するためです。

極めて高速な負荷変動が発生した場合、また出力電圧レギュレーションを 10% 以上にする必要がある場合、出力容量を増やす必要があります。コンデンサを選定する際、性能を上げるとコストも上がることを認識しておく必要があります。高速に変動する負荷の場合、ESR（等価直列抵抗）および ESL（等価直列インダクタンス）の内部寄生成分により、負荷に素早く電流を供給するコンデンサの能力が低下します。以下に過渡特性に優れたコンデンサを特性のよい順に挙げます。

1. 積層型セラミック・コンデンサ：ESR および ESL の値が最小です。ESR の値を数 m の範囲に抑えられます。デメリット：容量値がおおよそ 22 µF を超えると価格が非常に高くなります。
2. 低 ESR アルミ電解コンデンサ：ESR の値が非常に低い特殊な電解液のアルミ電荷コンデンサ (OSCON など) で、セラミック・コンデンサに近い性能を発揮すると同時に大容量です。セラミック・コンデンサより安価です（容量によります）。
3. 固体タンタル・コンデンサ：数百 µF の容量を供給し、過渡特性は OSCON タイプのコンデンサよりわずかに劣り、大容量のセラミック・コンデンサに比べて安価です。
4. 汎用アルミ電解コンデンサ：安価で大容量を供給しますが、特性はここに挙げた中で最悪です。

最初の例として、10 µF のセラミック出力コンデンサを 1 つ使用しているときの 200mV の出力変動 (Figure 6) が、セラミック・コンデンサの容量を増やすことでどの程度小さくなるかを示します。Figure 7 では、出力コンデンサの容量を 10 µF から 22 µF に増やします。200mV の変動がおおよそ 160mV に減少します。これは V_{OUT} のおおよそ 11% からおおよそ 9% への減少です。

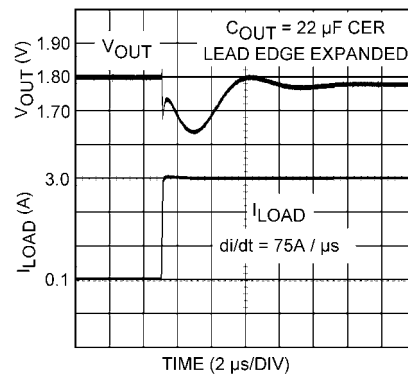


FIGURE 7. 22 µF Ceramic Output Capacitor

Figure 8 では、出力容量を増やし、47 µF のセラミック・コンデンサを使用しています。出力変動がさらに減少し、おおよそ 120mV になることがわかります。この値は出力電圧のおおよそ 6.6% です。つまり、セラミック・コンデンサの容量を最初の 10 µF の 5 倍にするだけで、ピーク電圧変動振幅がおおよそ 40% 減少したことがわかります。

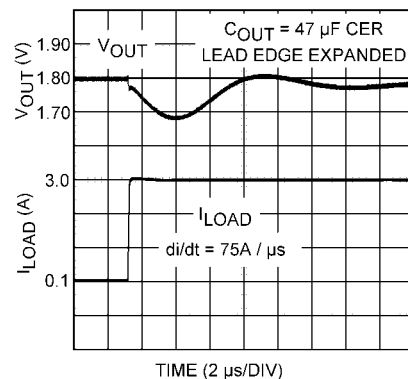


FIGURE 8. 47 µF Ceramic Output Capacitor

一般に負荷変動は、大容量のバルク・コンデンサとセラミック・コンデンサを並列に接続することにより管理します。この方法で、セラミック・コンデンサは急速に変化する瞬間に電流を供給でき、バルク・コンデンサは最初のスパイクの後の負荷電流をサポートできます。

次の試験では同じ 10 µF セラミック・コンデンサを容量 220 µF の汎用（安価）アルミ電解コンデンサと並列に接続します。Figure 9 に示すとおり、10 µF セラミック・コンデンサ単体を使った場合のピーク値 200mV と比べると若干の改善が見られます。220 µF アルミ電解コンデンサを追加することにより、ピーク値はおおよそ 160mV (22 µF セラミック・コンデンサ単体を使った場合と同じピーク値) に減少します。

アプリケーション情報 (つづき)

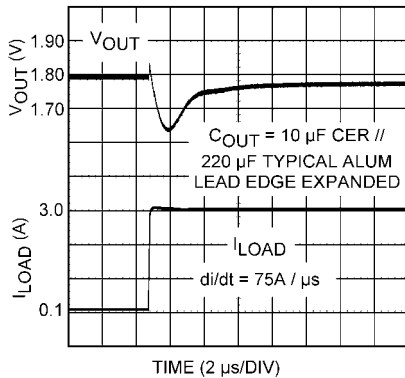


FIGURE 9. 10 µF Ceramic Paralleled By 220 µF Generic Aluminum Electrolytic

固体タンタル・コンデンサのほうが性能が良いため、アルミ電解コンデンサを220µFタンタル・コンデンサに置き換えます (Figure 10)。これで、出力変動のピーク振幅はおよそ 130mV に減少します。この値は47µFセラミック・コンデンサ単体の値よりわずかに劣る程度です。

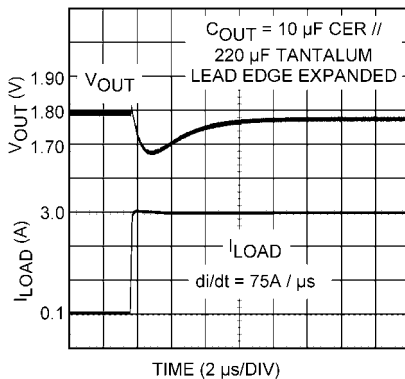


FIGURE 10. 10 µF Ceramic Paralleled By 220 µF Tantalum

OSCON (超低 ESR) アルミ電解コンデンサは、電解コンデンサの中で最良です。Figure 11 では、220µF の OSCON を 10µF セラミック・コンデンサに追加すると、出力電圧変動がおよそ 90mV (V_{OUT} のおよそ 5%) にまで減少することを示しています。これは、超低 ESR アルミ電解コンデンサをセラミック・コンデンサと並列接続で使用すると非常に高速な変動に対する最良の対策となる可能性を示しています。ただし、各アプリケーションについては各々特定の負荷要件に合わせて確認する必要があります。

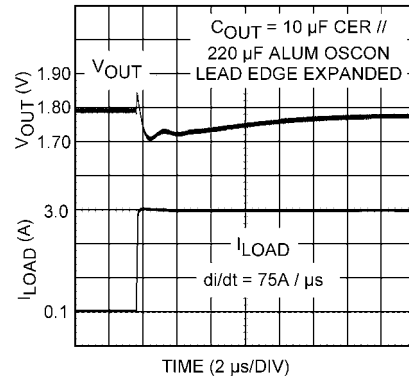


FIGURE 11. 10 µF Ceramic Paralleled By 220 µF OSCON

プリント基板レイアウト

適切なレイアウトを行うことにより、電圧エラーを最小限に抑え、グラウンド・ループにより発生する不安定性を回避できます。入力コンデンサと出力コンデンサは、他の回路の電流が流れないように短い配線パターンを用いてICピンに直接接続します(ケルビン接続)。

最良の方法は、コンデンサをICの近くに配置し、PCB表面層の短い配線を使ってICピンに直接接続することです。レギュレータのグラウンド・ピンは複数のビアを介して、レギュレータが一点アース方式になるよう内部グラウンド層または裏面グラウンド層に接続してください。

出力電圧を設定する外部抵抗はIC付近に配置し、短い配線を介してすべてICのピンに直接接続する必要があります(ケルビン接続)。抵抗分圧回路をロード・ポイントに接続するとDCエラーが発生するため、接続しないでください。

RFI/EMI 電磁感受性

デバイス内部の回路寸法が微細な集積回路は、RFI (無線周波数障害) または EMI (電磁障害) によって性能が低下することがあります。アプリケーション回路で大きなエネルギーの高周波 (1MHz 以上) 信号が生成される場合、そのような高周波信号がレギュレータ・デバイスに影響を及ぼさないよう対策する必要があります。

例えば、スイッチング・レギュレータ出力を入力として使用するなど、RFI/EMI ノイズが入力側に存在する場合、高品質のセラミック・コンデンサをバイパス・コンデンサとしてICの入力ピン近くに設け、ICに伝導するEMIを削減してください。

また、LP38501/3-ADJの出力が、例えばクロックなど高速にスイッチングする負荷に接続される場合、負荷が必要とする高周波電流パルスをICの出力コンデンサから供給できるように設計しなければなりません。レギュレータ・ループの帯域幅は300kHz未満であるため、制御回路はこの周波数を超える速度の負荷変動に応答できません。つまり、300kHzを超える周波数でのICの実効出力インピーダンスは、出力コンデンサのみで決まります。セラミック・コンデンサはこの種のアプリケーションで最高の性能を実現します。

アプリケーション情報 (つづき)

負荷が高速にスイッチングするアプリケーションでは、IC の出力と負荷とを無線周波数帯域で遮断しなければならない場合があります。このような場合、適当なインダクタンスを出力コンデンサと負荷の間に挿入し、あわせて高周波に対応した高品質のバイパスコンデンサを負荷に直接接続することを推奨します。RFI/EMI ノイズは配線パターンを介して信号に重畳しやすいため、ノイズが多い環境ではプリント基板のレイアウトも重要となります。可能な場合、ノイズを発生する回路とノイズの影響を受けやすい回路とを分離し、またそれぞれ個別のグラウンド系を設けてください。MHz 帯の周波数では、グラウンド層はインダクタンス分として見え、RFI/EMI はグラウンド・バウンスを引き起こす場合があります。多層基板を使用するアプリケーションでは、ノイズ分を含む電源層およびグラウンド層が、隣接するアナログ電源とアナログ・グラウンドに対してノイズを放射しないように、基板設計に注意する必要があります。

出力ノイズ

ノイズは 2 つの方法で規定されます。

スポット・ノイズまたは出力ノイズ密度は、特定の周波数で、レギュレータ出力で測定された (1Hz の帯域幅で測定) すべてのノイズ・ソースの RMS 合計です。このタイプのノイズは、通常、周波数の関数としてグラフにプロットされます。

合計出力ノイズ電圧または広帯域ノイズは、指定された帯域幅にわたるスポット・ノイズの RMS 合計です。通常は数デケードの周波数です。測定単位には注意が必要です。

スポット・ノイズの測定単位は $\mu\text{V}/\text{Hz}$ または nV/Hz であり、合計出力ノイズのそれは μV (rms) です。低ドロップアウト・レギュレータの第一のノイズ源は、内部基準電圧です。CMOS レギュレータでは、ノイズには低周波成分と高周波成分がありますが、これらはシリコン面積と待機時消費電流に強く依存します。

ノイズは、トランジスタ・サイズを大きくするか、またはリファレンス電流を増大させるかの 2 つの方法で低減できます。しかし、トランジスタを大きくするとダイのサイズが大きくなり、リファレンス電流を増大させると全体の電源電流 (グラウンド・ピンに流れる電流) が高くなることを意味します。

短絡保護機能

LP38501/3-ADJ は、電流制限回路を内蔵し、出力のオーバードロップまたは短絡の場合に出力電流を安全な値まで低減します。 V_{IN} の値によっては、平均消費電力によりダイの温度が制限値 (およそ 170) まで上昇すると熱制限がアクティブになる場合もあります。サーマル・シャットダウン回路のヒステリシスにより、ダイ温度の上昇および下降に従って出力が周期的な挙動を示す可能性があります。

イネーブル動作 (LP38501-ADJ のみ)

イネーブル・ピン (EN) は、 V_{IN} への 10k Ω プルアップ抵抗または (CMOS フルスイング・コンパレータのように) アクティブに High または Low に駆動するドライバのいずれかによってアクティブ終端しなければなりません。アクティブなドライバを使用すると、プルアップ抵抗は不要です。このピンは未使用の場合は V_{IN} に接続する必要があります (フロート状態にしないでください)。

ドロップアウト電圧

レギュレータのドロップアウト電圧は、出力電圧を公称値の 2% 以内に維持するためにレギュレータが必要とする入出力電圧差として定義されています。CMOS LDO の場合は、ドロップアウト電圧は負荷電流と内部 MOSFET パワー素子の $R_{\text{DS(on)}}$ との積です。

出力電圧が 2% 減少するとレギュレーションの「ドロップアウト」が始まるため、デバイスの電氣的性能は一部のパラメータ (ラインお

よびロード・レギュレーション、PSSR) について「電氣的特性」の値より下がります。

逆電流経路

LP38501/3-ADJ の内部 MOSFET パス素子には、寄生ダイオードが存在しています。通常動作時には、入力電圧は出力電圧より高く、寄生ダイオードは逆バイアス状態です。しかし、アプリケーションで出力が入力より先高くなる場合は、寄生ダイオードが順バイアスになるので、出力から入力に電流が流れます。寄生ダイオードを流れる電流が 200mA 連続および 1A ピークに制限されていれば差し支えありません。レギュレータ出力ピンはグラウンド電位を下回ってはいけません。レギュレータの負荷のリターン側が負電源に接続される \pm 両電源システムで LP38501/3-ADJ を使用する場合は、出力はグラウンドにダイオード・クランプしなければなりません。

消費電力 / 放熱

LP38501/3-ADJ の最大消費電力 ($P_{\text{D(MAX)}}$) は、最大接合部温度 125 $^{\circ}\text{C}$ 、アプリケーションの最大周囲温度 ($T_{\text{A(MAX)}}$)、およびパッケージの熱抵抗 (θ_{JA}) によって制限されます。考えられるすべての条件下で、接合部温度 (T_{J}) は「動作定格」で指定された範囲内でなければなりません。デバイスの合計許容損失の概算は、次式で与えられます。

$$P_{\text{D}} = ((V_{\text{IN}} - V_{\text{OUT}}) \times I_{\text{OUT}}) + (V_{\text{IN}} \times I_{\text{GND}}) \quad (1)$$

I_{GND} はデバイスのグラウンド・ピン電流です (「電氣的特性」で規定)。

最大許容温度上昇 (T_{J}) は、アプリケーション環境において最大と予測される周囲温度 ($T_{\text{A(MAX)}}$) と、最大許容接合部温度 ($T_{\text{J(MAX)}}$) に依存します。

$$T_{\text{J}} = T_{\text{J(MAX)}} - T_{\text{A(MAX)}} \quad (2)$$

接合部から周囲に対する熱抵抗の最大許容値 θ_{JA} は、次式を用いて求められます。

$$\theta_{\text{JA}} = T_{\text{J}} / P_{\text{D(MAX)}} \quad (3)$$

LP38501/3-ADJ は TO-263 パッケージで供給されます。熱抵抗値は放熱のために配置されている銅箔の面積に依存します。

TO-263、薄型 TO-263 パッケージの放熱

TO-263 パッケージおよび薄型 TO-263 パッケージは、プリント基板の銅箔をヒートシンクとして使用します。放熱のためにパッケージの DAP を銅箔にハンダ付けします。Figure 12 では、銅箔面積の異なる TO-263 パッケージの θ_{JA} の代表的なグラフを示します (TO-263 および薄型 TO-263 の放熱性能は同じです)。試験は、四角形の 1 オンスの銅箔を表面にのみ使用した PCB で行いました。

アプリケーション情報 (つぎ)

図に示すように、銅領域の面積が 1.5 平方インチを超えると、ほとんど性能が上がりなくなります。

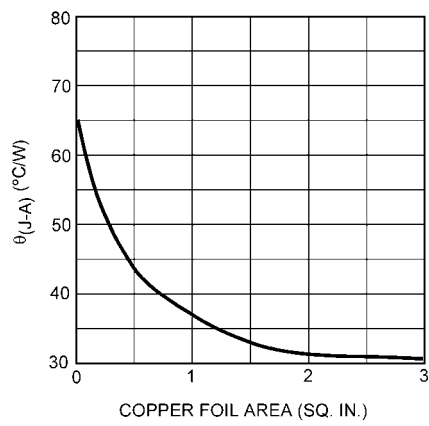
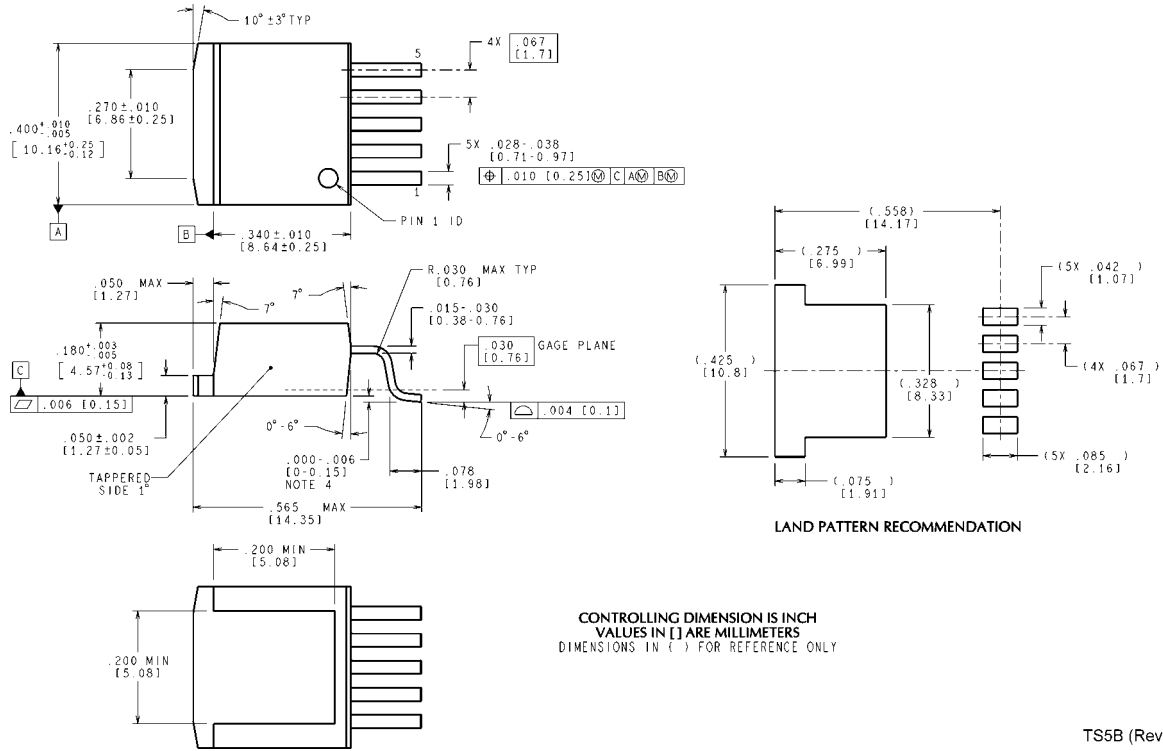


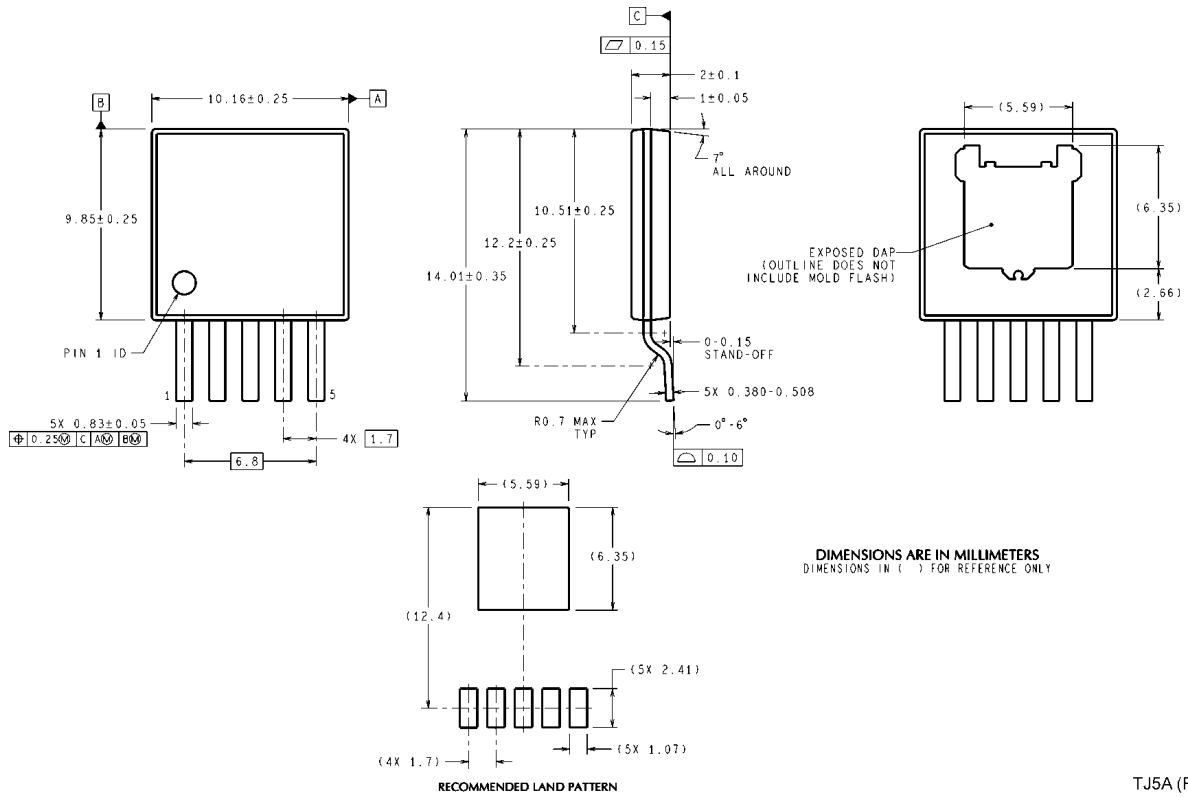
FIGURE 12. θ_{JA} vs Copper Area for TO-263 Package

外形寸法図 特記のない限り inches (millimeters)



TO-263 5-Lead, Molded, Surface Mount Package
NS Package Number TS5B

TS5B (Rev D)



TO-263 THIN 5-Lead, Molded, Surface Mount Package
NS Package Number TJ5A

単位は millimeters

TJ5A (Rev E)

このドキュメントの内容はナショナル セミコンダクター社 (以下ナショナル) 製品の関連情報として提供されます。ナショナルは、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナルがナショナルの製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナルは製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナルの部品を使用した製品および製品適用の責任は購入者にあります。ナショナルの製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルとの取引条件で規定される場合を除き、ナショナルは一切の義務を負わないものとし、また、ナショナルの製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナルの製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター社の商標または登録商標です。一部のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2009 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/