

LMH6582/LMH6583

16 × 8 500MHz アナログ・クロスポイント・スイッチ、ゲイン 1/ゲイン 2

概要

LMH™ 製品ファミリに、新たにノンブロッキング・アーキテクチャを持つ高速アナログ・クロスポイント・スイッチ LMH6582/LMH6583 が加わりました。LMH6582 のゲインは 1、LMH6583 のゲインは 2 です。高解像度ビデオ (UXGA 以上) などの高速、DC 結合のアナログ信号用に設計された LMH6582/LMH6583 は、16 個の入力と 8 個の出力を備えています。ノンブロッキング・アーキテクチャにより、既に他の出力で選択済みの入力も含め、出力を任意の入力に接続できます。入力は完全にバッファされているため、どのようなソース・インピーダンスに対してもマッチングが可能です。出力もバッファされており、2 系統のバック終端されたビデオ負荷を駆動できます (75 Ω 負荷)。また入出力を高インピーダンスの非アクティブ状態にできるため、2 つのデバイスを組み合わせれば、性能を落とさずに入出力を 16 × 16 や 32 × 8 などのアレイ・サイズに拡張できます。LMH6582/LMH6583 は 4 ピンのシリアル・インタフェースによって制御します。シリアル・モードとアドレス・チェーン・モードを搭載しています。

LMH6582/LMH6583 は、64 ピンのサーマル・エンハンスド TQFP パッケージにて提供されます。基板の両面実装や拡張時のピン接続を容易にするために対角線対称にピンを割り当ててあります。パッケージ底面には放熱用のパッドが露出しています。

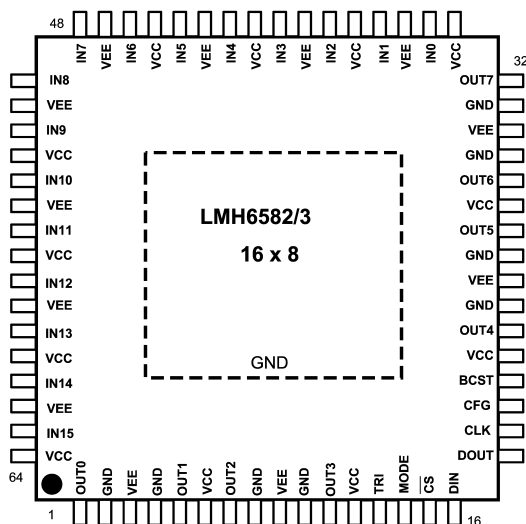
特長

- 16 入力および 8 出力
- 64 ピン露出パッド TQFP パッケージ
 - 3dB 帯域幅 ($V_{OUT} = 0.5V_{PP}$) 500MHz
 - 3dB 帯域幅 ($V_{OUT} = 2V_{PP}$) 400MHz
- 高速スルーレート 3000V/ μ s
- 低クロストーク (10MHz/100MHz) - 70/ - 50dBc
- 使いやすいシリアル・プログラミング 4 線バス
- 2 つのプログラミング・モード
 - シリアル・モードとアドレス指定モード
- 拡張容易な対称ピン配置
- 出力電流 $\pm 60mA$
- 2 つのゲイン・オプション
 - $A_V = 1$ (LMH6582) または $A_V = 2$ (LMH6583)

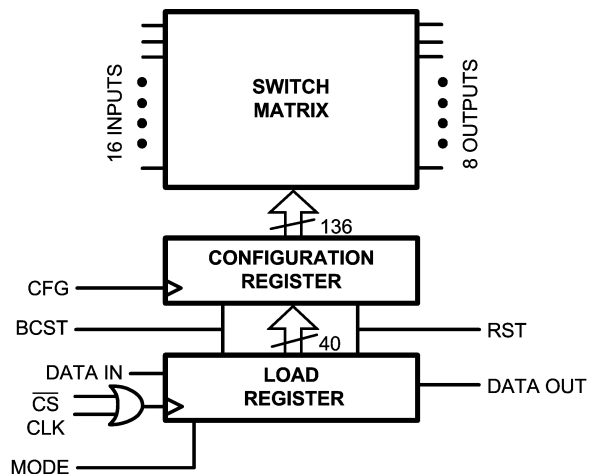
アプリケーション

- スタジオ・モニタ / 製作用ビデオ・システム
- 会議室用マルチメディア・ビデオ・システム
- KVM (キーボード / ビデオ / マウス) システム
- セキュリティ / 監視システム
- マルチアンテナ・ダイバシティ・ラジオ
- ビデオ・テスト機器
- 医療用画像処理
- 広帯域ルータおよびスイッチ

ピン配置図



ブロック図



TRI-STATE® はナショナル セミコンダクターの登録商標です。
LMH™ はナショナル セミコンダクターの商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

V_S	$\pm 6.2V$
I_{IN} (入力ピン)	$\pm 20mA$
I_{OUT}	(Note 3)
入力同相電圧範囲	$V^- \sim V^+$
最大接合部温度	+ 150
保存温度範囲	- 65 ~ + 150
ハンダ付け条件	
赤外線または対流方式 (20 秒)	235
流動ハンダ付け (10 秒)	260

ESD 耐圧 (Note 5)

人体モデル	2000V
マシン・モデル	200V

動作定格 (Note 1)

動作温度範囲	- 40 ~ + 85
電源電圧	$\pm 3V \sim \pm 5.5V$
熱抵抗	JA JC
64ピン露出パッド TQFP	27 /W 0.82 /W

± 5V 電気的特性 (Note 2)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 5V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

Symbol	Parameter	Conditions	Min (Note 8)	Typ (Note 7)	Max (Note 8)	Units
Frequency Domain Performance						
SSBW	-3dB Bandwidth	$V_{OUT} = 0.5V_{PP}$ (Note 11)		500		MHz
LSBW			$V_{OUT} = 2V_{PP}$		425	
GF	0.1dB Gain Flatness	$V_{OUT} = 2V_{PP}$		80		MHz
DG	Differential Gain	$R_L = 150\Omega$, 3.58MHz/4.43MHz				%
DP	Differential Phase	$R_L = 150\Omega$, 3.58MHz/4.43MHz				deg
Time Domain Response						
t_r	Rise Time	0.5V Step, 10% to 90%				ns
		2V Step, 10% to 90%		1		ns
t_f	Fall Time	0.5V Step, 10% to 90%				ns
		2V Step, 10% to 90%		1		ns
OS	Overshoot	2V Step		5		%
SR	Slew Rate	$6V_{PP}$, 10% to 90% (Note 6)		3000		V/ μ s
t_s	Settling Time	4V Step, V_{out} within 0.1%				ns
Distortion And Noise Response						
HD2	2 nd Harmonic Distortion	$2V_{PP}$, 5MHz				dBc
HD3	3 rd Harmonic Distortion	$2V_{PP}$, 5MHz)				dBc
e_n	Input Referred Voltage Noise	>1MHz		7		nV/ \sqrt{Hz}
i_n	Input Referred Noise Current	>1MHz		2		pA/ \sqrt{Hz}
	Switching Time					ns
XTLK	CrossTalk	All Hostile, f=100MHz		-50		dBc
ISOL	Off Isolation	f=100MHz		-65		dBc
Static, DC Performance						
A_V	Gain	LMH6582	0.989	0.99	0.991	
A_V	Gain	LMH6583	1.98	2.00	2.02	
V_{os}	Output Offset Voltage			± 7		mV
TCV_{os}	Output Offset Voltage Average Drift	(Note 10)				$\mu V/^{\circ}C$
I_B	Input Bias Current	Non-Inverting (Note 9)		-7		μA
TCI_B	Input Bias Current Average Drift	Non-Inverting (Note 10)				nA/ $^{\circ}C$
V_{O-}	Output Voltage Range	$R_L = 100\Omega$		± 3.5		V

± 5V 電気的特性 (Note 2)(つづき)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 5V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

Symbol	Parameter	Conditions	Min (Note 8)	Typ (Note 7)	Max (Note 8)	Units
PSRR	Power Supply Rejection Ratio			46		dB
I_S	Supply Current	$R_L = \infty$		110		mA
	Tri State Supply Current	TRI pin > 2.0V		25		mA
Miscellaneous Performance						
R_{IN}	Input Resistance	Non-Inverting				M Ω
C_{IN}	Input Capacitance	Non-Inverting				pF
R_O	Output Resistance	Closed Loop				m Ω
CMVR	Input Common Mode Voltage Range			± 3.0		V
I_O	Output Current	Sourcing, $V_O = 0$ V		± 60		mA

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とは、デバイスが機能する条件を示しますが、性能のリミット値を保証するものではありません。仕様および試験条件の保証値に関しては「電気的特性」を参照してください。

Note 2: 電気的特性の表の代表値は、記載の条件のみに適用されます。リミット値の仕様については Note 8 を参照してください。

Note 3: 最大出力電流 (I_{OUT}) はデバイスの最大消費電力で決まります。

Note 4: 最大許容消費電力 P_D は、 $T_{J(MAX)}$ 、 J_A 、 T_A の関数です。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(max)} - T_A) / J_A$ です。これらの値は、いずれも 2 層の PC ボードに直接ハンダ付けされたパッケージに対して、強制空冷を行わない場合に適用されます。

Note 5: 人体モデルでは、1.5k と 100pF を直列に接続します。マシン・モデルでは 0 と 200pF を直列に接続します。

Note 6: スルーレートは立ち上がり / 立ち下がりエッジの平均値です。

Note 7: 代表値は最も標準的な数値です。

Note 8: 室温のリミット値は、製造時に 25 にて全数検査します。工場試験条件で生じる自己発熱は、 $T_J = T_A$ となる程度にきわめてわずかです。動作温度範囲全体にわたるリミット値は標準統計品質管理 (SQC) 手法を用いた相関によって保証されています。

Note 9: 負の入力電流はデバイスから外部に向かって電流が流れることを意味します。

Note 10: ドリフトは、最低温度から最高温度までのパラメータの変化量を、2 つの温度の差で割って求めます。

Note 11: パラメータは回路設計上保証されています。

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
64-Pin QFP	LMH6582YA	LMH6582YA	xx Units	VXE64A
	LMH6583YA	LMH6583YA	xx Units	

アプリケーション情報

はじめに

LMH6582/LMH6583 は、入出力を完全にバッファした、ノンブッキング・アーキテクチャの高速クロスポイント・スイッチです。入力を完全にバッファしているため、負荷を気にすることなく、低インピーダンスから高インピーダンスまであらゆる信号源を接続できます。また、出力も完全にバッファされていることから、75 または 50 のバック終端した伝送線路の駆動には、終端抵抗以外の部品を必要としません。LMH6582/LMH6583 の入力は、すべて任意の出力 (または全出力) に接続可能です。これに対し、1 つの出力には 1 つの入力しか接続できません。

入出力の拡張

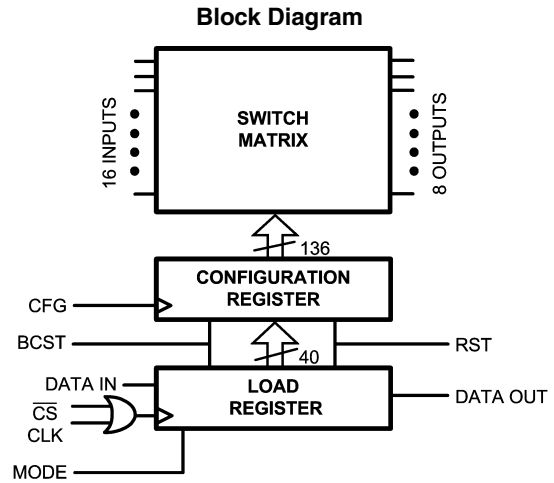
LMH6582/LMH6583 は、入出力とも高インピーダンスの非アクティブ状態にすることができるため、クロスポイントの拡張時にすぐれた柔軟性が得られます。またピンが対角対称に配置されているため、基板裏面に実装した部品とピンどうしを直接接続することができます。たとえば、1 枚の基板上で LMH6582/LMH6583 を 2 チップ組み合わせ、16 × 16 または 32 × 8 クロスポイントを構成できます。16 × 16 クロスポイントを構成するには、入力ピン 16 本を互いにすべて結線します (表面の入力 0 と裏面の入力 15 を結線するなど)。一方、8 本の出力ピンは表面と裏面を接続せず、独立させておきます。32 × 8 クロスポイントとするには、8 本の出力を結線し、32 本の入力はすべて独立したままにします。32 × 8 構成で注意すべきは、結線した 2 つの出力が同時にアクティブにならないようにすることです。これに対して 16 × 16 構成では結線した 2 本の入力ピンを同時にアクティブにすることができます。以上、詳細に説明したクロスポイント拡張方法の利点は、信号パス内のクロスポイントが常に 1 箇所しかないということです。カスケード接続によって拡張する方法は、並列接続による拡張の場合のわずかな負荷の影響に比べて、帯域幅が著しく損なわれます。

LMH6582/LMH6583 の入出力は完全にバッファされています。入力は低負荷、高インピーダンスであり、さまざまな信号源に対して最大の性能を発揮します。また、完全にバッファされた出力は、最大 2 系統のバック終端されたビデオ負荷を駆動できます。無効化された出力は高インピーダンス状態になります。熱計算を行う場合、出力の負荷条件を十分検討する必要があります。「サーマル・マネジメント」の項を参照してください。

容量性負荷の駆動

容量性負荷を駆動する用途では、直列出力抵抗 R_{OUT} を使用すると効果的です。5 ~ 120pF の容量性負荷は、リングング、周波数応答のピーキング、発振などが発生するため、最も注意を要します。「推奨 R_{OUT} 対容量負荷」のグラフに、容量性負荷を緩和するための直列出力抵抗の推奨値を示します。このグラフでは、周波数応答に現れるピークが 0.5dB 以下になるように抵抗値を選定しています。これにより、セトリング・タイムと帯域幅の間の最適トレードオフを求めることができます。最大限の周波数応答を必要とする用途で、ある程度のピーク特性を許容できる場合は、 R_{OUT} の値を推奨値より若干小さくすることができます。伝送線路を駆動する場合、50 または 75 のマッチング抵抗により、直列出力抵抗は必要なくなります。

デジタル制御



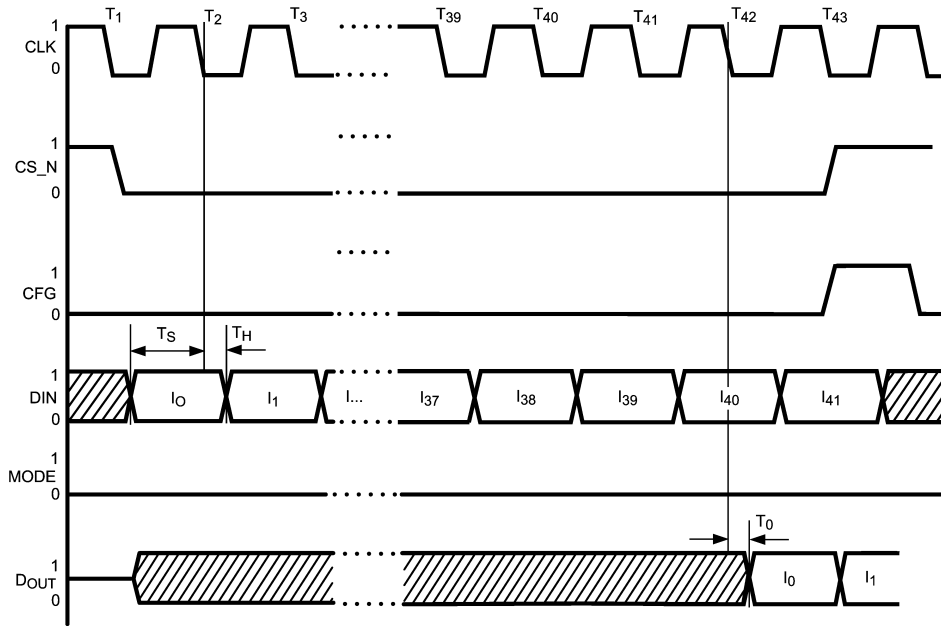
LMH6582/LMH6583 には、クロスポイント・スイッチのプログラム状態を保存する内部制御レジスタがあります。プログラミングの柔軟性を最大限高めるために 2 段構成のロジックを使用しています。制御ロジックの第 1 段はクロスポイント・スイッチに直結しています。このロジックは、デバイスの各出力に対して 1 つのレジスタを持ち、各レジスタにはオン / オフ状態と入力の接続先を示すアドレスが保存されます。ユーザーはこれらのレジスタに直接アクセスすることはできません。ロジックの第 2 段には、第 1 段と同じレジスタがもう 1 バンク搭載されています。ただし、このレジスタはシフト・レジスタ構成になっています。ユーザーはシリアル入力バスを介して、このレジスタにアクセスできます。LMH6582/LMH6583 には、2 つのプログラミング・モード、すなわちシリアル・モードとアドレス指定モードがあります。

プログラミングは、シリアル入力バスと他のデジタル制御ピン 4 本を用いて行います。シリアル・バスはクロック・ピン (CLK)、シリアル・データ入力ピン (DIN)、シリアル・データ出力ピン (DOUT) から構成されます。シリアル・バスはチップ選択ピンによりゲートされます。チップ選択ピンはアクティブ LOW です。チップ選択ピンが HIGH の間は、シリアル入力ピン上のデータおよびクロック・ピンはすべて無視されます。チップ選択ピンを LOW にすると、クロック信号が最初に LOW から HIGH に遷移する (0 → 1) タイミングで、データ受信開始のための内部ロジック設定が行われます。次の HIGH から LOW に遷移する (1 → 0) タイミングで、最初のデータ・ビットが取り込まれます。入力データは、すべてクロック信号の立ち下がりエッジでバスから読み込まれます。有効なデータをすべて取り込み終わったら、チップ選択ピンを HIGH にするか、クロック信号を停止する必要があります。これを行わないと、無効データがチップに取り込まれる可能性があるためです。チップに読み込まれたデータは、CFG ピンが HIGH になるまでクロスポイント・マトリクスには転送されません。この条件は MODE ピンの状態にかかわらず常に有効です。CFG ピンは、チップ選択ピンの状態には依存しません。チップに新たにデータが取り込まれない限り、CFG ピンにパルスを加えてもデバイス動作には何の影響もありません。

プログラミング時に入力するシリアル・データのフォーマットは MODE ピンによって選択します。MODE ピンが HIGH の場合、変更する出力のアドレスを含む文字列データを入力することにより、1 出力ずつクロスポイントをプログラムできます (アドレス指定モード)。MODE ピンが LOW の場合はシリアル・モードになります。このモードでは、40 ビットのアレイ・データを入力し、単一のデータ・ストリームによって、すべての出力をプログラムできます。

アプリケーション情報 (つづき)

いずれのモードで入力した場合も、CFG ピンに HIGH パルスが加わるまで、入力データによってチップ動作が変わることはありません。CFG ピンおよび MODE ピンはチップ選択ピンに依存しません。



Timing Diagram for Serial Mode

シリアル・モードのデータ・フレーム (最初の2ワード)

Output 0				Output 1					
Input Address				On=0	Input Address			On=0	
LSB			MSB	Off=1	LSB		MSB	Off=1	
0	1	2	3	4	5	6	7	8	9

Off = TRI-STATE™、ビット 0 はデバイスに取り込まれる最初のビットです。

シリアル・モードのデータ・フレーム (つづき)

Output 2					Output 3					
Input Address					On=0	Input Address				On=0
LSB			MSB	Off=1	LSB		MSB	Off=1		
10	11	12	13	14	15	16	17	18	19	

シリアル・モードのデータ・フレーム (つづき)

Output 4					Output 5					
Input Address					On=0	Input Address				On=0
LSB			MSB	Off=1	LSB		MSB	Off=1		
20	21	22	23	24	25	26	27	28	29	

シリアル・モードのデータ・フレーム (最後の2ワード)

Output 6					Output 7					
Input Address					On=0	Input Address				On=0
LSB			MSB	Off=1	LSB		MSB	Off=1		
30	31	32	33	34	35	36	37	38	39	

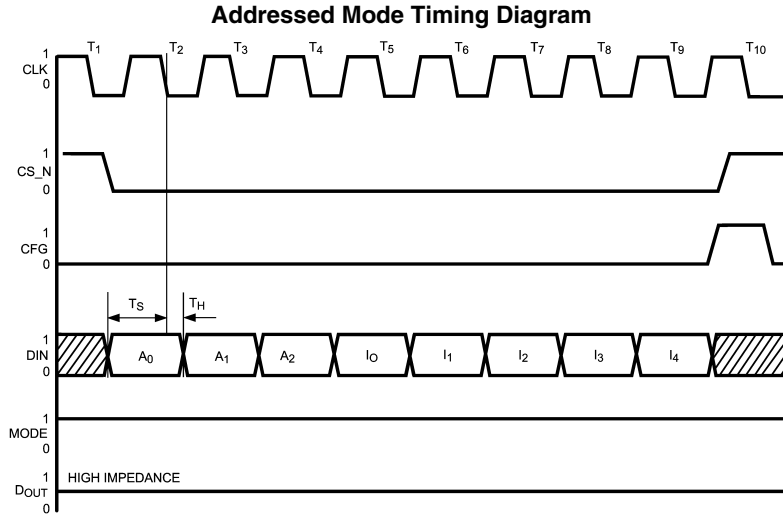
ビット 39 はデバイスに取り込まれる最後のビットです。

アプリケーション情報 (つづき)

シリアル・プログラミング・モードは、MODE ピンを LOW にすると選択されます。このモードでは 40 ビットのストリームによってクロスポイントの 8 つの出力をすべてプログラムします。データは前表のようにチップに入力されます。この表では、クロスポイントのレジスタに最初に取り込まれるビットをビット番号 0 としています。ブロック図に記載された "Load Register" という名前のレジスタはシフト・レジスタです。チップへの有効なデータのシフト入力完了したにもかかわらず、チップ選択ピンを LOW のままにしてクロック信号を駆動しつづけると、余分なデータがレジスタに取り込まれ、目的のデータがシフトアウトされてしまいます。

アドレス指定プログラミング・モードでは、1 度に 1 つの出力レジスタを変更します。このモードを使用するには MODE ピンを HIGH にする必要があります。その他のピン機能は、シリアル・プログラミング・モードと同じです。ただし、クロック入力するワードは指定した出力に対するもののみであり、シリアル・モードに比べてずっと小さくなります。アドレス指定モードのデータ・フォーマットを、下表「アドレス指定モードのワードのフォーマット (通常の場合)」に示します。

タイミング図



アドレス指定モードのワードのフォーマット (通常の場合)

Output Address			Input Address				TRI-STATE
LSB		MSB	LSB			MSB	1= TRI-STATE 0=On
0	1	2	3	4	5	6	7

ビット 0 はデバイスに取り込まれる最初のビットです。

シリアル・モードのデジター・チェーン・オプション

LMH6582/LMH6583 は、複数チップのデジター・チェーン接続によるシリアル・データ・ストリームに対応しています。この機能はシリアル・プログラミング・モードに対してのみ適用可能です。機能を使用するには、最初のチップの DIN ピンにシリアル・データをクロック入力し、2 番目のチップの DIN ピンには最初のチップの DOUT ピンを接続します。チップ選択信号は両方のチップで共有するか、あるいは 2 番目のチップを個別に選択することができます。両チップのチップ選択ピンを LOW にした後、最初のチップに 2 倍長のワードをクロック入力します。最初のチップに最初のワードをクロック入力する間に、2 番目のチップには元は最初のチップのシフト・レジスタに保存されていたデータが送られます。40 ビットのデータがすべて最初のチップに入力されると、次のクロック・サイクルからは、2 番目のチップに新しい設定データの最初のフレームが転送されます。80 クロック・サイクル後、両チップへの有効なデータの入力が完了したら、両チップのチップ選択ピンを HIGH にして無効なデータによるオーバーシュートが生じないようにします。CFG ピンにパルスを印加することにより、新しい設定を両方のチップで同時にアクティブ化できます。あるいは、チップごとに独立してアクティブ化することもできます。両チップのモード (MODE)、チップ選択 (CS)、設定 (CFG)、クロック (CLK) の各ピンを両チップで共有することにより、同じ信号源で駆動することも

可能です。3 チップ以上をデジター・チェーン接続する場合、チップ間のデータ・レイテンシを補償するためにクロック速度を遅くしなければならない場合があります。(クロック信号がチェーンの最後のチップに到達するのに遅延がある場合を除く。) 4 チップのデジター・チェーンは 5MHz 以上でクロック同期しないてください。

特殊制御ピン

LMH6582/LMH6583 には、シリアル制御バスとは独立して機能する 2 つの特殊な制御ピンがあります。そのうちの 1 つが TRI-STATE (TRI) ピンです。TRI ピンはアクティブ HIGH です。すなわちロジック・レベル 1 を与えると、チップが TRI-STATE モードになります。TRI-STATE モードでは、すべてのレジスタが入力アドレス 0 に設定され、すべての出力がオフになります。この設定では、デバイスに流れる電流がわずか 20mA になります。このため、TRI-STATE ピンを消費電力を低減するためのシャットダウン機能に使用できます。もう 1 つの特殊制御ピンはブロードキャスト・ピン (BCST) です。BCST ピンもアクティブ HIGH です。すべての出力をオン状態にし入力 0 に接続します。このモードがブロードキャスト・モードと呼ばれることがあるのは、入力 0 の値が 8 つの出力すべてにブロードキャストされるためです。

アプリケーション情報 (つづき)

サーマル・マネジメント

LMH6582/LMH6583 は、サーマル・エンハンスド QFP パッケージに封止されているものの、著しい熱を発生する高性能デバイスです。± 5V の電源を使用し、すべての出力を有効に設定した場合、LMH6582/LMH6583 は約 1.1W の待機電力を消費します。さらに、出力に接続された等価ビデオ負荷 (150 Ω) あたり 30mW の消費電力を見込む必要があります。したがって、各出力に 1 系統のビデオ負荷を接続する一般的な用途では合計 1.34W となります。JA が 35 °C/W であることから、シリコンは周囲温度よりも 40 °C 高温になります。さらに過酷な用途で、各出力に 2 系統のビデオ負荷を接続した場合、消費電力は 1.58W となり、温度上昇は 48 °C に達します。さらに重い負荷を接続する場合、外部ヒート・シンクと強制空冷を使用すると、QFP パッケージの熱特性が著しく改善します。また、システム筐体内で動作するすべてのデバイスの発熱による周囲温度の上昇も考慮する必要があります。大出力のデバイスであることから、サーマル・マネジメントについては回路設計プロセスのごく初期から検討することを推奨します。受動的であっても十分な換気が得られる構造、および垂直

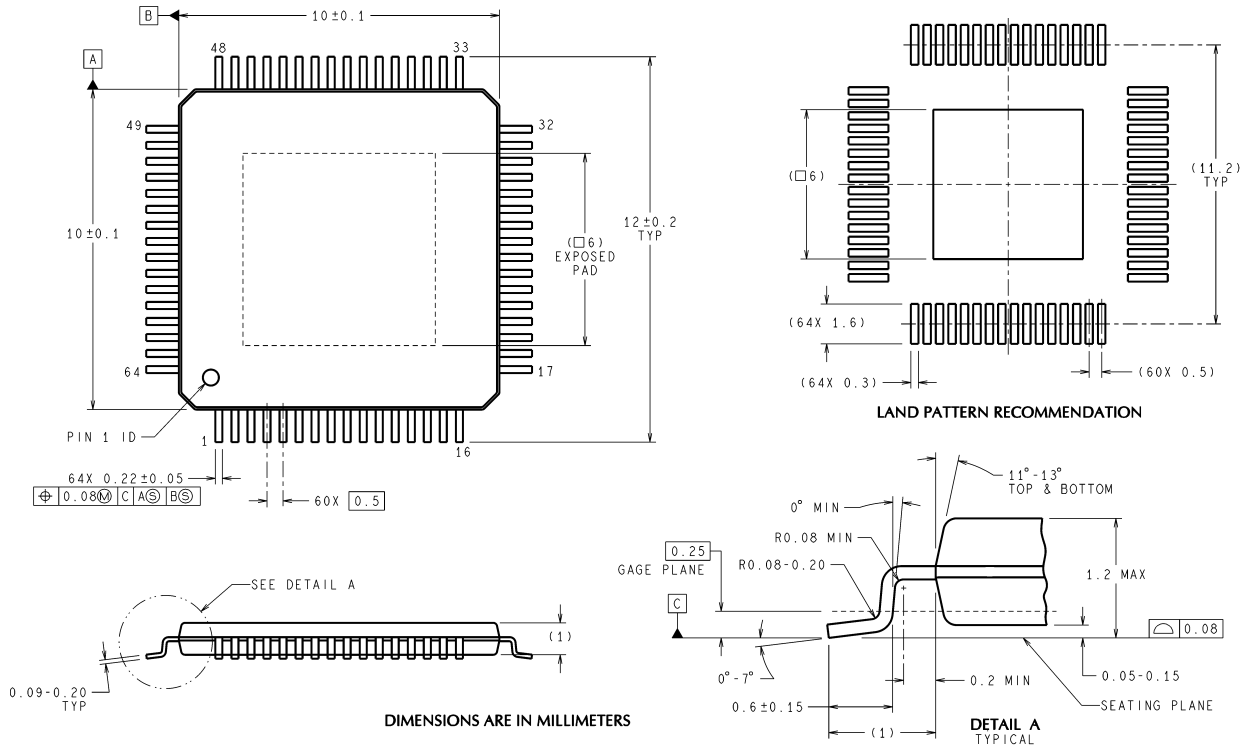
方向に基板を実装することにより、ファン冷却やヒート・シンクが不要になる場合もあります。

プリント基板のレイアウト

一般的に、適正な高周波レイアウトでは、電源トレースとグラウンド・トレースを入出力ピンから離します。これらのノードの寄生容量 (対グラウンド) は、周波数応答にピークをつくったり、回路発振を起こしたりする原因となります (「アプリケーション・ノート OA-15」を参照)。デジタル制御ラインとアナログ信号ライン (特に入力) を交差させなければならない場合は、垂直に交差させるようにします。高周波用レイアウトの基準として、またデバイスの試験や特性測定補助手段として、次の評価用ボードの利用を推奨します。

デバイス	パッケージ	評価用ボード部品番号
LMH6582	64 ピン TQFP	TBD
LMH6583		

外形寸法図 単位は millimeters



64-Pin Exposed Pad QFP
NS Package Number VXE64A

VXE64A (Rev A)

ナショナルは記述したいかなる回路についても、その使用に関して責任を負うものではありません。特許の使用許諾を与えることを意味するものではありません。ナショナルは当該回路および仕様を任意の時点で予告なく変更する権利を有します。製品の最新情報については www.national.com をご覧ください。

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

禁止物質不使用に関する適合

ナショナル セミコンダクターの製品および梱包材料は、CSP-9-111C2規格 (Customer Products Stewardship Specification)、CSP-9-111S2規格 (Banned Substances and Materials of Interest Specification) の規約に準拠しており、CSP-9-111S2 に定義された禁止物質を使用しておりません。鉛フリー製品は RoHS 指令に対応しております。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。