

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2001年4月



LMC6064

高精度 4 回路入り超低消費電力 CMOS オペアンプ

概要

LMC6064 は、高精度な単一電源動作能力を持つ、高精度 4 回路入り低オフセット電圧、超低消費電力オペアンプです。性能を示す特長には、超低入力バイアス電流、高電圧利得、出力フルスイング振幅、そしてグラウンドを含む同相電圧範囲が含まれます。これらに加えて、低消費電力である特長は、LMC6046 をバッテリー駆動のアプリケーションに理想的なものとしています。

LMC6046 が使用されるその他のアプリケーションとしては、高精度全波整流器、積分器、リファレンス、サンプル&ホールド回路、高精度計測用アンプ等があります。

この製品は、ナショナル セミコンダクター社の先進的な、ダブル・ポリ・シリコン・ゲート CMOS プロセスによって製造されています。

より高速な動作が必要な設計には、高精度 4 回路入りオペアンプ LMC6084 を参照して下さい。

同様な特長の 1 回路、または 2 回路入りのオペアンプについては、LMC6061 または LMC6062 を参照して下さい。

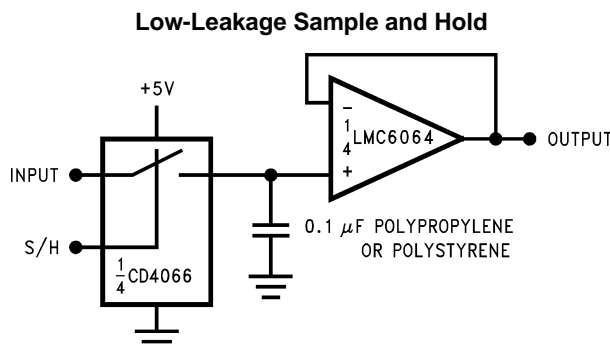
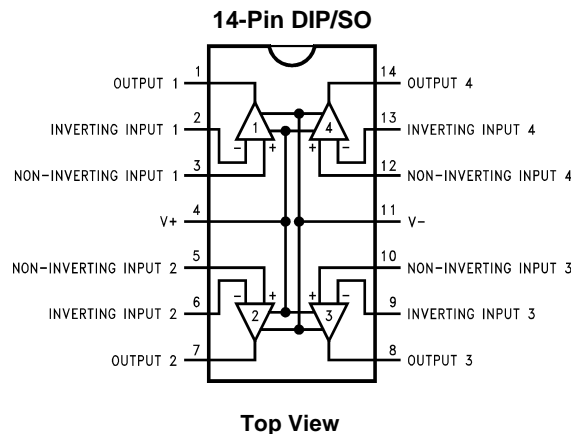
特長

低オフセット電圧	100 μ V
超低消費電流	16 μ A/ アンプ 1 回路
4.5V から 15V の単一電源動作	
超低入力バイアス電流	10 fA
電源レールから 10mV 以内の出力電源振幅、100k 負荷時	
V ₊ を含む入力同相電圧範囲	
高電圧利得	140 dB
改善されたラッチアップ耐性	

アプリケーション

- 計測用アンプ
- フォトダイオード、赤外線検出器プリアンプ
- トランスデューサアンプ
- 携帯用計測器
- 医療用器具
- D/A コンバータ
- 圧電トランスデューサ用チャージアンプ

ピン配置図



LMC6064 高精度 4 回路入り超低消費電力 CMOS オペアンプ

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電氣的信頼性試験方法の規格を参照下さい。

差動入力電圧	±電源電圧
入出力端子電圧	(V ⁺) + 0.3V (V ⁻) - 0.3V
電源電圧 (V ⁺ - V ⁻)	16V
出力短絡電流 (V ⁺ 側へ接続の場合)	(Note 11)
出力短絡電流 (V ⁻ 側へ接続の場合)	(Note 2)
リード温度 (ハンダ付け、10秒)	260
保存温度	- 60 ~ + 150
接合部温度	150
ESD 耐圧 (Note 4)	2 kV

入力端子電流	± 10 mA
出力端子電流	± 30 mA
電源端子電流	40 mA
消費電力	(Note 3)

動作定格 (Note 1)

温度範囲	LMC6064AI、LMC6064I	- 40	T _J	+ 85
電源電圧		4.5V	V ⁺	15.5V
熱抵抗 (J _A) (Note 12)	14 ピンプラスチック DIP			81 /W
	14 ピン SO			126 /W
消費電力				(Note 10)

DC 電氣的特性

特記のない限り、以下の規格値は T_J = 25 のとき適用されます。太字の制限値は特記のない限り、動作条件の温度範囲、V⁺ = 5V、V⁻ = 0V、V_{CM} = 1.5V、V_O = 2.5V ならびに R_L > 1M のときに適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6064AI Limit (Note 6)	LMC6064I Limit (Note 6)	Units
V _{OS}	Input Offset Voltage		100	350 900	800 1300	μV Max
TCV _{OS}	Input Offset Voltage Average Drift		1.0			μV/
I _B	Input Bias Current		0.010	4	4	pA Max
I _{OS}	Input Offset Current		0.005	2	2	pA Max
R _{IN}	Input Resistance		> 10			Tera
CMRR	Common Mode Rejection Ratio	0V V _{CM} 12.0V V ⁺ = 15V	85	75 72	66 63	dB Min
+ PSRR	Positive Power Supply Rejection Ratio	5V V ⁺ 15V V _O = 2.5V	85	75 72	66 63	dB Min
- PSRR	Negative Power Supply Rejection Ratio	0V V ⁻ - 10V	100	84 81	74 71	dB Min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 5V and 15V for CMRR 60 dB	- 0.4	- 0.1 0	- 0.1 0	V Max
			V ⁺ - 1.9	V ⁺ - 2.3 V⁺ - 2.5	V ⁺ - 2.3 V⁺ - 2.5	V Min
A _V	Large Signal Voltage Gain	R _L = 100 k (Note 7)	Sourcing 4000	400 300	300 200	V/mV Min
			Sinking 3000	180 100	90 60	V/mV Min
		R _L = 25 k (Note 7)	Sourcing 3000	400 150	200 80	V/mV Min
			Sinking 2000	100 50	70 35	V/mV Min

DC 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25$ のとき適用されます。太字の制限値は特記のない限り、動作条件の温度範囲、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ ならびに $R_L > 1M$ のときに適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6064AI Limit (Note 6)	LMC6064I Limit (Note 6)	Units	
V_O	Output Swing	$V^+ = 5V$ $R_L = 100 k$ to $2.5V$	4.995	4.990 4.980	4.950 4.925	V Min	
			0.005	0.010 0.020	0.050 0.075	V Max	
		$V^+ = 5V$ $R_L = 25 k$ to $2.5V$	4.990	4.975 4.965	4.950 4.850	V Min	
			0.010	0.020 0.035	0.050 0.150	V Max	
		$V^+ = 15V$ $R_L = 100 k$ to $7.5V$	14.990	14.975 14.965	14.950 14.925	V Min	
			0.010	0.025 0.035	0.050 0.075	V Max	
	$V^+ = 15V$ $R_L = 25 k$ to $7.5V$	14.965	14.900 14.850	14.850 14.800	V Min		
		0.025	0.050 0.150	0.100 0.200	V Max		
	I_O	Output Current $V^+ = 5V$	Sourcing, $V_O = 0V$	22	16 10	13 8	mA Min
			Sinking, $V_O = 5V$	21	16 8	16 8	mA Min
	I_O	Output Current $V^+ = 15V$	Sourcing, $V_O = 0V$	25	15 10	15 10	mA Min
			Sinking, $V_O = 13V$ (Note 11)	26	20 8	20 8	mA Min
I_S	Supply Current	All Four Amplifiers $V^+ = + 5V$, $V_O = 1.5V$	64	76 92	92 112	μA Max	
		All Four Amplifiers $V^+ = + 15V$, $V_O = 7.5V$	80	94 110	114 132	μA Max	

AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ のとき適用されます。太字の制限値は特記のない限り、動作条件の温度範囲、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ ならびに $R_L > 1M$ のときに適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6064AI Limit (Note 6)	LMC6064I Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	35	20 10	15 7	V/ms Min
			100			kHz
m	Phase Margin		50			Deg
	Amp-to-Amp Isolation	(Note 9)	155			dB
e_n	Input-Referred Voltage Noise	$F = 1 kHz$	83			nV/\sqrt{Hz}
i_n	Input-Referred Current Noise	$F = 1 kHz$	0.0002			pA/\sqrt{Hz}
T.H.D.	Total Harmonic Distortion	$F = 1 kHz$, $A_V = - 5$ $R_L = 100 k$, $V_O = 2 V_{PP}$ $\pm 5V$ Supply	0.01			%

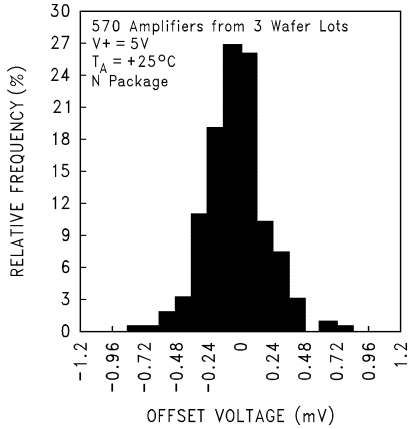
AC 電気的特性 (つづき)

- Note 1:** 絶対最大定格とは、この制限値を越えるとデバイスに破壊が起こる恐れがある制限値のことを示します。動作条件とはデバイスが機能する条件を示します。しかし、特定される性能、規格値は保証していません。保証される仕様と試験条件については、電気的特性の項目を参照下さい。
- Note 2:** 単一電源と両電源の場合の両方の動作に適用されます。上昇した周囲温度下での連続した出力短絡状態は、許容最大接合部温度 150 を越える結果となります。出力電流が $\pm 30\text{mA}$ を長期に渡り越える場合、製品の信頼性に影響を及ぼす恐れがあります。
- Note 3:** 最大消費電力は $T_{J(\text{max})}$ 、 J_A 、 T_A の関数になります。周囲温度における許容最大消費電力は $P_D = (T_{J(\text{max})} - T_A) / J_A$ となります。
- Note 4:** 人体モデル、1.5k と 100pF を直列に接続。
- Note 5:** 代表値は最も標準値な値を表します。
- Note 6:** 全ての規格値は検査または統計的な解析によって保証されます。
- Note 7:** $V^+ = 15\text{V}$ 、 $V_{CM} = 7.5\text{V}$ 、そして R_L は 7.5V に接続。ソース電流のテストは、7.5V V_O 11.5V、シンク電流のテストは、2.5V V_O 7.5V にて実施
- Note 8:** $V^+ = 15\text{V}$ 、10V ステップ入りにボルテージフォロウとして接続。数値は遅い正負のスレートより規定される。
- Note 9:** 入力 $V^+ = 15\text{V}$ を基準とし、 $R_L = 100\text{k}$ は 7.5V に接続。それぞれのアンプは、100Hz、 $V_O = 12\text{V}_{PP}$ の電圧を発生。
- Note 10:** 上昇した温度での動作の場合、熱抵抗 J_A と $P_D = (T_J - T_A) / J_A$ に基づいてデバイス定格を下げなければなりません。
- Note 11:** V^+ が 13V より大きいとき、出力は V^+ に接続しないで下さい。信頼性に悪影響が及びます。
- Note 12:** 全ての数値は、パッケージをプリント基板に直接ハンダ付けする場合に適用されます。
- Note 13:** (省略)

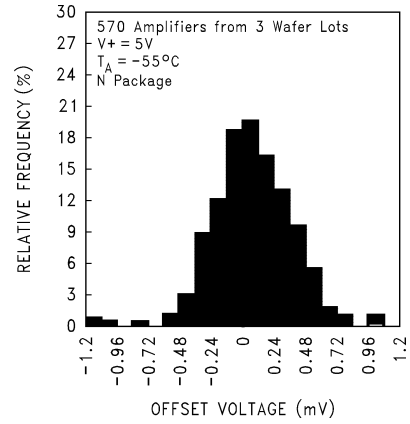
代表的な性能特性

特記のない限り、 $T_S = \pm 7.5V$ 、 $T_A = 25$ のときの動作例です。

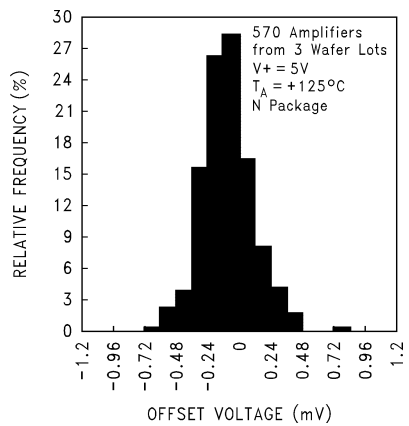
Distribution of LMC6064
Input Offset Voltage
($T_A = +25$)



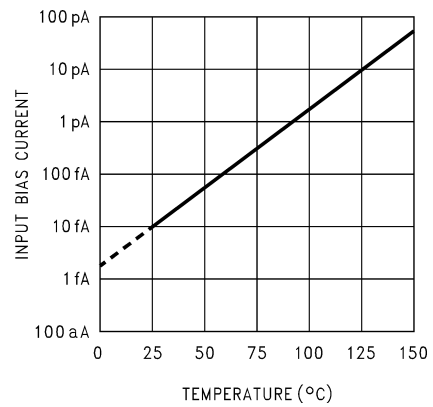
Distribution of LMC6064
Input Offset Voltage
($T_A = -55$)



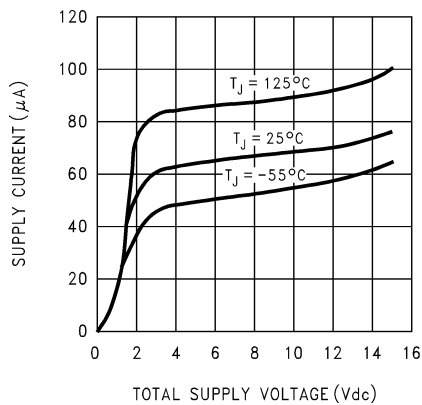
Distribution of LMC6064
Input Offset Voltage
($T_A = +125$)



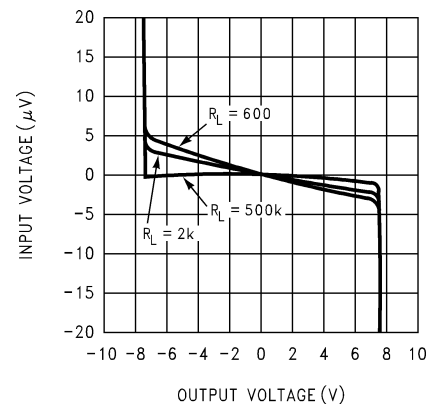
Input Bias Current
vs Temperature



Supply Current
vs Supply Voltage



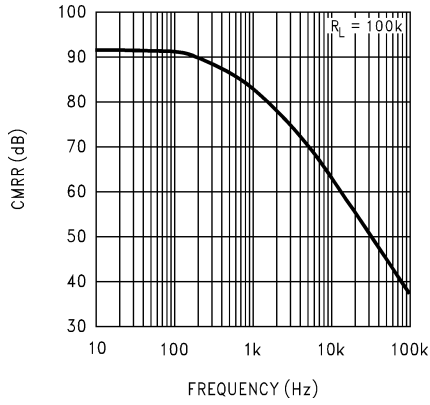
Input Voltage
vs Output Voltage



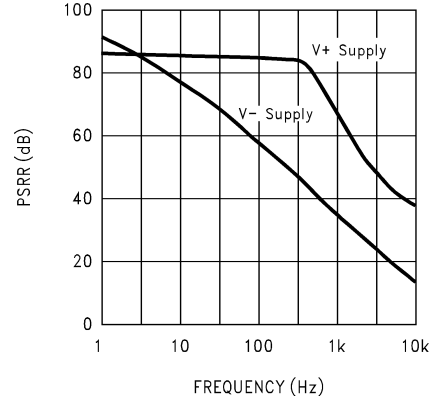
代表的な性能特性 (つづき)

特記のない限り、 $T_S = \pm 7.5V$ 、 $T_A = 25$ のときの動作例です。

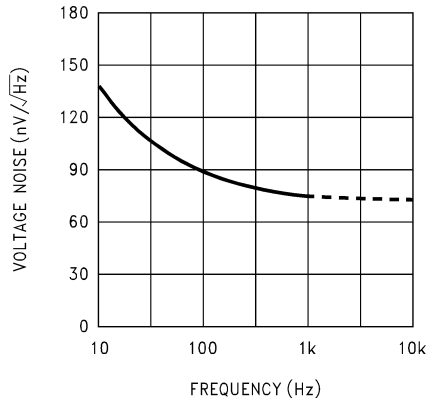
Common Mode Rejection Ratio vs Frequency



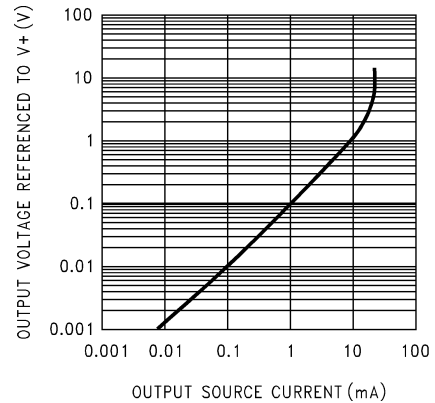
Power Supply Rejection Ratio vs Frequency



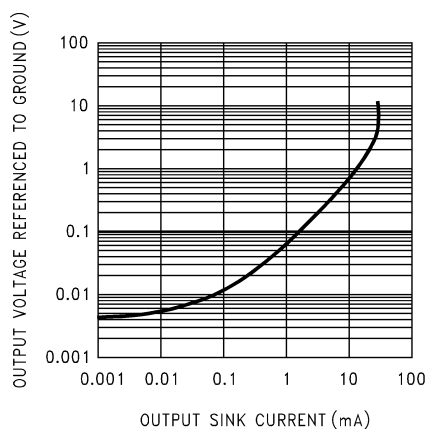
Input Voltage Noise vs Frequency



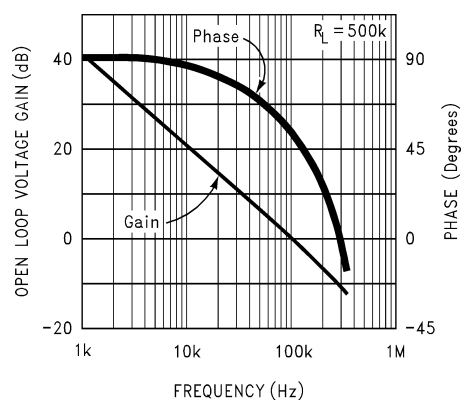
Output Characteristics Sourcing Current



Output Characteristics Sinking Current



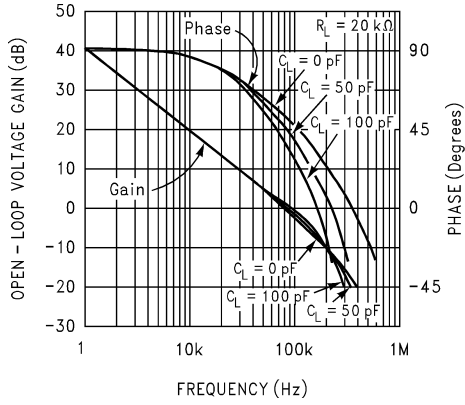
Gain and Phase Response vs Temperature (-55 ~ +125)



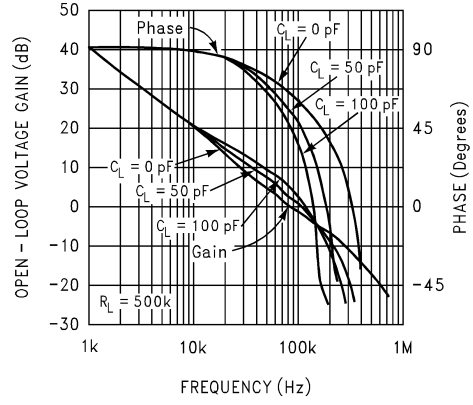
代表的な性能特性 (つづき)

特記のない限り、 $T_S = \pm 7.5V$ 、 $T_A = 25$ のときの動作例です。

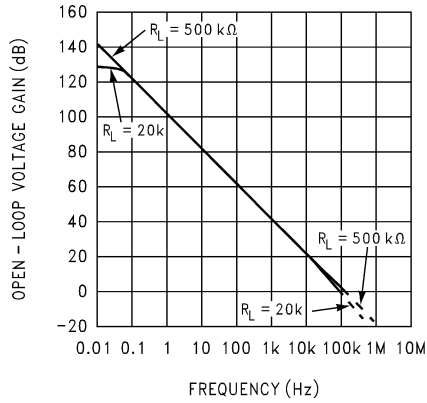
Gain and Phase Response vs Capacitive Load with $R_L = 20\text{ k}$



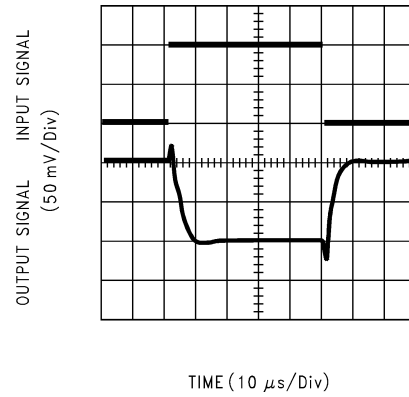
Gain and Phase Response vs Capacitive Load with $R_L = 500\text{ k}$



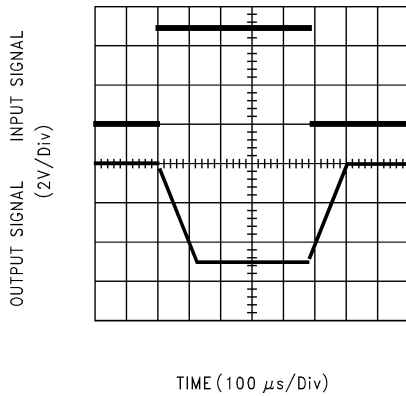
Open Loop Frequency Response



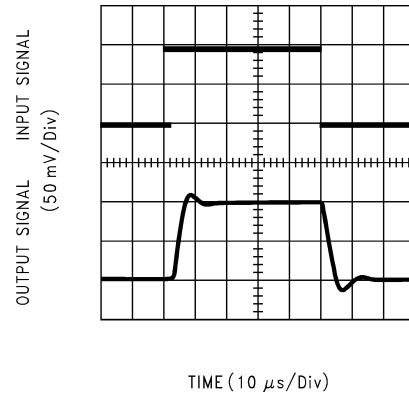
Inverting Small Signal Pulse Response



Inverting Large Signal Pulse Response



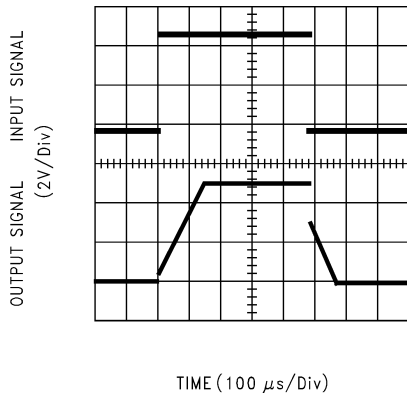
Non-Inverting Small Signal Pulse Response



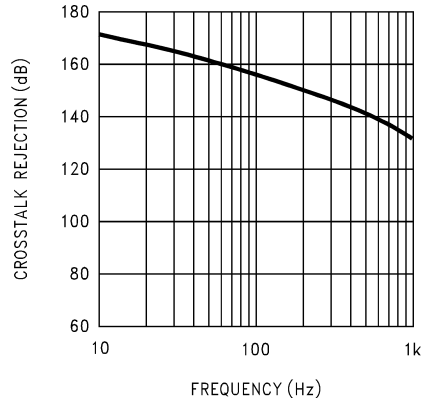
代表的な性能特性 (つづき)

特記のない限り、 $T_S = \pm 7.5V$ 、 $T_A = 25$ のときの動作例です。

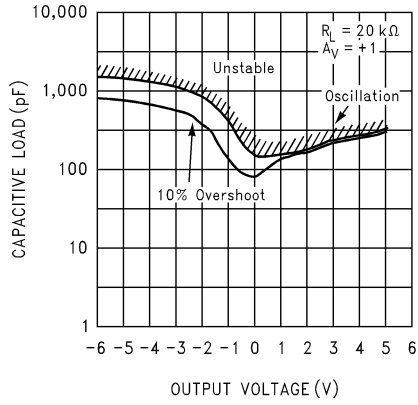
Non-Inverting Large Signal Pulse Response



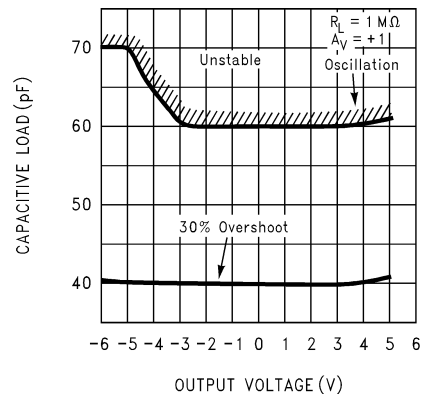
Crosstalk Rejection vs Frequency



Stability vs Capacitive Load, $R_L = 20 k$



Stability vs Capacitive Load $R_L = 1 M$



アプリケーション・ヒント

アンプ回路技術

LMC6064 は、大きな負荷をドライブする場合も出力電圧をフルスイングに維持できる斬新なオペアンプ回路を内蔵しています。プッシュプル型ユニティゲイン出力バッファの代わりに、内部の積分器から直接出力を取っているため、低出力インピーダンスと高利得の両方が実現できます。また、独自のフィードフォワード補償を採用しているため、従来の低消費電力オペアンプに比べて広い動作範囲での安定動作が確保されています。こうした優れた特長により LMC6064 は、アプリケーション設計の容易性と高速性の両面で他の超低消費電力オペアンプに比べ優位を占めています。

入力容量の補償

LMC6064 など、超低入力電流アンプでは大きな帰還抵抗を付加することが一般的に行われています。

LMC6064 は広い動作範囲に渡って高安定性を示しますが、大きな帰還抵抗を付加する場合はいくつかの注意が必要です。トランスデューサ、フォトダイオード、また、回路基板の寄生容量に起因する入力容量が小さくても、大きな帰還抵抗を付加すれば、位相マージンは減少します。

高入力インピーダンスが必要な場合は、LMC6084 の入力をガードリングで囲むことを奨めます。これにより、リークだけでなく浮遊入力容量も低減されます（詳細は、**高インピーダンス仕様のプリント回路基板レイアウト**の項を参照のこと）。

入力容量の影響はコンデンサを付加することによって補償することができます。下記の条件を満足するコンデンサ C_f を帰還抵抗の周囲に付加してください (Figure 1) :

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

または

$$R_1 C_{IN} \leq R_2 C_f$$

一般に C_{IN} の値を正確に決定することは容易ではありませんから、希望するパルス応答が得られるまで、 C_f の値を実験的に変えてみる必要があります。入力コンデンサによる補償についての詳細は、LMC660、LMC662 のデータシートを参照してください。

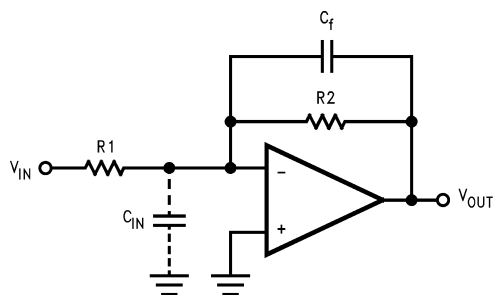


FIGURE 1. Canceling the Effect of Input Capacitance

容量性負荷許容値

出力電圧がフルスイングのオペアンプにはすべて、出力段に電圧利得が付与されており、積分段には通常補償コンデンサが付加されます。この場合、主極の周波数位置はアンプの抵抗性負荷によって左右されますから、適当な抵抗性負荷を容量性負荷に並列に付加することによって容量性負荷のドライブ能力を最大限に高めることができます（代表的な性能特性参照）。

容量性負荷を直接接続することは多くの場合、オペアンプの位相マージンを低減することになります。オペアンプの出力インピーダンスと容量性負荷の組み合わせにより、帰還ループに新しい極が生じます。この極はアンプのユニティ・ゲイン・クロスオーバー周波数における位相遅れを生じさせ、発振あるいはアンダーダンプパルス応答の原因となります。これを防ぐためには、Figure 2a に示した回路構成を採用してください。少数の部品を付加するだけで、オペアンプは容量性負荷の間接ドライブが可能になります。

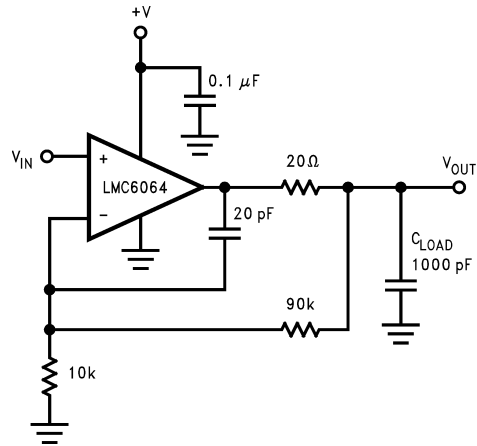


FIGURE 2a. LMC6064 Noninverting Gain of 10 Amplifier, Compensated to Handle Capacitive Loads

Figure 2a の回路における R_1 と C_1 は、出力信号の高周波数成分をアンプの反転入力に帰還させることによって、位相マージンのロスを相殺する役割を果たしており、その結果、帰還ループ全体の位相マージンが確保されます。

容量性負荷のドライブ能力は、 V^+ にプルアップ抵抗を使うことによって高められます。500 μ A もしくは、それ以上流す代表的なプルアップ抵抗は、欲求する出力振幅に関して、アンプのシンク電流能力をもとに決定するべきです。アンプのオープンループゲインもプルアップ抵抗によって影響を受けます。（電氣的特性参照）

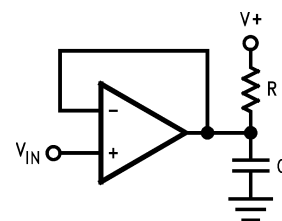


FIGURE 2b. Compensating for Large Capacitive Loads with a Pull Up Resistor

アプリケーション・ヒント (つづき)

高インピーダンス仕様のプリント回路基板レイアウト

一般に知られているように、リーク電流を 1000pA 未満にして動作させなければならない回路では、プリント回路基板のレイアウトに特別な注意が必要です。超低バイアス電流 (通常 10fA 未満) を特長とする LMC6064 の場合も例外ではありません。幸い、リーク電流を小さくする方法は簡単です。まず、たとえ許容できるほど少ないと思えてもプリント基板の表面リーク電流を無視しないことです。高湿度であったりほこりや汚れが多いと無視できない大きさになります。

表面リーク電流は、LMC6064 の入力部、そして、入力部に接続されているコンデンサ、ダイオード、導線、抵抗、リレーなどの端子をガードリングで完全に囲むことによって最小限に抑えることができます。Figure 3 を参照。ただし、より効果を高めるためには、プリント基板の両面にガードリングを取り付け、次に PC 箔をアンプの入力部と同じ電圧に接続する必要があります (同一電位の 2 点間にはリーク電流は流れません)。たとえば、トレースパッド間の抵抗が 10^{12} のプリント基板は、通常なら抵抗が非常に大きいと考えられますが、入力部であるパッドに 5V のトレースが近接していると 5pA のリーク電流が発生し、これによって LMC6064 の性能が 100 倍低下することになります。しかし、ガードリングの入力が 5mV 以内に保たれば、 10^{11} の抵抗でもリーク電流はたった 0.05pA、つまり、アンプの性能が少し (1/2) 低下したことにしかありません。Figure 4a、4b、4c に標準的なオペアンプ構成におけるガードリングの代表的な接続方法を示します。

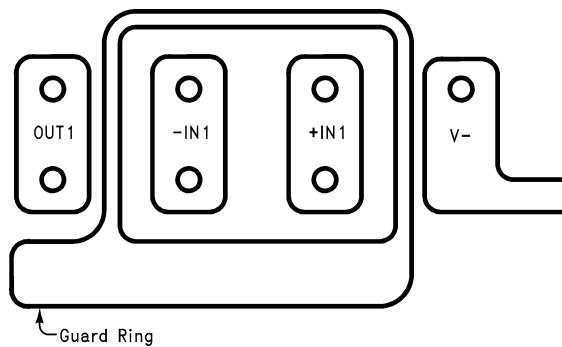
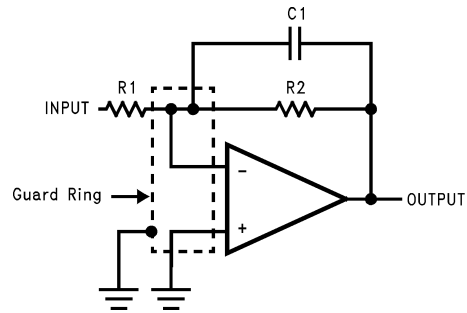
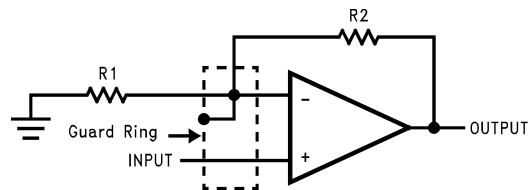


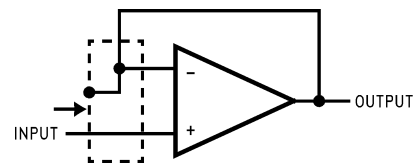
FIGURE 3. Example of Guard Ring in P.C. Board Layout



(a) Inverting Amplifier



(b) Non-Inverting Amplifier



(c) Follower

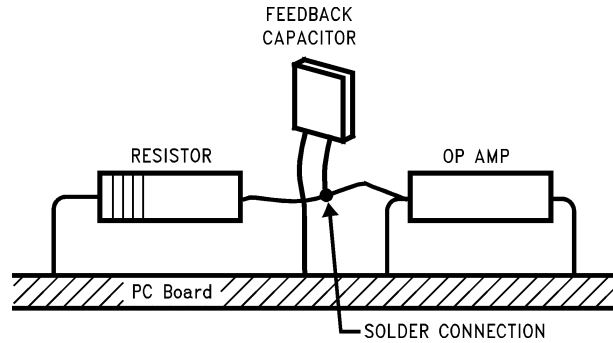
FIGURE 4. Typical Connections of Guard Rings

設計者は、少数の回路だけのためにプリント基板のレイアウトを行うのが不適切なときは、基板にガードリングを取り付けるより先さらによい方法があることを知っておいてください。アンプの入力ピンを基板に挿入してはいけません。そうではなく、入力ピンを上に向けて曲げ、空気を絶縁体として利用してください。空気は優れた絶縁体です。この場合、プリント基板構成の利点をいくらか犠牲にしなればなりません、それでもポイント間を接続して、空中結線するだけの価値は十分にあります。Figure 5 を参照してください。

ラッチアップ

CMOS デバイスは内部の寄生 SCR 効果のため、ラッチアップを起こしやすい傾向があります。入力ピンが同じように SCR のゲート端子として働き、少ない電流でも SCR ゲートがトリガされるためです。LMC6084 では、入出力ピンの許容サージ電流は 100mA です。容量からリーク電流が入出力に流れ込まないよう、抵抗を付加する必要があります。また、SCR と同様、ラッチアップモードの保持電流を最小限にしてください。電流ピンへ電流リミッタを付加することもラッチアップ対策に有効です。

ラッチアップ (つづき)



(入力端子はプリント基板の外に上げ、部品類に直接ハンダ付けします。その他の端子は全てプリント基板に接続します。)

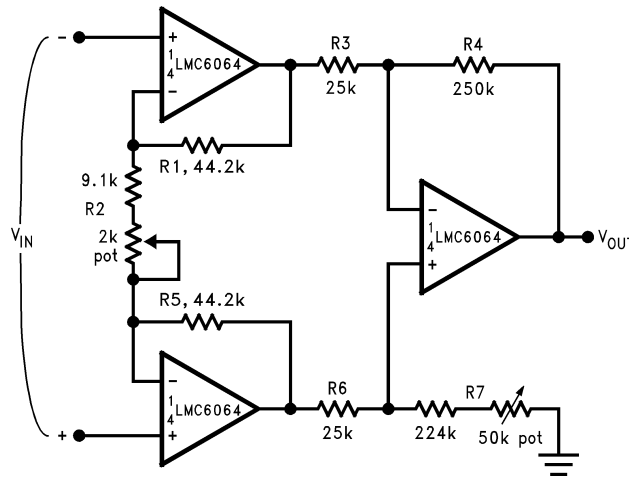
FIGURE 5. Air Wiring

単一電源アプリケーションの例

($V^+ = 5.0V_{DC}$)

非常に高い入力インピーダンスと低電力消費を特長とする LMC6064 はバッテリー駆動の計測用に最適のアンプです。たとえば、ハンドヘルド pH 測定器、医療器具、磁場検出器、ガス検出器、半導体圧電トランスデューサなどのアンプとして利用することができます。

Figure 6 に計測用アンプ回路の構成例を示します。 10^{14} 以上の差動および同相入力インピーダンス、 $A_V = 1000$ における利得精度 0.01%、そして、ブリッジソース不平衡抵抗 1k で極めて高い CMRR が得られます。入力インピーダンスは 100fA 以下で、オフセットドリフトも $2.5\mu V/$ 以下です。ゲインは、 R_2 によって CMRR の低下なく広範囲に調整可能です。 R_7 は CMRR の初期調整用で、これによって高精度の抵抗を使用しなくても最大の CMRR が得られます。



If $R_1 = R_5$, $R_3 = R_6$, and $R_4 = R_7$; then

$$\frac{V_{OUT}}{V_{IN}} = \frac{R_2 + 2R_1}{R_2} \times \frac{R_4}{R_3}$$

$A_V \approx 100$ for circuit shown ($R_2 = 9.822k$).

FIGURE 6. Instrumentation Amplifier

単一電源アプリケーションの例 ($V^+ = 5.0V_{DC}$) (つづき)

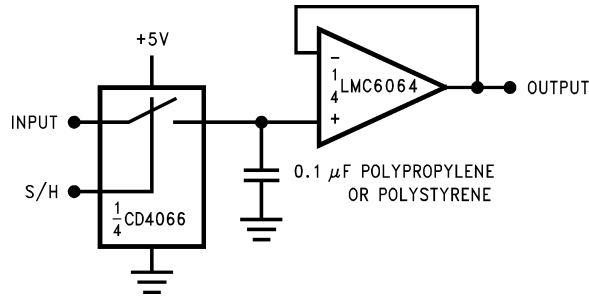


FIGURE 7. Low-Leakage Sample and Hold

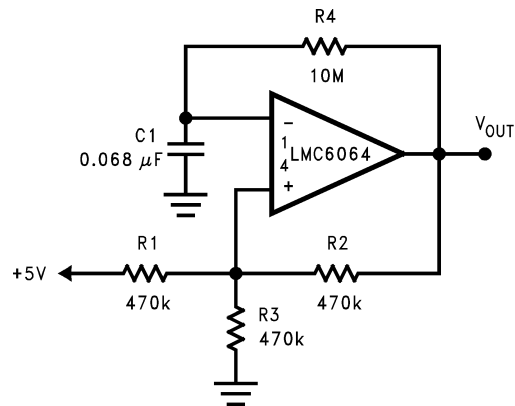
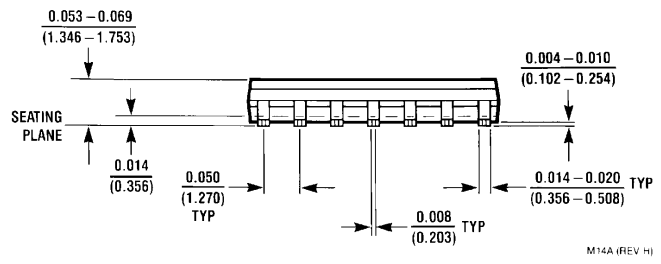
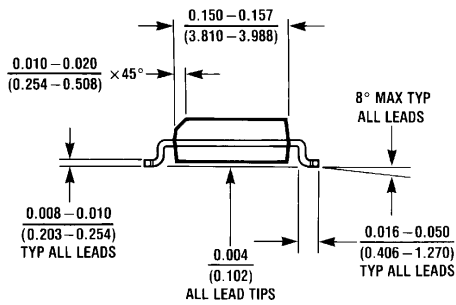
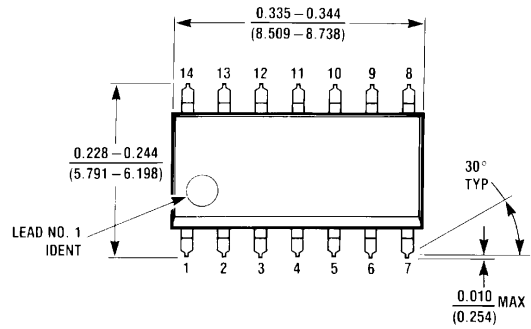


FIGURE 8. 1 Hz Square Wave Oscillator

製品情報

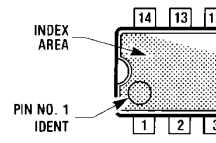
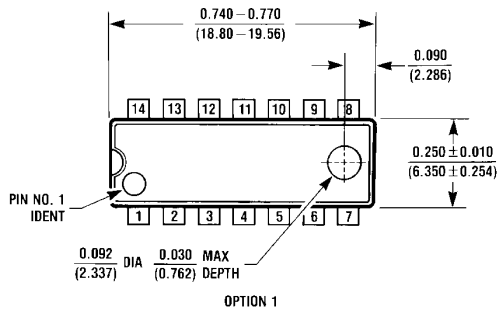
Package	Temperature Range	NSC Drawing	Transport Media
	Industrial - 40 ~ + 85		
14-Pin Molded DIP	LMC6064AIN LMC6064IN	N14A	Rail
14-Pin Small Outline	LMC6064AIM, LMC6064AIMX LMC6064IM, LMC6064IMX	M14A	Rail Tape and Reel

外形寸法図 特記のない限り inches (millimeters)

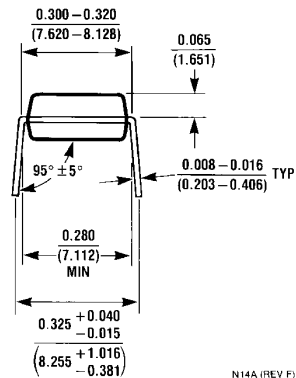
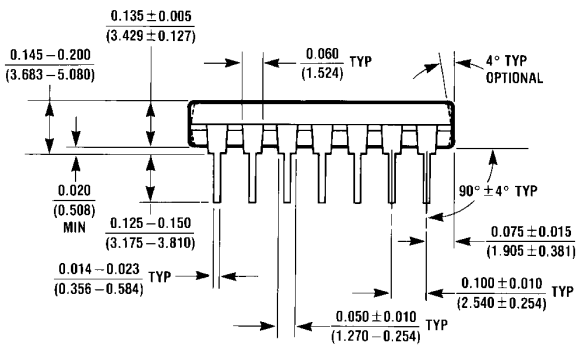


M14A (REV H)

14-Pin Small Outline Package
Order Number LMC6064AIM, LMC6064AIMX,
LMC6064IM or LMC6064IMX
NS Package Number M14A



OPTION 2



N14A (REV F)

14-Pin Molded Dual-In-Line Package
Order Number LMC6064AIN or LMC6064IN
NS Package Number N14A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。



0120-666-116