

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2001 年 4 月



LMC6061

高精度 CMOS シングル超低消費電力オペアンプ

概要

LMC6061 は単一電源動作が可能な高精度、低オフセット電圧、超低消費電力のシングルオペアンプです。性能上の特長としては、超低入力バイアス電流、高電圧利得、電源電圧 GND 間の出力振幅、グラウンドを含む広い同相入力電圧範囲があげられます。低消費電力に加え、これらの特長によりバッテリー駆動のアプリケーションに最適なデバイスといえます。

LMC6061 の他のアプリケーション例として、高精度全波整流器、積分器、リファレンス電圧回路、サンプル / ホールド回路、計測用高精度アンプがあります。

製造には、ナショナル セミコンダクター社の先進のダブルポリシリコンゲート CMOS プロセスを採用しています。

なお、さらに高速性を重視する設計については、「LMC6081 高精度シングルオペアンプ」を参照下さい。

同一機能内蔵のデュアルおよびクワッドオペアンプについては、それぞれ LMC6062 と LMC6064 のデータシートを参照下さい。

特許出願中

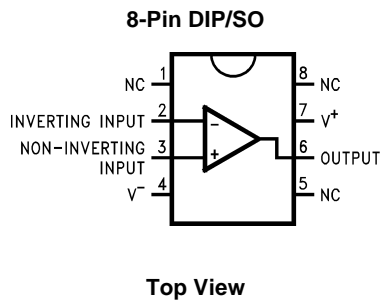
特長 (特記のない限り Typ 値)

低オフセット電圧	100 μ V
超低消費電流	20 μ A
4.5V ~ 15V の単一電源動作	
超低入力バイアス電流	10 fA
電源電圧 10mV 以内の出力振幅 (100k 負荷時)	
V ₊ を含む広い同相入力電圧範囲	
高電圧利得	140 dB
高ラッチアップ耐性	

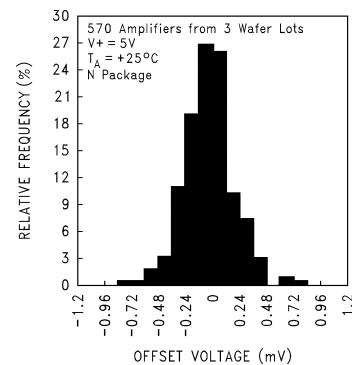
アプリケーション

- 計測用アンプ
- フォトダイオードおよび赤外線検出器プリアンプ
- トランスデューサ用アンプ
- ハンドヘルド分析器
- 医療用器具
- D/A コンバータ
- 圧電トランスデューサ用チャージアンプ

ピン配置図



Distribution of LMC6061
Input Offset Voltage
(T_A = + 25 °C)



絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

差動入力電圧	±電源電圧
入出力端子電圧	(V ⁺) + 0.3V (V ⁻) - 0.3V
電源電圧 (V ⁺ - V ⁻)	16V
V ⁺ への出力短絡	(Note 10)
V ⁻ への出力短絡	(Note 2)
リード温度 (ハンダ付け、10秒)	260
保存温度範囲	- 65 ~ + 150
接合部温度	150
ESD 耐性 (Note 4)	2 kV
入力端子電流	± 10 mA

出力端子電流	± 30 mA
電源端子電流	40 mA
消費電力	(Note 3)

動作定格 (Note 1)

温度範囲	LMC6061AI、LMC6061I	- 40	T _J	+ 85
電源電圧		4.5V	V ⁺	15.5V
熱抵抗 (J _A) (Note 11)	N パッケージ、8 ピンモールド DIP			115 /W
	M パッケージ、8 ピン表面実装			193 /W
消費電力				(Note 9)

DC 電気的特性

特記のない限りすべての規格値は T_J = 25 で保証されます。太字の規格値は最大温度範囲において適用します。特記のない限り、V⁺ = 5V、V⁻ = 0V、V_{CM} = 1.5V、V_O = 2.5V、および R_L > 1M が適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6061AI Limit (Note 6)	LMC6061I Limit (Note 6)	Units
V _{OS}	Input Offset Voltage		100	350 900	800 1300	μV Max
TCV _{OS}	Input Offset Voltage Average Drift		1.0			μV/
I _B	Input Bias Current		0.010	4	4	pA Max
I _{OS}	Input Offset Current		0.005	2	2	pA Max
R _{IN}	Input Resistance		> 10			Tera
CMRR	Common Mode Rejection Ratio	0V V _{CM} 12.0V V ⁺ = 15V	85	75 72	66 63	dB Min
+ PSRR	Positive Power Supply Rejection Ratio	5V V ⁺ 15V V _O = 2.5V	85	75 72	66 63	dB Min
- PSRR	Negative Power Supply Rejection Ratio	0V V ⁻ - 10V	100	84 81	74 71	dB Min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 5V and 15V for CMRR 60 dB	- 0.4	- 0.1 0	- 0.1 0	V Max
			V ⁺ - 1.9	V ⁺ - 2.3 V⁺ - 2.5	V ⁺ - 2.3 V⁺ - 2.5	V Min
A _V	Large Signal Voltage Gain	R _L = 100 k (Note 7)	Sourcing 4000	400 300	300 200	V/mV Min
			Sinking 3000	180 100	90 60	V/mV Min
		R _L = 25 k (Note 7)	Sourcing 3000	400 150	200 80	V/mV Min
			Sinking 2000	100 50	70 35	V/mV Min

DC 電気的特性 (つづき)

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ で保証されます。太字の規格値は最大温度範囲において適用します。特記のない限り、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_O = 2.5\text{V}$ 、および $R_L > 1\text{M}$ が適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6061AI Limit (Note 6)	LMC6061I Limit (Note 6)	Units		
V_O	Output Swing	$V^+ = 5\text{V}$ $R_L = 100\text{ k}$ to 2.5V	4.995	4.990 4.980	4.950 4.925	V Min		
			0.005	0.010 0.020	0.050 0.075	V Max		
			4.990	4.975 4.965	4.950 4.850	V Min		
						0.010	0.020 0.035	0.050 0.150
			14.990	14.975 14.965	14.950 14.925	V Min		
						0.010	0.025 0.035	0.050 0.075
		14.965	14.900 14.850	14.850 14.800	V Min			
					0.025	0.050 0.150	0.100 0.200	V Max
		I_O	Output Current $V^+ = 5\text{V}$	Sourcing, $V_O = 0\text{V}$	22	16 10	13 8	mA Min
				Sinking, $V_O = 5\text{V}$	21	16 8	16 8	mA Min
		I_O	Output Current $V^+ = 15\text{V}$	Sourcing, $V_O = 0\text{V}$	25	15 10	15 10	mA Min
				Sinking, $V_O = 13\text{V}$ (Note 10)	26	20 8	20 8	mA Min
I_S	Supply Current	$V^+ = +5\text{V}$, $V_O = 1.5\text{V}$	20	24 32	32 40	μA Max		
		$V^+ = +15\text{V}$, $V_O = 7.5\text{V}$	24	30 38	40 48	μA Max		

AC 電気的特性

特記のない限り、すべての規格値は $T_J = 25^\circ\text{C}$ で保証されます。太字の規格値は最大温度範囲において適用します。特記のない限り、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_O = 2.5\text{V}$ 、および $R_L > 1\text{M}$ が適用されます。

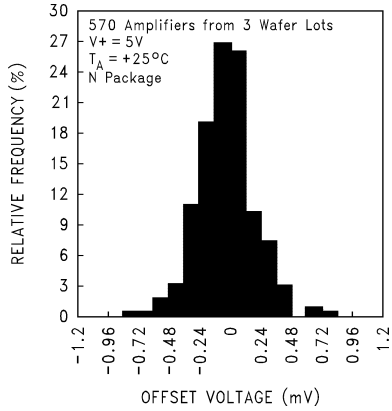
Symbol	Parameter	Conditions	Typ (Note 5)	LMC6061AI Limit (Note 6)	LMC6061I Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	35	20 10	15 7	V/ms Min
GBW	Gain-Bandwidth Product		100			kHz
ϕ_m	Phase Margin		50			Deg
e_n	Input-Referred Voltage Noise	$F = 1\text{ kHz}$	83			$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input-Referred Current Noise	$F = 1\text{ kHz}$	0.0002			$\text{pA}/\sqrt{\text{Hz}}$
T.H.D.	Total Harmonic Distortion	$F = 1\text{ kHz}$, $A_V = -5$ $R_L = 100\text{ k}$, $V_O = 2 V_{PP}$ $\pm 5\text{V}$ Supply	0.01			%

AC 電気的特性

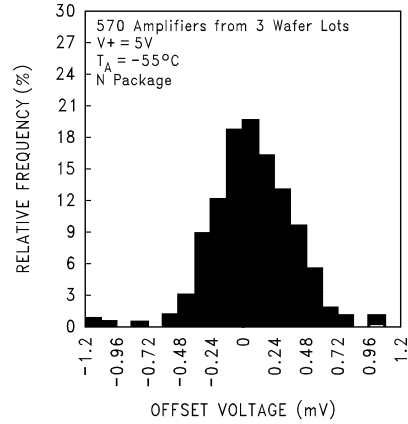
- Note 1:** 絶対最大定格とは、IC に破壊が発生する可能性のあるリミット値をいいます。動作定格とは IC が機能する条件をいいますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては「電気的特性」を参照下さい。保証する規格項目は記載の試験条件でのみ適用します。
- Note 2:** 単一電源および両電源での動作に適用します。周囲温度上昇時に連続短絡状態になると、150 の最大許容接合部温度を超えることがあります。± 30mA を超える出力短絡電流で長時間動作させると、信頼性が低下することがあります。
- Note 3:** 最大許容消費電力 P_D は、 $T_{J(max)}$ 、 J_A 、 T_A の関数です。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(max)} - T_A) / J_A$ で表されます。
- Note 4:** 試験回路は、人体モデルに基づき直列抵抗 1.5k と 100pF のコンデンサからなる回路を使用しています。
- Note 5:** Typ 値は最も標準的な数値です。
- Note 6:** すべてのリミット値は、試験または統計解析により保証されます。
- Note 7:** $V^+ = 15V$ 、 $V_{CM} = 7.5V$ 、 R_L は 7.5V に接続します。電流ソース試験では 7.5V V_O 11.5V、電流シンク試験では 2.5V V_O 7.5V を適用します。
- Note 8:** $V^+ = 15V$ 、10V のステップ入力を持つ電圧フォロフとして接続します。規定の数値は正と負のスレーレートのうちのいずれか遅い方です。
- Note 9:** 温動作の場合、熱抵抗 J_A 、 $P_D = (T_J - T_A) / J_A$ に基づいて定格を下げる必要があります。
- Note 10:** 13V を超える V^+ に出力を短絡すると、信頼性が低下するため避けて下さい。
- Note 11:** すべての数値は、プリント基板に直接ハンダ付けするパッケージに適用します。

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$

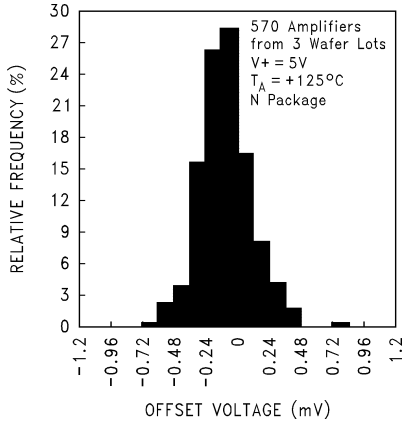
**Distribution of LMC6061
Input Offset Voltage
($T_A = +25$)**



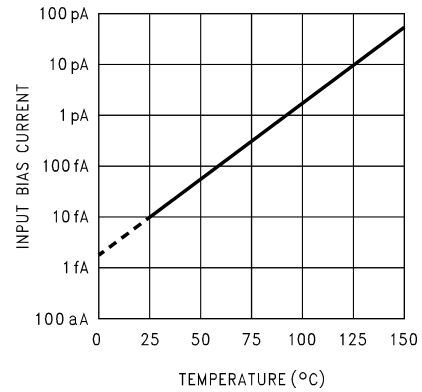
**Distribution of LMC6061
Input Offset Voltage
($T_A = -55$)**



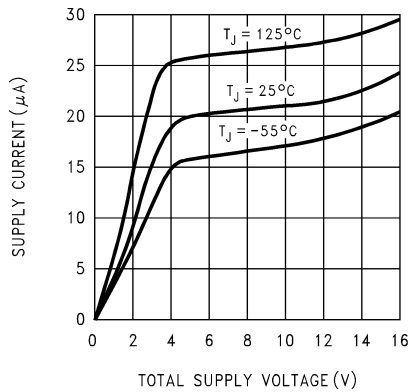
**Distribution of LMC6061
Input Offset Voltage
($T_A = +125$)**



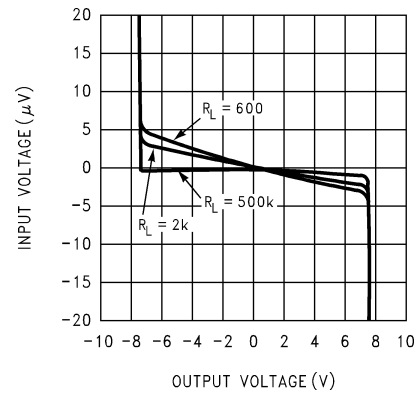
**Input Bias Current
vs Temperature**



**Supply Current
vs Supply Voltage**

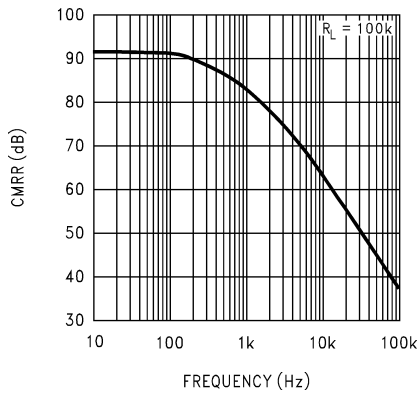


**Input Voltage
vs Output Voltage**

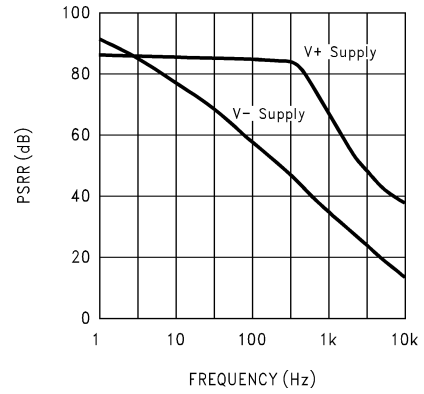


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ (つづき)

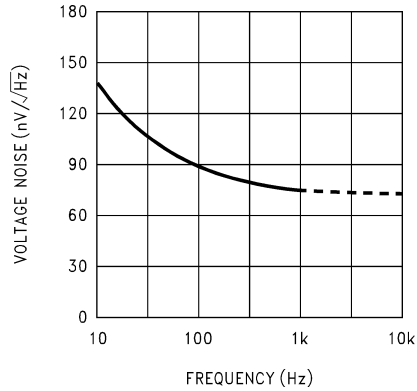
Common Mode Rejection Ratio vs Frequency



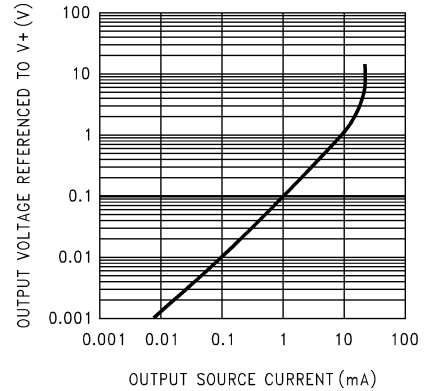
Power Supply Rejection Ratio vs Frequency



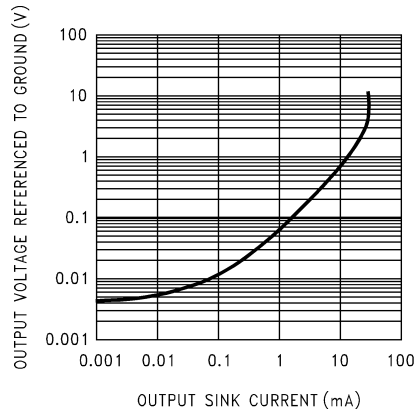
Input Voltage Noise vs Frequency



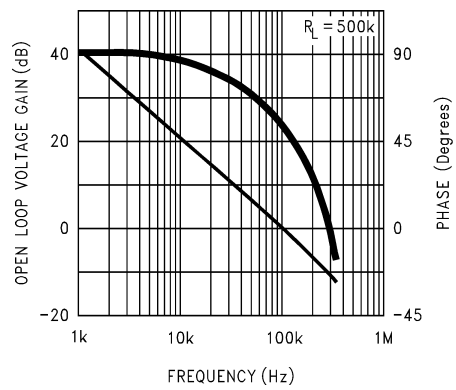
Output Characteristics Sourcing Current



Output Characteristics Sinking Current

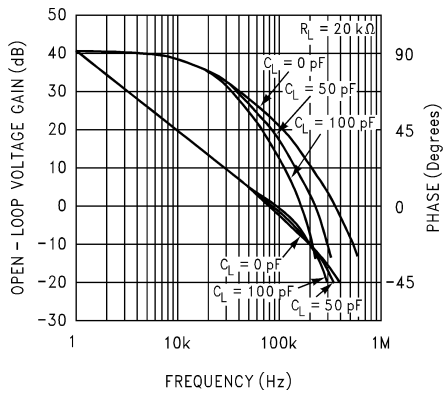


Gain and Phase Response vs Temperature (-55 ~ +125)

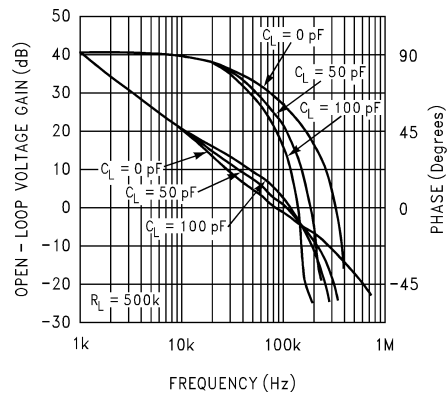


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ (つづき)

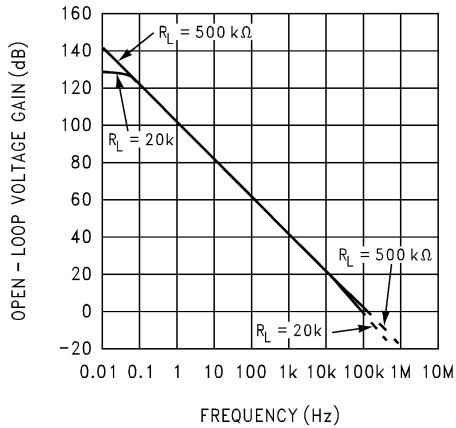
Gain and Phase Response vs Capacitive Load with $R_L = 20\text{ k}$



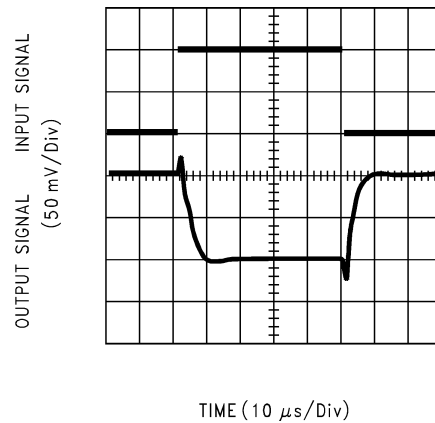
Gain and Phase Response vs Capacitive Load with $R_L = 500\text{ k}$



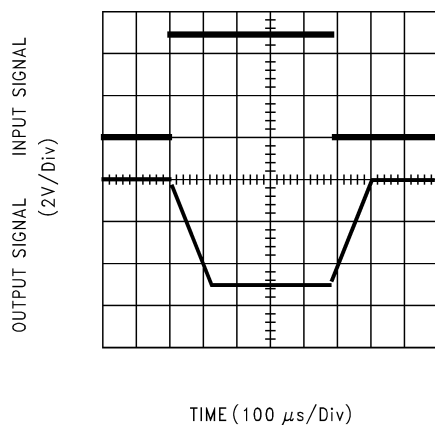
Open Loop Frequency Response



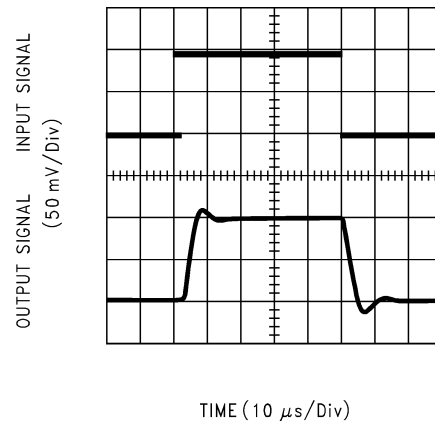
Inverting Small Signal Pulse Response



Inverting Large Signal Pulse Response

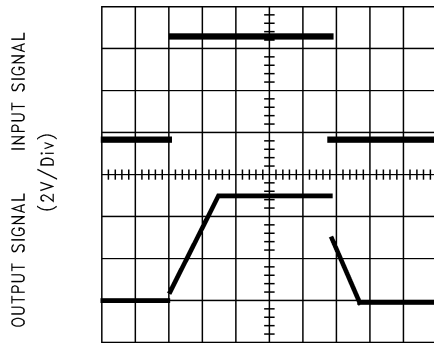


Non-Inverting Small Signal Pulse Response



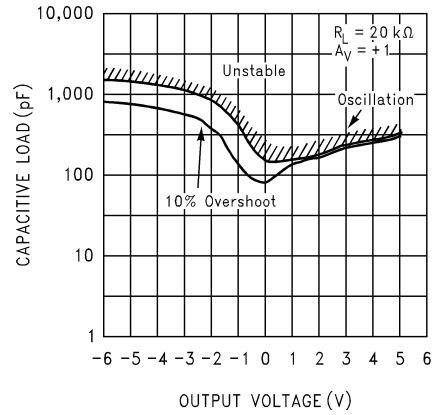
代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$ (つづき)

Non-Inverting Large Signal Pulse Response

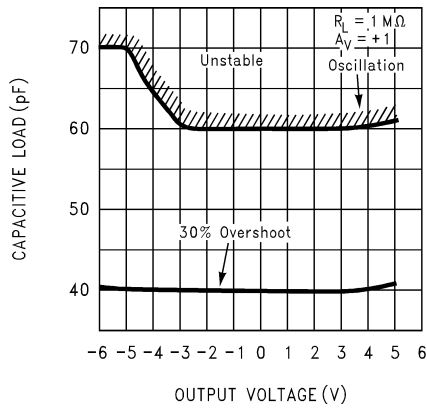


TIME (100 μs /Div)

Stability vs Capacitive Load, $R_L = 20 k$



Stability vs Capacitive Load $R_L = 1 M$



アプリケーション・ヒント

アンプ回路技術

LMC6061 では斬新なオペアンプ回路設計を採用しており、大きな負荷をドライブする場合でも電源電圧 GND 間の出力振幅が維持できます。出力段は内部積分器から直接取り込むため、プッシュプル型ユニティゲインの出力バッファ段に頼ることなく、低出力インピーダンスと高利得の両方が得られます。また、独自のフィードフォワード補償設計手法の採用により、従来のマイクロパワーオペアンプより広範な動作条件にわたり安定動作を実現しています。これらの特長により、超低消費電力クラスの一般製品に比べて設計が容易になり、高速化を実現しています。

入力容量の補償

一般に、LMC6061 などの超低入力電流アンプでは、大きな値のフィードバック（帰還）抵抗を用います。

LMC6061 は広範な動作条件にわたり非常に安定していますが、大きな値のフィードバック抵抗を用いる場合は、必要なパルス応答を得るために特別な注意が必要です。位相マージンは、大きなフィードバック抵抗や小さな値の入力容量でも、トランスデューサ、フォトダイオード、および回路基板の寄生容量により減少します。高入力インピーダンスが必要な場合は、LMC6061 の入力ラインのガードを推奨します。これにより、リークだけでなく浮遊入力容量も低減します（「高インピーダンスワーク用 PC 基板レイアウト」の項参照）。

入力容量の影響は、コンデンサを付加することにより補償することができます。下記の条件を満たすコンデンサ C_f をフィードバック抵抗まわりに付加して下さい (Figure 1 参照)。

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

または

$$R_1 C_{IN} \leq R_2 C_f$$

一般に、 C_{IN} の値を正確に決定することは容易ではありませんから、希望するパルス応答が得られるまで、 C_f の値を実験的に変えてみる必要があります。入力容量の補償についての詳細は、LMC660 と LMC662 のデータシートを参照下さい。

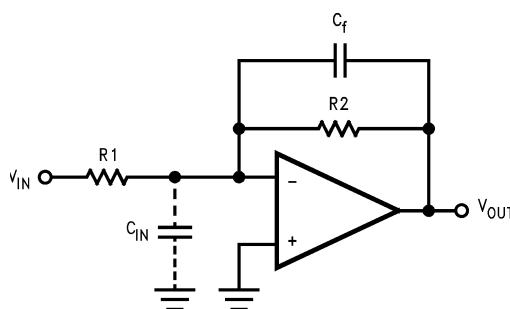


FIGURE 1. Canceling the Effect of Input Capacitance

容量性負荷の許容差

電源電圧 GND 間出力振幅を持つオペアンプでは、すべて出力段に電圧利得が付加されており、通常、積分段には補償コンデンサが付加されています。主極の周波数位置はアンプの抵抗性負荷によって左右されます。適切な抵抗性負荷を容量性負荷に並列接続すると、容量性負荷のドライブ能力を最大限に高めることができます（「代表的な性能特性」の曲線グラフ参照）。

多くの場合、容量性負荷を直接接続すると、オペアンプの位相マージンが低減します。オペアンプの出力インピーダンスと容量性負荷が組み合わさると、フィードバックループに極が生じます。この極は、アンプのユニティゲインクロスオーバー周波数における位相遅れを生じさせ、発振やアンダーダンパルス応答の原因となります。Figure 2a に示すように、オペアンプは、2、3 の部品を付加するだけで、容量性負荷を間接的に容易にドライブすることができます。

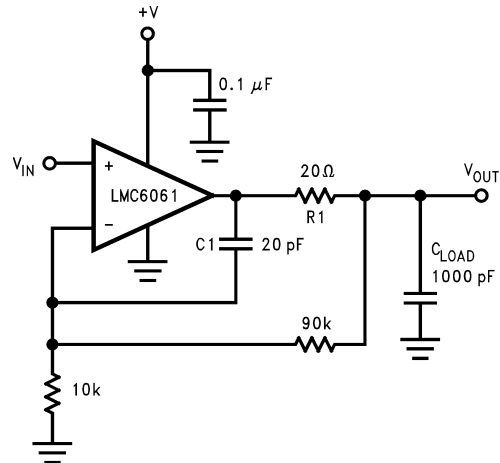


FIGURE 2a. LMC6061 Noninverting Gain of 10 Amplifier, Compensated to Handle Capacitive Loads

Figure 2a の回路の R_1 と C_1 は、出力信号の高周波成分をアンプの反転入力にフィードバックすることにより、位相マージンの損失を防ぐように作用してフィードバックループ全体の位相マージンを保護します。

容量性負荷のドライブ機能を高めるには、 V^+ に対してプルアップ抵抗を用います (Figure 2b 参照)。通常、 $10\mu A$ 以上を伝導するプルアップ抵抗を用いると、大幅に容量負荷応答が高まります。プルアップ抵抗の数値は、希望の出力振幅を持つアンプの電流シンク機能に基づき決定します。アンプのオープンループ利得もプルアップ抵抗の影響を受けます（「電気的特性」の項参照）。

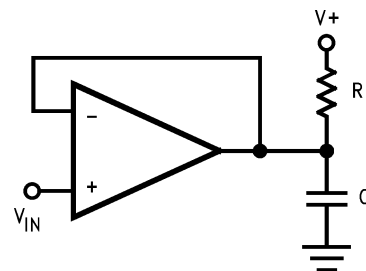


FIGURE 2b. Compensating for Large Capacitive Loads with a Pull Up Resistor

アプリケーション・ヒント (つづき)

高インピーダンスワーク用 PC 基板レイアウト

一般に知られているように、リーク電流を 1000pA 以下にして動作させる回路では、PC 基板のレイアウトに特別な注意が必要です。また、LMC6061 の超低入力バイアス電流 (通常 10fA 未満) を利用する場合には、優れたレイアウトが不可欠です。幸いにも、リーク電流を少なくする手法は極めて簡単です。まず、許容できるほど低く思われる場合でも、PC 基板の表面リーク電流を無視しないことです。これは、高湿度、ほこり、汚れの状態では、表面リークがかなりの量になるためです。

表面リークの影響を最小限に抑えるためには、LMC6061 の入力部のまわり、およびオペアンプ入力部に接続のコンデンサ、ダイオード、導線、抵抗、リレーなど端子のまわりを完全にガードリン

グで囲みます (Figure 3 参照)。ただし、さらに効果を上げるためには、PC 基板の両面にガードリングを取り付け、PC 箔をアンプの入力部と同じ電圧に接続します (同じ電位の 2 ポイント間にはリーク電流は流れません)。例えば、PC 基板のパターンとパッド間抵抗が 10^{12} (一般に非常に大きな抵抗値と見なされる) の場合、パターンが入力部パッドに隣接している 5V バスであれば、5pA のリーク電流が発生します。この結果、LMC6061 の性能が 1/100 に低下します。ただし、ガードリングを入力部の 5mV 以内に保てば、 10^{11} の抵抗でもリーク電流は 0.05pA に過ぎません。標準オペアンプ構成におけるガードリングの代表的な接続方法については、Figure 4a、4b、4c を参照下さい。

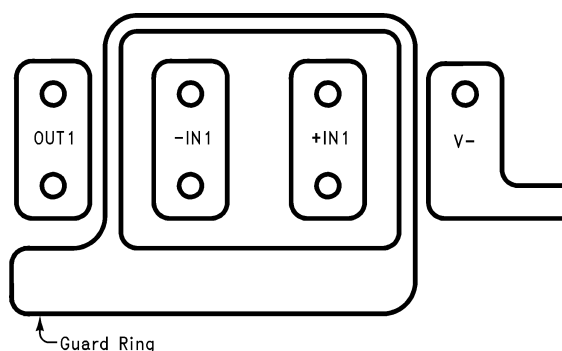
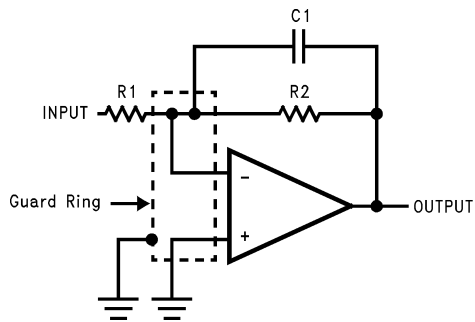
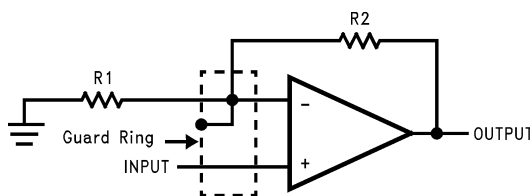


FIGURE 3. Example of Guard Ring in P.C. Board Layout

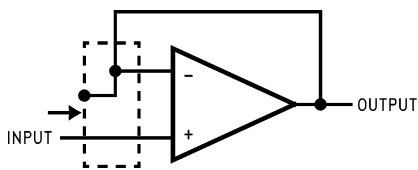
アプリケーション・ヒント (つづき)



(a) Inverting Amplifier



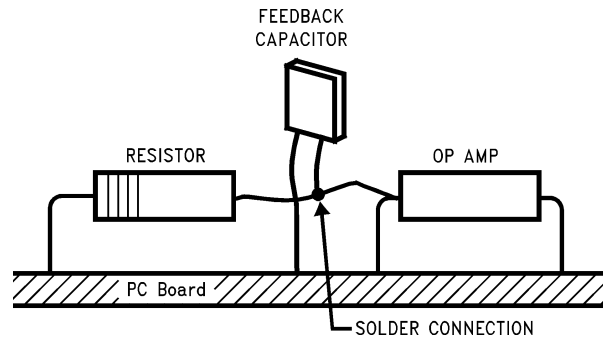
(b) Non-Inverting Amplifier



(c) Follower

FIGURE 4. Typical Connections of Guard Rings

2、3の回路のためにPC基板のレイアウトを行わなくても、PC基板上のガードリングは優れた別の手法があります。基板にアンプの入力端子を挿入せずに、空中で折り曲げて空気を絶縁体として利用することです。空気は優れた絶縁体です。この場合、PC基板構成における利点のいくつかを放棄しなければなりません。時にはポイントツーポイントの空中結線 (Figure 5 参照) を用いる価値は十分にあります。



(入力端子はPC基板から持ち上げ、構成素子に直接ハンダ付けします。他の端子は、すべてPC基板に接続します。)

FIGURE 5. Air Wiring

ラッチアップ

CMOS デバイスは内部の寄生 SCR 効果のため、ラッチアップを起こし易い傾向があります。これは、(I/O) 入出力端子が SCR のゲート端子と同じように機能し、最小電流でも SCR のゲート端子がトリガされるためです。LMC6061 と LMC6081 では、I/O 端子の許容サージ電流は 100mA です。容量からリーク電流が I/O 端子に流れ込まないように、抵抗を付加する必要があります。また、SCR と同様、ラッチアップモードの保持電流も最小限にして下さい。電源端子に電流リミッタを付加することもラッチアップ対策に有効です。

代表的な単一電源アプリケーション例

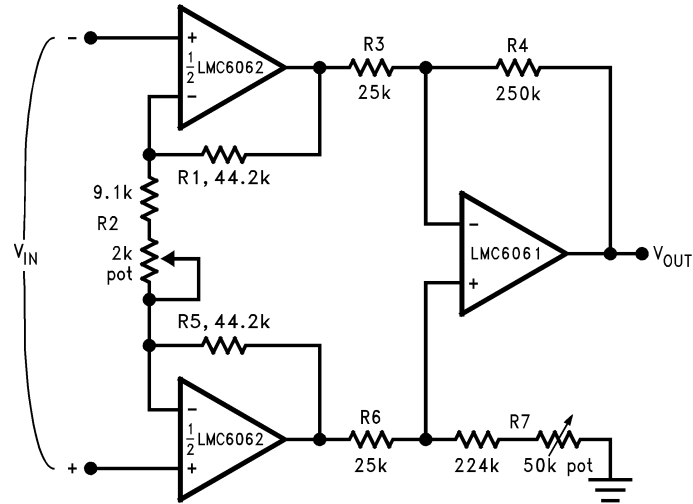
($V^+ = 5.0 V_{DC}$)

LMC6061 は非常に高い入力インピーダンスと低消費電力を備えているため、バッテリー駆動の計測用アンプに最適です。この種のアプリケーション例には、ハンドヘルド pH プロブ、分析医療計器、磁界検出器、ガス検出器、半導体圧電トランスデューサなどのアンプがあります。

Figure 6 は計測用アンプ回路の構成例です。この回路は、 10^{14} 以上の高差動および同相入力インピーダンス、 $A_V = 100$ で 0.01% の利得精度の他、ブリッジソースの不均衡抵抗が 1k の優れた CMRR を特長としています。入力電流は 100fA 以下、オフセットドリフトも $2.5 \mu V/$ 以下です。 R_2 により、CMRR を低下させずに広範囲にわたり利得を容易に調整できます。 R_7 は CMRR の初期調整に用い、高精度の抵抗を使用しなくても最大の CMRR が得られます。全温度での優れた CMRR を得るには、低ドリフト抵抗を使用します。

代表的な単一電源アプリケーション例 (つづき)

($V^+ = 5.0 V_{DC}$)



$R_1 = R_5$, $R_3 = R_6$, および $R_4 = R_7$ とするとこの回路では、

$$\frac{V_{OUT}}{V_{IN}} = \frac{R_2 + 2R_1}{R_2} \times \frac{R_4}{R_3}$$

$A_V \approx 100$ for circuit shown ($R_2 = 9.822k$).

FIGURE 6. Instrumentation Amplifier

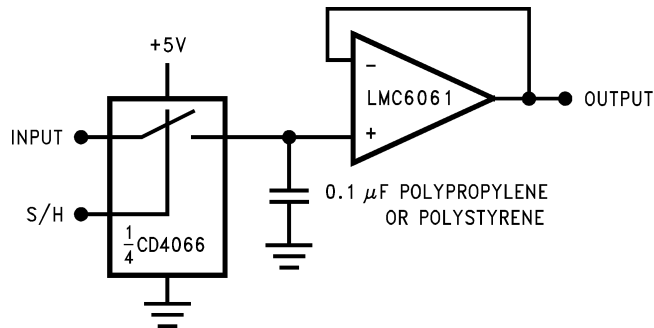


FIGURE 7. Low-Leakage Sample and Hold

代表的な単一電源アプリケーション例 (つづき)

($V^+ = 5.0 V_{DC}$)

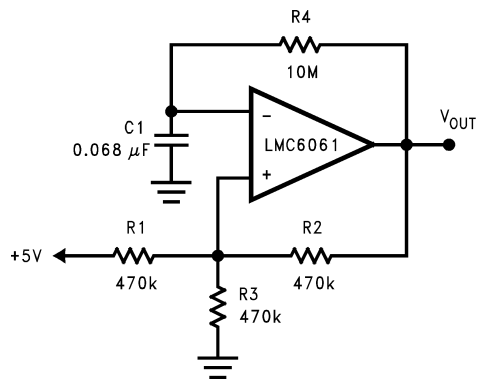
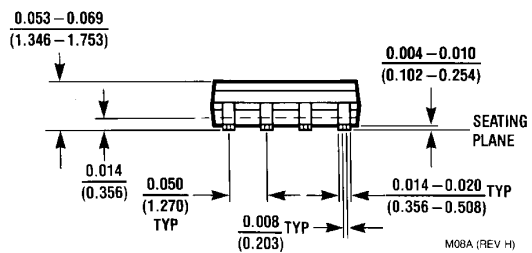
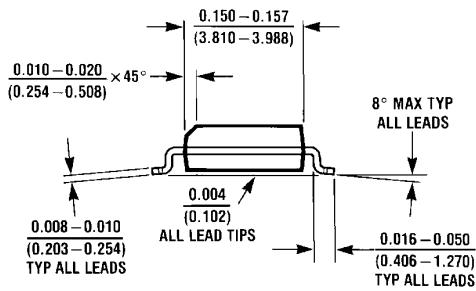
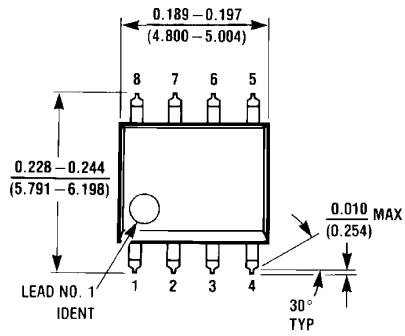


FIGURE 8. 1 Hz Square Wave Oscillator

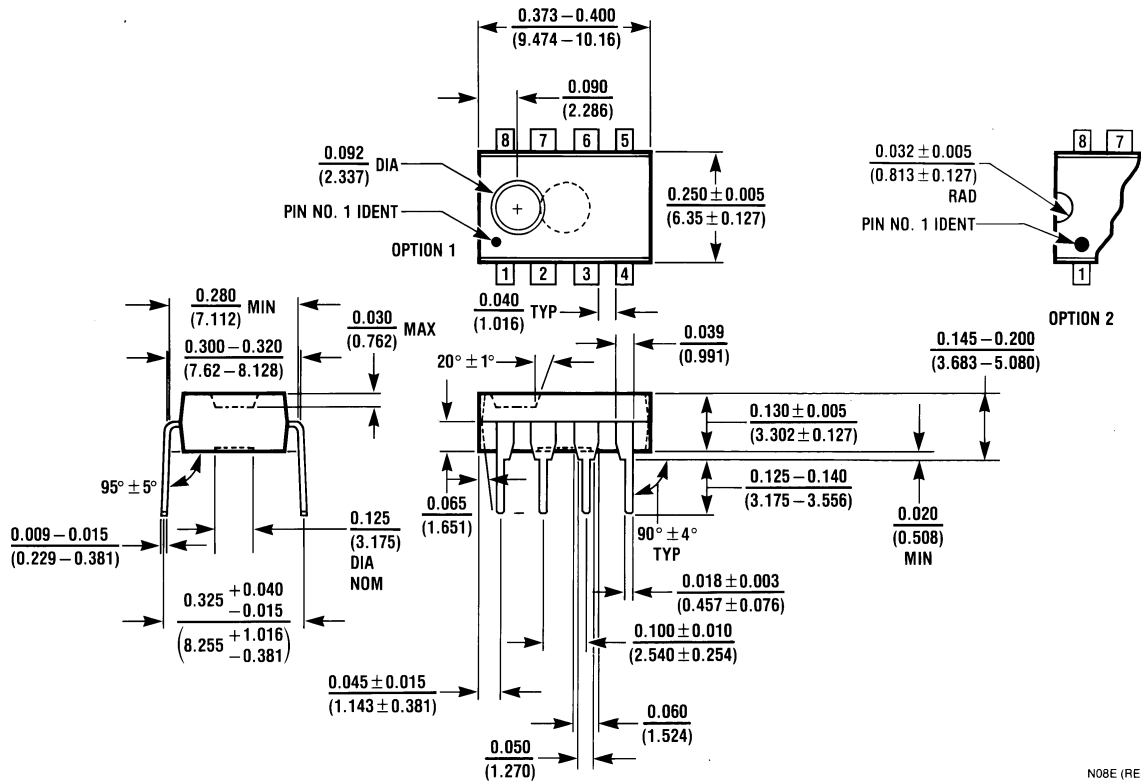
製品情報

Package	Temperature Range	NSC Drawing	Transport Media
	Industrial - 40 ~ + 85		
8-Pin Molded DIP	LMC6061AIN LMC6061IN	N08E	Rail
8-Pin Small Outline	LMC6061AIM, LMC6061AIMX LMC6061IM, LMC6061IMX	M08A	Rail Tape and Reel

外形寸法図 特記のない限り inches (millimeters)



8-Pin Small Outline Package
 Order Number LMC6061AIM, LMC6061AIMX,
 LMC6061IM or LMC6061IMX
 NS Package Number M08A



8-Pin Molded Dual-In-Line Package
 Order Number LMC6061AIN or LMC6061IIN
 NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。



0120-666-116