

LM3880/LM3880Q

パワー・シーケンサ

概要

LM3880 は複数の電源（スイッチング・レギュレータまたはリア・レギュレータ）のパワーアップおよびパワーオフを簡単に制御できるパワー・シーケンサです。スタートアップ・シーケンスを段階的に制御することで、システムの信頼性に影響を及ぼすようなラッチアップ条件や過大な突入電流を防止することができます。

SOT23-6 パッケージで提供されるパワー・シーケンサ LM3880 は、高精度なスレッシュホールドを有するイネーブル・ピンと、3本のオープン・ドレイン出力フラグを備えています。LM3880 をイネーブルにすると3本の出力フラグは個々の遅延を経て順に開放され、接続された電源がスタートアップします。パワーオフ時は出力フラグは逆順に Low に駆動されラッチアップ条件の発生を防ぎます。

内蔵の EPROM にそれぞれの遅延時間とシーケンスを設定することが可能です。標準品以外の設定を希望されるお客様はナショナル セミコンダクターまでお問い合わせください。

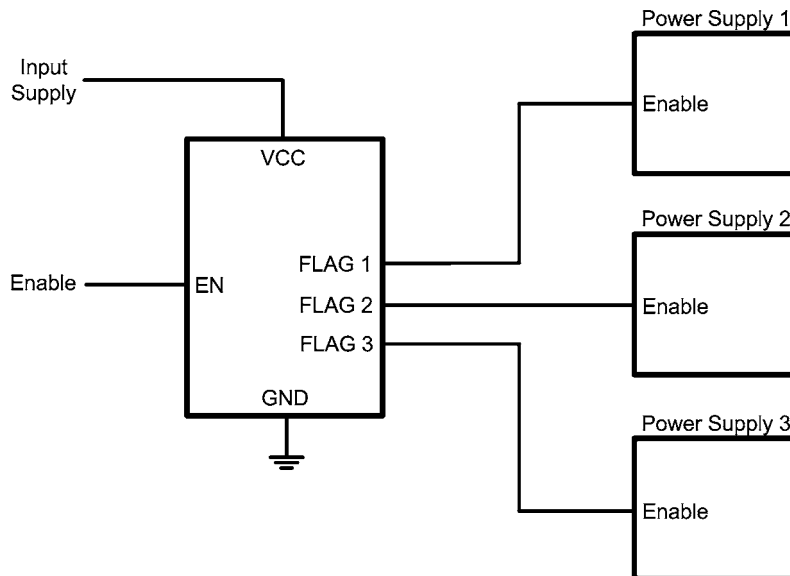
特長

- 電源レールのシーケンス制御をきわめて簡単に実現
- パワーアップ時とパワーダウン時の両方を制御
- 入力電圧範囲 2.7V ~ 5.5V
- 小型 SOT23-6 パッケージ
- 低待機時電流 25 μ A
- 標準タイミング・オプションを提供
- タイミングとシーケンスは工場出荷時によりカスタマイズが可能
- LM3880Q は、AEC-Q100 グレード 1 認定、オートモーティブ・グレードの生産フローで製造

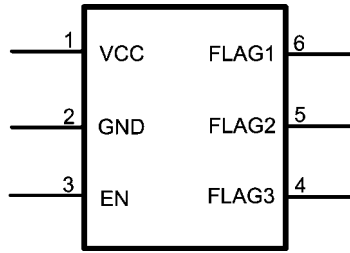
アプリケーション

- 複数電源のシーケンス処理
- マイクロプロセッサ / マイクロコントローラのシーケンス処理
- FPGA のシーケンス処理
- 自動車

代表的なアプリケーション回路



ピン配置図

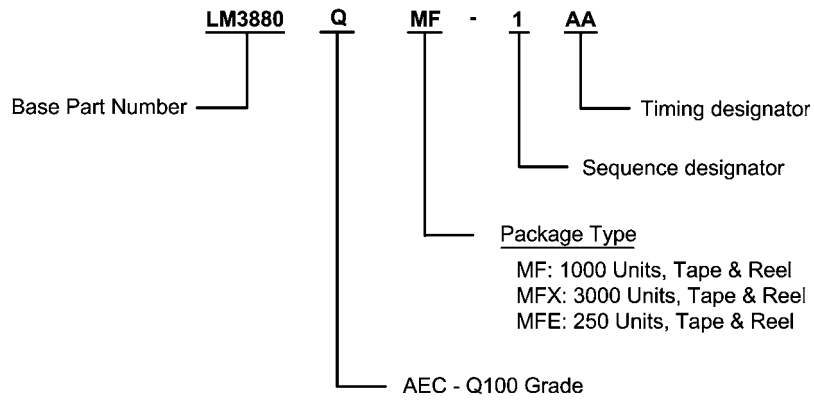


Top View
SOT23-6 Package

説明

ピン番号	名称	機能
1	VCC	入力電源
2	GND	グラウンド
3	EN	高精度イネーブル・ピン
4	FLAG3	オープンドレイン出力。#3
5	FLAG2	オープンドレイン出力。#2
6	FLAG1	オープンドレイン出力。#1

製品名の見方



Sequence Designator Table

Sequence Number	Flag Order	
	Power Up	Power Down
1	1 - 2 - 3	3 - 2 - 1
2	1 - 2 - 3	3 - 1 - 2
3	1 - 2 - 3	2 - 3 - 1
4	1 - 2 - 3	2 - 1 - 3
5	1 - 2 - 3	1 - 3 - 2
6	1 - 2 - 3	1 - 2 - 3

詳細は、「タイミング図」を参照してください。

製品名の見方(つづき)

Timing Designator Table

Timing Designator	t _{d1}	t _{d2}	t _{d3}	t _{d4}	t _{d5}	t _{d6}
AE	2ms	2ms	2ms	2ms	2ms	2ms
AA	10ms	10ms	10ms	10ms	10ms	10ms
AB	30ms	30ms	30ms	30ms	30ms	30ms
AC	60ms	60ms	60ms	60ms	60ms	60ms
AD	120ms	120ms	120ms	120ms	120ms	120ms

詳細は、「タイミング図」を参照してください。

LM3880 製品情報

Standard Parts for Order*

Order Number	Timer settings	Sequence Order	Supplied As	Package Type	NSC Package Drawing	Package Marking	Feature
	td1 to td6						
LM3880MF-1AE	2ms	1	1k units T&R	SOT23-6	MF06A	F25A	
LM3880MFX-1AE	2ms	1	3k units T&R	SOT23-6	MF06A	F25A	
LM3880MFE-1AE	2ms	1	250 units T&R	SOT23-6	MF06A	F25A	
LM3880MF-1AA	10ms	1	1k units T&R	SOT23-6	MF06A	F20A	
LM3880MFX-1AA	10ms	1	3k units T&R	SOT23-6	MF06A	F20A	
LM3880MFE-1AA	10ms	1	250 units T&R	SOT23-6	MF06A	F20A	
LM3880MF-1AB	30ms	1	1k units T&R	SOT23-6	MF06A	F21A	
LM3880MFX-1AB	30ms	1	3k units T&R	SOT23-6	MF06A	F21A	
LM3880MFE-1AB	30ms	1	250 units T&R	SOT23-6	MF06A	F21A	
LM3880MF-1AC	60ms	1	1k units T&R	SOT23-6	MF06A	F22A	
LM3880MFX-1AC	60ms	1	3k units T&R	SOT23-6	MF06A	F22A	
LM3880MFE-1AC	60ms	1	250 units T&R	SOT23-6	MF06A	F22A	
LM3880MF-1AD	120ms	1	1k units T&R	SOT23-6	MF06A	F23A	
LM3880MFX-1AD	120ms	1	3k units T&R	SOT23-6	MF06A	F23A	
LM3880MFE-1AD	120ms	1	250 units T&R	SOT23-6	MF06A	F23A	
LM3880QMF-1AE	2ms	1	250 units T&R	SOT23-6	MF06A	F24A	AEC-Q100 Grade 1 qualified. Automotive Grade Production Flow**
LM3880QMF-1AE	2ms	1	1k units T&R	SOT23-6	MF06A	F24A	
LM3880QMF-1AE	2ms	1	3k units T&R	SOT23-6	MF06A	F24A	
LM3880QMF-1AA	10ms	1	250 units T&R	SOT23-6	MF06A	F27A	
LM3880QMF-1AA	10ms	1	1k units T&R	SOT23-6	MF06A	F27A	
LM3880QMF-1AA	10ms	1	3k units T&R	SOT23-6	MF06A	F27A	
LM3880QMF-1AB	30ms	1	250 units T&R	SOT23-6	MF06A	F28A	
LM3880QMF-1AB	30ms	1	1k units T&R	SOT23-6	MF06A	F28A	
LM3880QMF-1AB	30ms	1	3k units T&R	SOT23-6	MF06A	F28A	
LM3880QMF-1AC	60ms	1	250 units T&R	SOT23-6	MF06A	F29A	
LM3880QMF-1AC	60ms	1	1k units T&R	SOT23-6	MF06A	F29A	
LM3880QMF-1AC	60ms	1	3k units T&R	SOT23-6	MF06A	F29A	
LM3880QMF-1AD	120ms	1	250 units T&R	SOT23-6	MF06A	F30A	
LM3880QMF-1AD	120ms	1	1k units T&R	SOT23-6	MF06A	F30A	
LM3880QMF-1AD	120ms	1	3k units T&R	SOT23-6	MF06A	F30A	

* 非標準以外のタイミング先設定可能です。詳細はナショナル セミコンダクターまでお問い合わせください。

** オートモーティブ・グレード (Q) 製品は、欠陥検出の技法など、自動車市場向けの高度な製造およびサポート・プロセスを採用しています。信頼性規格については、AEC-Q100 標準で規定された要件および温度グレードに準拠します。オートモーティブ・グレード製品は Q の文字で識別できます。詳細については、ナショナルの Web サイト <http://www.national.com/automotive> を参照してください。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

VCC	- 0.3V ~ + 6.0V
EN、FLAG1、FLAG2、FLAG3	- 0.3V ~ + 6.0V
Flag オン最大電流	50mA
保存温度範囲	- 65 ~ + 150
接合部温度	150
リード温度 (ハンダ付け、5 秒)	260
最小 ESD 耐圧	± 2kV

動作定格 (Note 1)

VCC ~ GND	2.7V ~ 5.5V
EN、FLAG1、FLAG2、FLAG3	- 0.3V ~ V _{CC} + 0.3V
接合部温度	- 40 ~ + 125

電気的特性

標準字体で記載されている仕様は T_J = 25 に適用され、太字で記載されている仕様は全動作温度範囲 (T_J = - 40 ~ + 125) に適用されます。最小リミット (Min) 値と最大リミット (Max) 値は、試験、設計、または統計的相関によって保証されます。代表 (Typ) 値は T_J = 25 でのパラメータの最も標準と考えられる値を表し、参照を目的としてのみ提示されます。特記のない限り、V_{CC} = 3.3V で、またリミット値はすべてのタイミング・オプションに適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Unit
I _Q	Operating Quiescent current			25	80	μA
Open Drain Flags						
I _{FLAG}	FLAGx Leakage Current	V _{FLAGx} = 3.3V		1	20	nA
V _{OL}	FLAGx Output Voltage Low	I _{FLAGx} = 1.2mA			0.4	V
Power Up Sequence						
t _{d1}	Timer delay 1 accuracy		-15		15	%
		2ms Timing Option	-20		20	
t _{d2}	Timer delay 2 accuracy		-15		15	%
		2ms Timing Option	-20		20	
t _{d3}	Timer delay 3 accuracy		-15		15	%
		2ms Timing Option	-20		20	
Power Down Sequence						
t _{d4}	Timer delay 4 accuracy		-15		15	%
		2ms Timing Option	-20		20	
t _{d5}	Timer delay 5 accuracy		-15		15	%
		2ms Timing Option	-20		20	
t _{d6}	Timer delay 6 accuracy		-15		15	%
		2ms Timing Option	-20		20	
Timing Delay Error						
(t _{d(x)} - 400 μs) / t _{d(x+1)}	Ratio of timing delays	For x = 1 or 4	95		105	%
		For x = 1 or 4, 2ms option	90		110	
t _{d(x)} / t _{d(x+1)}	Ratio of timing delays	For x = 2 or 5	95		105	%
		For x = 2 or 5, 2ms option	90		110	
ENABLE Pin						
V _{EN}	EN pin threshold		1.0	1.25	1.4	V
I _{EN}	EN pin pull-up current	V _{EN} = 0V		7		μA

Note 1: 絶対最大定格とはデバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格とは IC が動作する条件を示し、特定の性能リミット値を保証するものではありません。保証仕様と条件については、「電気的特性」を参照してください。

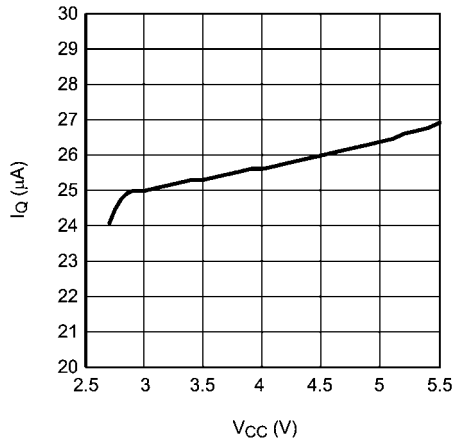
Note 2: 人体モデルは、100pF のコンデンサから 1.5kΩ を通じて各ピンに放電します。

Note 3: 25 時のリミット値は 100% テストされます。全動作温度範囲におけるリミット値は、統計的品質管理 (SQC) 方式によって決められた補正データを加味して保証されています。これらのリミット値は、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

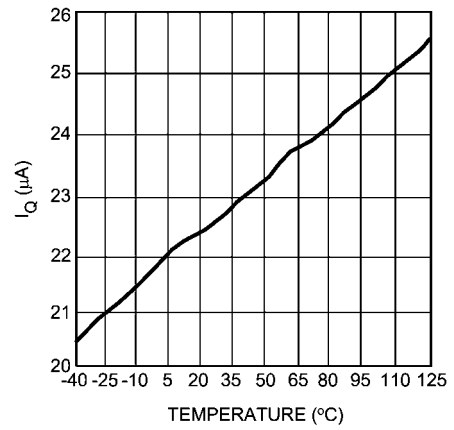
Note 4: 代表値は T_A = 25 で得られる最も標準的な数値を表します。

代表的な性能特性

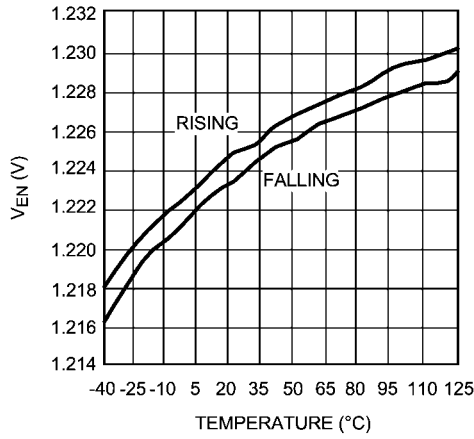
Quiescent Current vs VCC



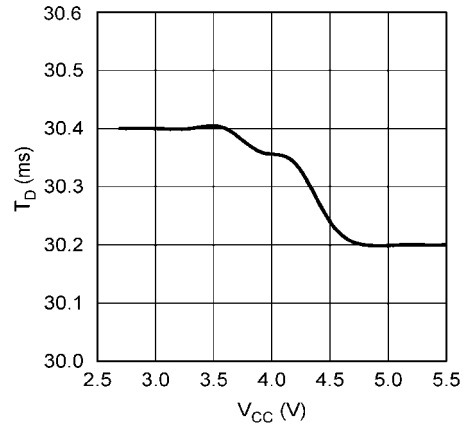
Quiescent Current vs Temperature (VCC = 3.3V)



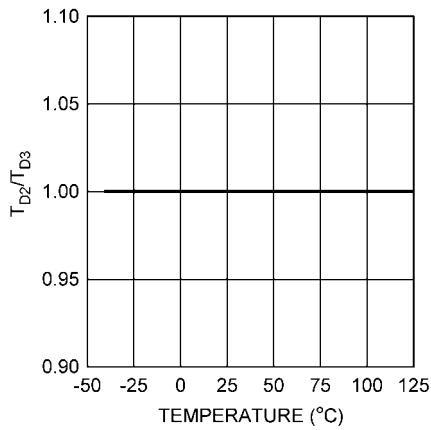
Enable Threshold vs Temperature



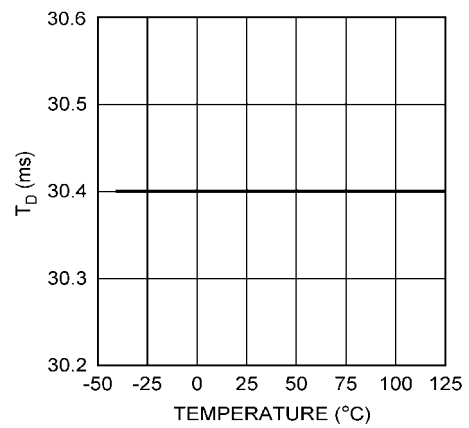
Time Delay (30ms) vs VCC



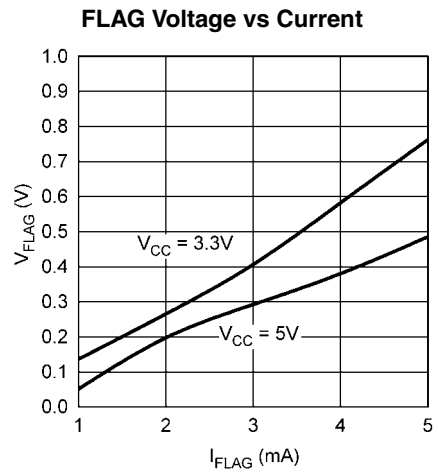
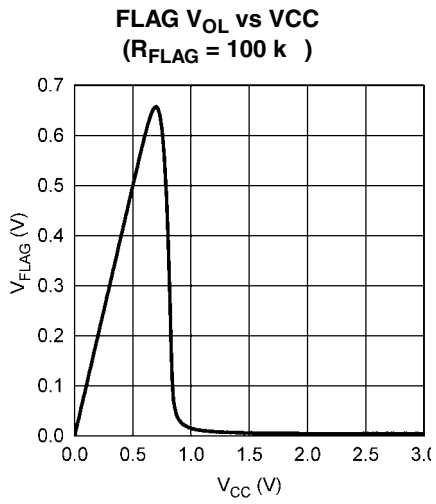
Time Delay Ratio vs Temperature



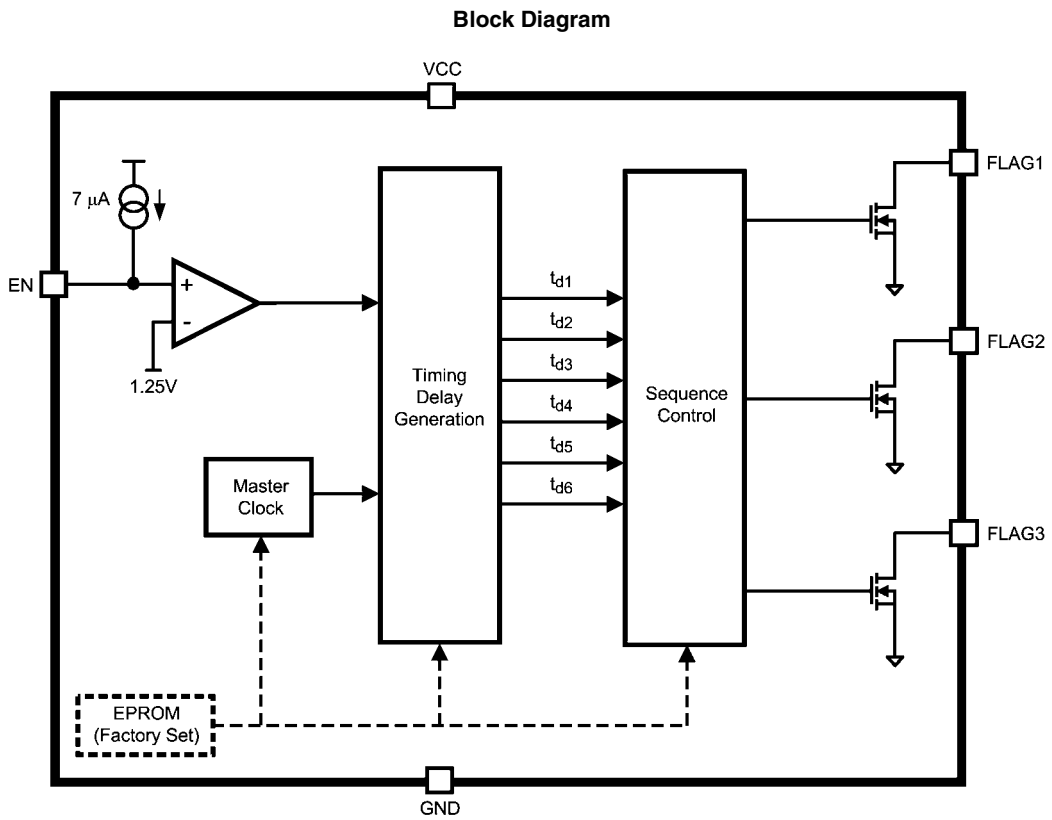
Time Delay (30ms) vs Temperature



代表的な性能特性 (つづき)

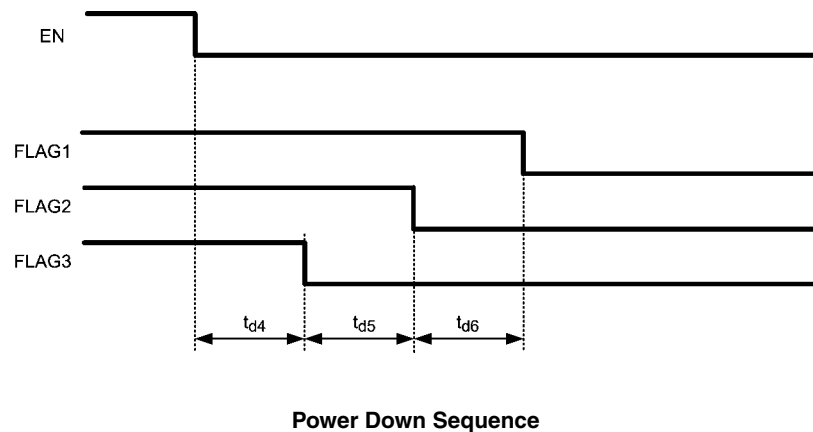
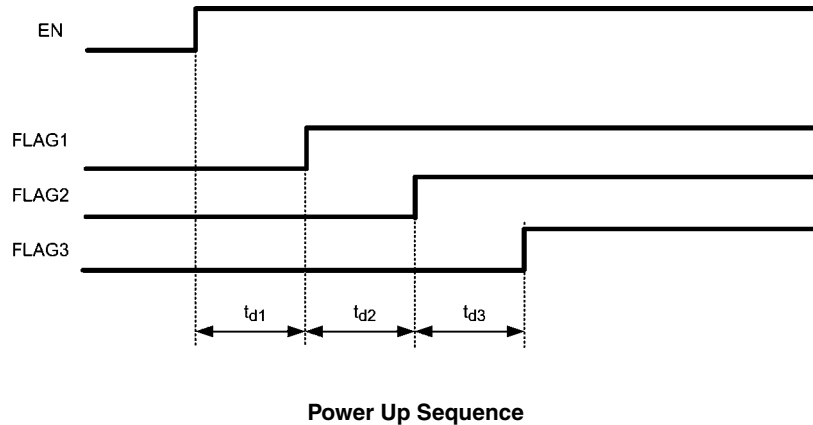


ブロック図



タイミング図 (シーケンス 1)

すべての標準オプションは、この出力フラグのシーケンスを立ち上がり¹⁾と立ち下がり²⁾の順序で使用します。



アプリケーション情報

概要

LM3880 パワー・シーケンサは複数の電源レールをきわめて簡単に制御するソリューションです。6 個の独立した内蔵タイマが 3 本のオープン・ドレイン出力フラグのタイミング・シーケンス (パワーオンとパワーダウン) を制御します。これらのフラグをリニア・レギュレータあるいはスイッチング・レギュレータのシャットダウン/イネーブル・ピンに接続して電源の動作を制御します。パワー・シーケンサを用いた制御を行うことで、過大な突入電流やラッチアップ条件が発生する可能性を抑えた電源システムを設計することができます。

LM3880 のタイミング・シーケンス全体はイネーブル・ピン (EN) によって制御されます。パワーアップのとき、正確なスレッショルドを持つこのピンが High になるまで、すべてのフラグは Low の状態を保ちます。EN ピンをアサートするとパワーアップ・シーケンスが始まります。内部タイマによって一定時間が満了するのを待って、第 1 フラグ (FLAG1) が開放されます。第 1 フラグが開放されると、次のタイマによって第 2 フラグ (FLAG2) が遅れて開放されます。このプロセスは 3 本のフラグすべてが順に開放されるまで続きます。遅延を制御する 3 つのタイマはすべて独立していて、必要に応じて個別に設定可能です (「カスタム・シーケンサ」を参照)。

パワーダウン・シーケンスはパワーアップ・シーケンスと同じですが、順序は逆です。EN ピンをネゲートすると、タイマ 3 によって第 3 フ

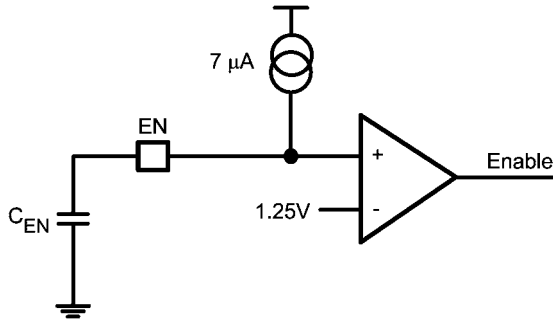
ラグ (FLAG3) が Low になります。第 2 フラグと第 1 フラグはそれぞれの遅れ時間ののち順に Low になります。パワーダウンの制御に使われる 3 つのタイマはパワーアップ・タイマとは完全に独立していて、これらも個別に設定が可能です。

シーケンス・パターンもタイマと同様にカスタマイズ可能です。詳細は「カスタム・シーケンス」を参照してください。

デバイスの動作

LM3880 のタイミング・シーケンスはイネーブル信号のアサートによって制御されます。イネーブル・ピンは内部コンパレータを使って実装され、バンドギャップ電圧 (1.25V) と比較することで正確なスレッショルドを実現しています。そのため遅延シーケンスは、コンデンサを使った外部制御や、ライン電圧が定格の 90% に達したときなどの特定の事象に基づいてトリガすることが可能です。VCC 電源からの遅延をシーケンスに追加するには、単純に次の図のように EN ピンにコンデンサを付加します。

アプリケーション情報 (つづき)



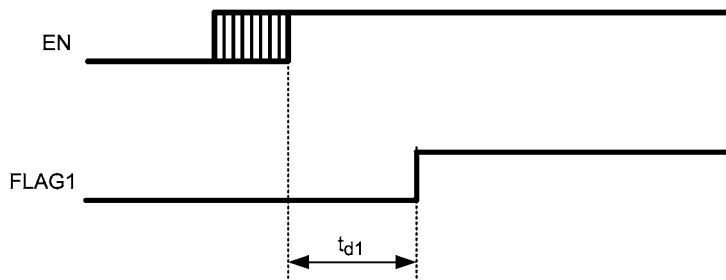
Cap Timing

$$t_{enable_delay} = \frac{1.25V \times C_{EN}}{7 \mu A}$$

電流源が外付けコンデンサ (C_{EN}) を充電する場合のイネーブル・ピンの遅延は次の式で求められます。

抵抗分圧回路によって何らかの外部電圧を規定のスレッシュホールドに変換する方法で、LM3880 をイネーブルにすることもできます。分圧回路の抵抗値を決める際には内部電流源の影響を考慮してください。

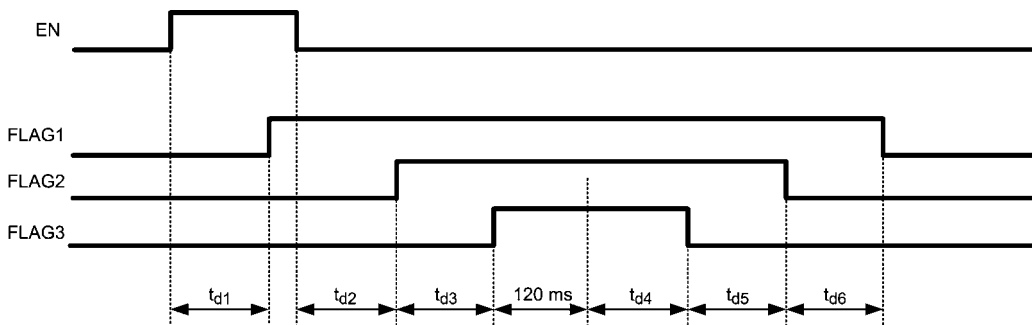
イネーブル・ピンの特長のひとつがグリッチのない動作の実現です。第 1 のタイマは立ち上がりスレッシュホールドで起動しますが、第 1 出力フラグが開放される前にイネーブル・ピンをネゲートすると、タイマは常にリセットされます。この動作を次のタイミング図に示します。



EN Glitch

パワーアップ・シーケンス全体にわたってイネーブル信号に High を与えると、デバイスは標準的なタイミング図に示すように動作します。一方、イネーブル信号をパワーアップ・シーケンスが完了する前にネゲートすると、デバイスはシャットダウン処理を開始します。この動作によって、システムのパワー・サイクルは正しく制御され、いかなるラッチアップ条件も発生しません。このような状態は、イネーブル・ピンをタイマ 1 の満了後からパワーアップ・シーケンス全体が完了するまでの間にネゲートしたときのみ発生します。

こうした条件が成立すると、イネーブル・ピンの立ち下がりエッジによって現在計時中のタイマがリセットされるとともに、パワーダウン・シーケンスの開始前に残りのパワーアップ・サイクルが完了します。パワーダウン・シーケンスは第 3 フラグが開放になってからおよそ 120ms 後に開始されます。したがってシステム内の出力電圧は、すべてがシャットダウンされる前に、安定した状態になることが保証されます。この動作の例を以下に示します。



Incomplete Sequence

すべての内部タイマは温度係数がきわめて小さなマスタ・クロックによって生成されます。そのため温度範囲にわたって高い精度が確保され、個々のタイマ間の比は一定に保たれます。タイマ 1 とタイマ 4 は EPROM リフレッシュの影響によりおよそ 400 μs の遅延が加わります。このリフレッシュ時間はプログラミングされた遅延時間に加算されますが、タイマ遅延時間を最短に設定した場合を除いて、ほとんどの場合に影響を与えません。

アプリケーション情報 (つづき)

カスタム・シーケンス

LM3880 パワー・シーケンスは工場にて設定可能な EPROM を組み込んだ CMOS プロセスで製造されています。およそ 5 億通りの異なるオプションを設定できるため、きわめて複雑なシステムを単純なシーケンスとして制御することが可能です。オプションが多

いため、カスタマイズは一定量以上でのご注文に限定していません。詳細はナショナル セミコンダクターまでお問い合わせください。

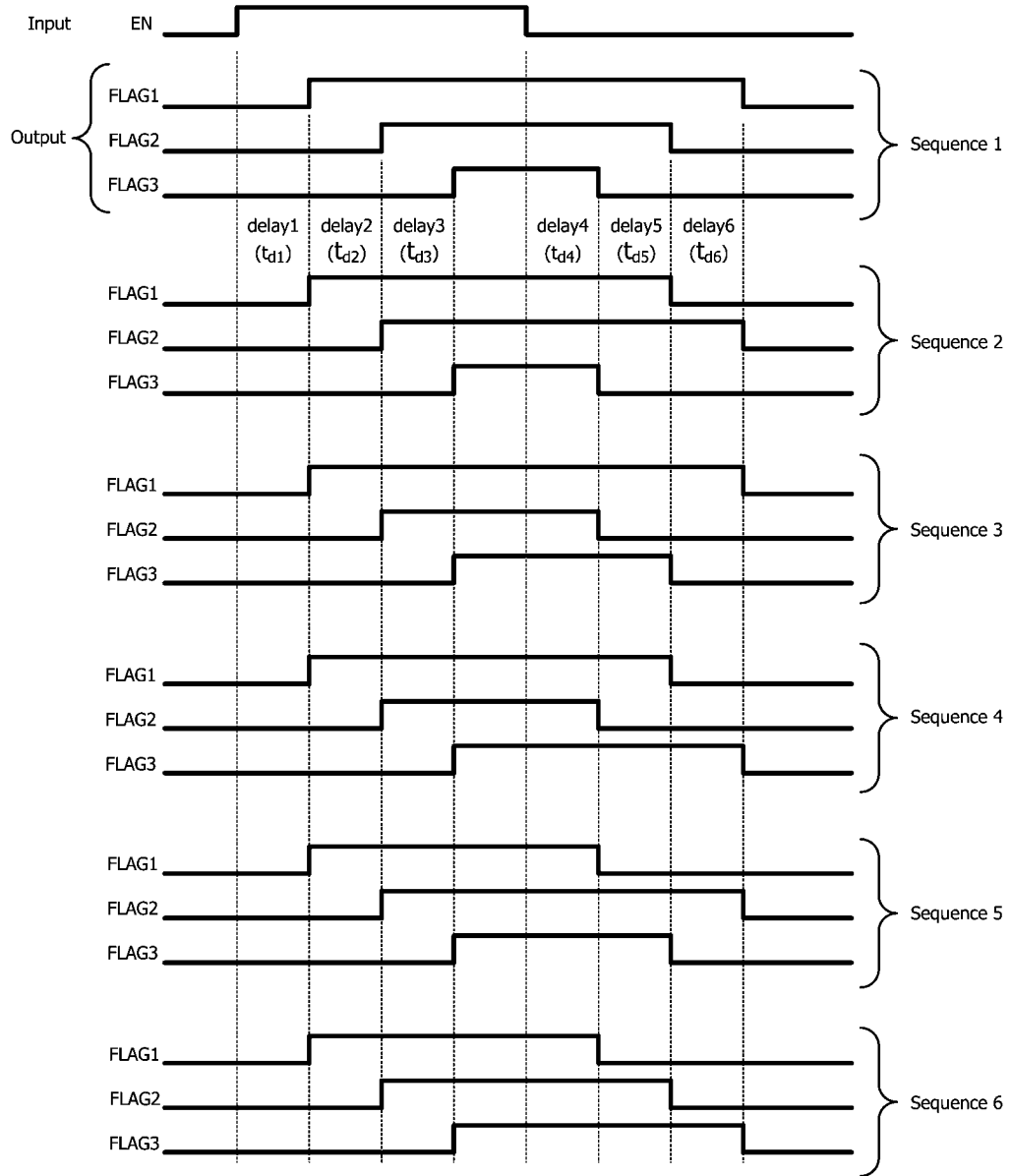
設定可能なパラメータは 6 つの遅延タイムのカウント値とパワーオフ時のシーケンス順です。タイムは以下の表にあるタイム選択列のいずれかから選択します。ただし、6 個のタイムの遅延値はすべて同じカラムから選択しなければなりません。

Timer Options 1	Timer Options 2	Timer Options 3	Timer Options 4
0	0	0	0
2	4	6	8
4	8	12	16
6	12	18	24
8	16	24	32
10	20	30	40
12	24	36	48
14	28	42	56
16	32	48	64
18	36	54	72
20	40	60	80
22	44	66	88
24	48	72	96
26	52	78	104
28	56	84	112
30	60	90	120

表記の時間の単位はすべてミリ秒です。

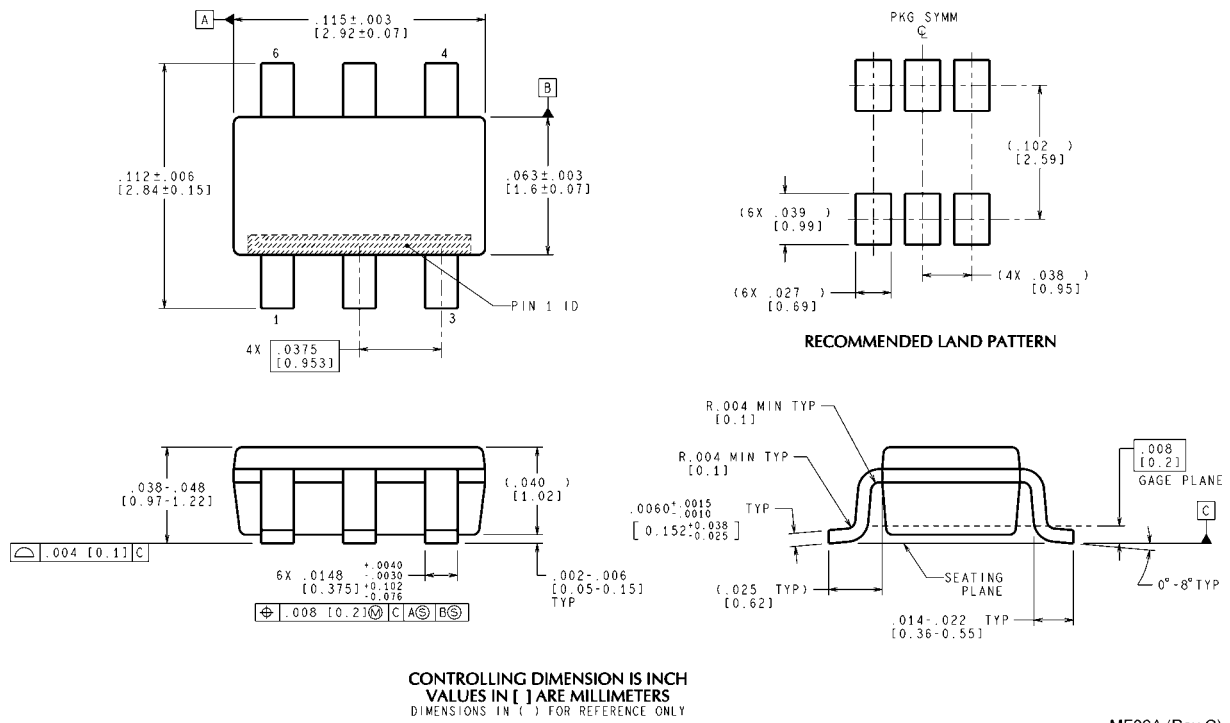
パワーアップ時のシーケンス順は LM3880 と外部電源との結線によって設定します。フラグ番号がパワーアップ時のシーケンス順を直接表します (すなわち FLAG1 が必ず最初)。しかし、システムによっては異なるパワーダウン順が必要となります。設計に求められる自由度を実現するために、パワー・シーケンスは 6 種類の異なるパワーダウン・シーケンス・オプションを用意しています。各オプションを次ページのタイミング図に示します。シーケンス順はタイムのカスタマイズと同様にプログラム可能です。

アプリケーション情報 (つづき)



Power Down Sequence Options

外形寸法図 特記のない限り inches (millimeters)



SOT23-6 Package
NS Package Number MF06A

このドキュメントの内容はナショナル セミコンダクター社 (以下ナショナル) 製品の関連情報として提供されます。ナショナルは、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナルがナショナルの製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナルは製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナルの部品を使用した製品および製品適用の責任は購入者にあります。ナショナルの製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルとの取引条件で規定される場合を除き、ナショナルは一切の義務を負わないものとし、また、ナショナルの製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナルの製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。ここで、

生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター社の商標または登録商標です。一部のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2009 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/