

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2001年5月

## LM2640

### 2ch 出力可変降圧型スイッチング電源コントローラ

#### 概要

LM2640 は、2ch 出力降圧型電源コントローラで、ノートブック型パーソナル・コンピュータなどのバッテリー駆動機器向けに設計されています。

2 個のロジック・レベルの N チャンネル・パワー MOSFET を固定周波数で同期動作させることと、パルス・スキッピング・モードを組み合わせるにより、1000 対 1 の負荷電流レンジまで超高効率の電力変換を実現しています。負荷電流に関係なく固定周波数で動作させたい場合は、パルス・スキッピング・モードを無効にできます。

高 DC 利得とカレントフィードバック制御により、優れたライン / ロードレギュレーションと、ダイナミックな負荷変動に対して高速応答するための広いループ帯域幅を確保しています。

内部の発振器のスイッチング周波数は、200kHz に固定されています。また、400kHz までの外部クロックに同期させることも可能です。

ソフトスタート機能を利用すれば、立ち上げ時に入力電源からのサージ電流を制限し、起動シーケンスを簡単にできます。

2 回路のコントローラをロジック・レベル入力により個別にオン / オフできます。

#### 主な仕様

- 96%の効率
- 5.5V ~ 30V の入力電圧範囲
- 2.2V ~ 6V の範囲で調整可能な 2ch 出力
- 0.5%( 代表値 ) のロードレギュレーション
- 0.002%/V( 代表値 ) のラインレギュレーション

#### 特長

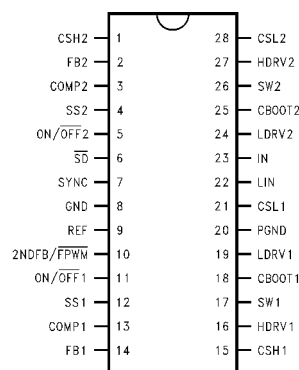
- 200kHz の固定スイッチング周波数
- 最高 400kHz の外部信号による同期スイッチング
- パルススキッピング・モード
- 調整可能な 2 次フィードバック
- 入力のアンダーボルテージ・ロックアウト
- 出力のアンダーボルテージ・プロテクション
- 出力のオーバボルテージ・プロテクション
- プログラム可能なソフトスタート機能 ( コントローラ別に )
- 5V、50mA のリニアレギュレータ出力
- 2.5V 高精度リファレンス出力
- 28 ピン TSSOP

#### アプリケーション

- ノートブック型およびサブノートブック型コンピュータ
- ワイヤレス・データ端末
- バッテリー駆動機器

#### ピン配置図および製品情報

##### 28-Lead TSSOP (MTC)



Top View

Order Number LM2640MTC-ADJ  
See NS Package Number MTC28

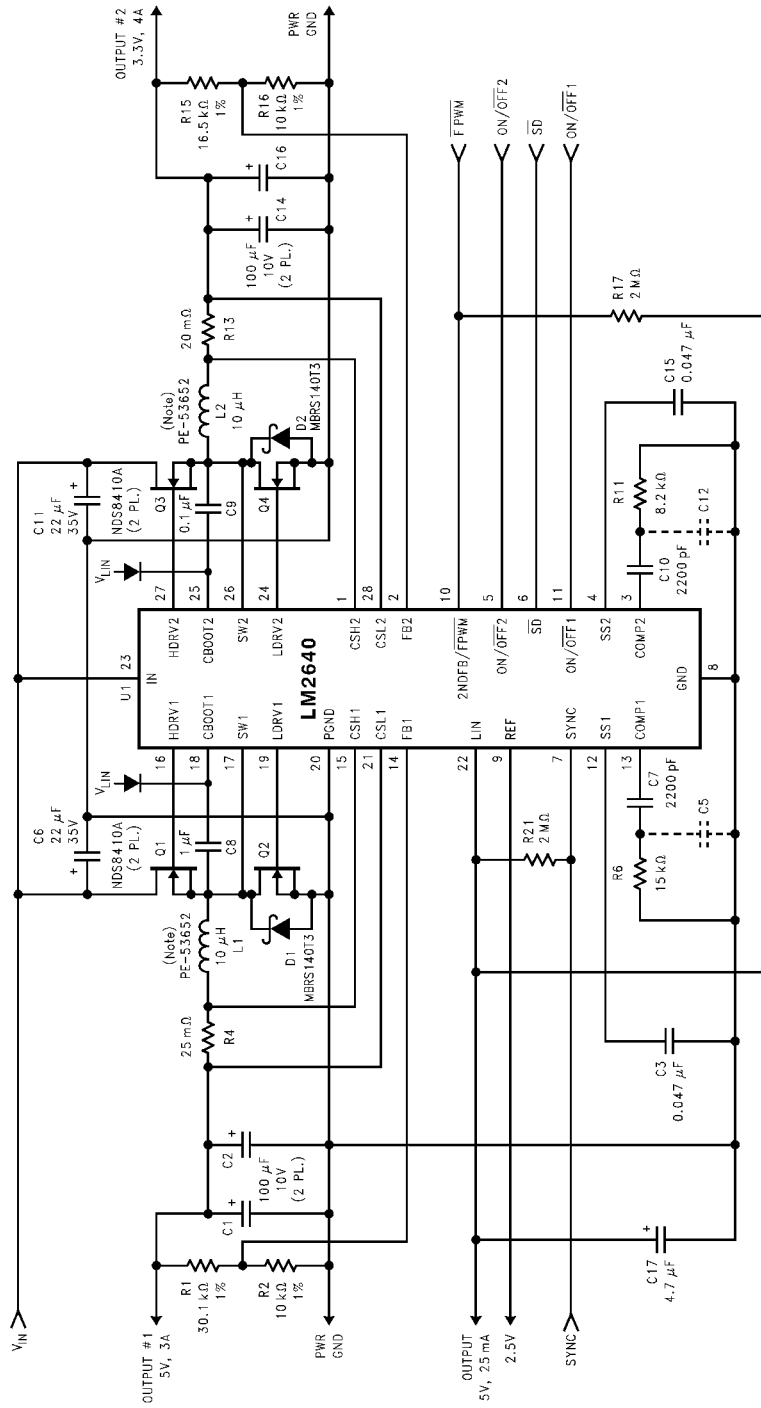
LM2640 2ch 出力可変降圧型スイッチング電源コントローラ

## 端子説明

(「代表的なアプリケーション回路」を参照)

| ピン番号 | 名称         | 機能   |
|------|------------|--|
| 1    | CSH2       | 出力 #2 に直列に取り付けられた電流検出抵抗 (R13) の正電圧側の検出ポイント。  |
| 2    | FB2        | 出力 #2 に生成された出力電圧は、出力の抵抗分圧器 (R15 および R16) のセンターにこのピンを接続して検出します。   |
| 3    | COMP2      | R11、C10、および C12 で構成される R-C 回路網は、このピンに接続して出力 #2 のループ補償を行います。  |
| 4    | SS2        | このピンは、コンデンサ C15 を使用して出力 #2 のソフトスタート時間を調整します。   |
| 5    | ON/OFF2    | このピンは出力 #2 のみをオフします。   |
| 6    | SD         | このピンを使用すると本 IC が「スリープ・モード」に入り、両方の出力はオフになり、チップ内部の機能はシャットダウンします。   |
| 7    | SYNC       | 内部発振器は、このピンに入力される外部クロックと同期をとることができます。  |
| 8    | GND        | このピンは、回路のシグナル・グラウンドに接続します。   |
| 9    | REF        | 内蔵の 2.5V 基準電圧。この電圧は SD ピンによってオフされますが、2 つの ON/OFF ピンがロー (両出力ともオフ状態) であっても、SD がハイであれば、この電圧はオン状態を保ちます。  |
| 10   | 2NDFB/FPWM | 5V 出力系統のインダクタトランスを使用して 12V 電源を生成することができます。この 12V 出力を制御するフィードバック信号は、このピンから取り込まれます。12V 電源が不要な場合、このピンを LOW にプルダウンすることによって、本 IC を軽負荷時でも固定周波数で動作させることができます (「強制 PWM」モード動作)。このようにすると、コンバータがパルススキッピング・モードに入らなくなります。 |
| 11   | ON/OFF1    | このピンは出力 #1 のみをオフします。   |
| 12   | SS1        | このピンは、コンデンサ C3 を使用して出力 #1 のソフトスタート時間を調整します。  |
| 13   | COMP1      | R6、C5、および C7 で構成される R-C 回路網は、このピンに接続して出力 #1 のループ補償を行います。   |
| 14   | FB1        | 出力 #1 に生成された出力電圧は、出力の抵抗分圧器 (R1 および R2) のセンターにこのピンを接続して検出します。   |
| 15   | CSH1       | 出力 #1 に直列に取り付けられた電流検出抵抗 (R4) の正電圧側の検出ポイント。   |
| 16   | HDRV1      | 出力 #1 に使用されるハイサイド・スイッチング FET のゲートを駆動します。   |
| 17   | SW1        | 出力 #1 のスイッチング・ノード。   |
| 18   | CBOOT1     | 出力 #1 用ブートストラップ・コンデンサ (C8) を接続します。   |
| 19   | LDRV1      | 出力 #1 に使用されるローサイド・スイッチング FET (同期整流器) のゲートを駆動します。   |
| 20   | PGND       | このピンは、回路のパワー・グラウンドに接続します。  |
| 21   | CSL1       | 出力 #1 に直列に取り付けられた電流検出抵抗 (R4) の負電圧側の検出ポイント。   |
| 22   | LIN        | このピンは、小電流 (最大 50mA) の 5V 出力を提供します。この出力は常にオンであり、SD ピンでも ON/OFF ピンでもオフにできません。  |
| 23   | IN         | 主入力電源を接続します。   |
| 24   | LDRV2      | 出力 #2 に使用されるローサイド・スイッチング FET (同期整流器) のゲートを駆動します。   |
| 25   | CBOOT2     | 出力 #2 用ブートストラップ・コンデンサ (C9) を接続します。   |
| 26   | SW2        | 出力 #2 のスイッチング・ノード。   |
| 27   | HDRV2      | 出力 #2 に使用されるハイサイド・スイッチング FET のゲートを駆動します。   |
| 28   | CSL2       | 出力 #2 に直列に取り付けられた電流検出抵抗 (R13) の負電圧側の検出ポイント。  |

代表的なアプリケーション回路



Note: 代替の推奨インダクタとして、スタック型 CDRH-125-100MC があります。このインダクタを使用する場合は R6 は 3.3k に、R11 は 5.1k に変更して下さい。

FIGURE 1 . Application With 5V/3A and 3.3V/4A Outputs

代表的なアプリケーション回路 (つづき)

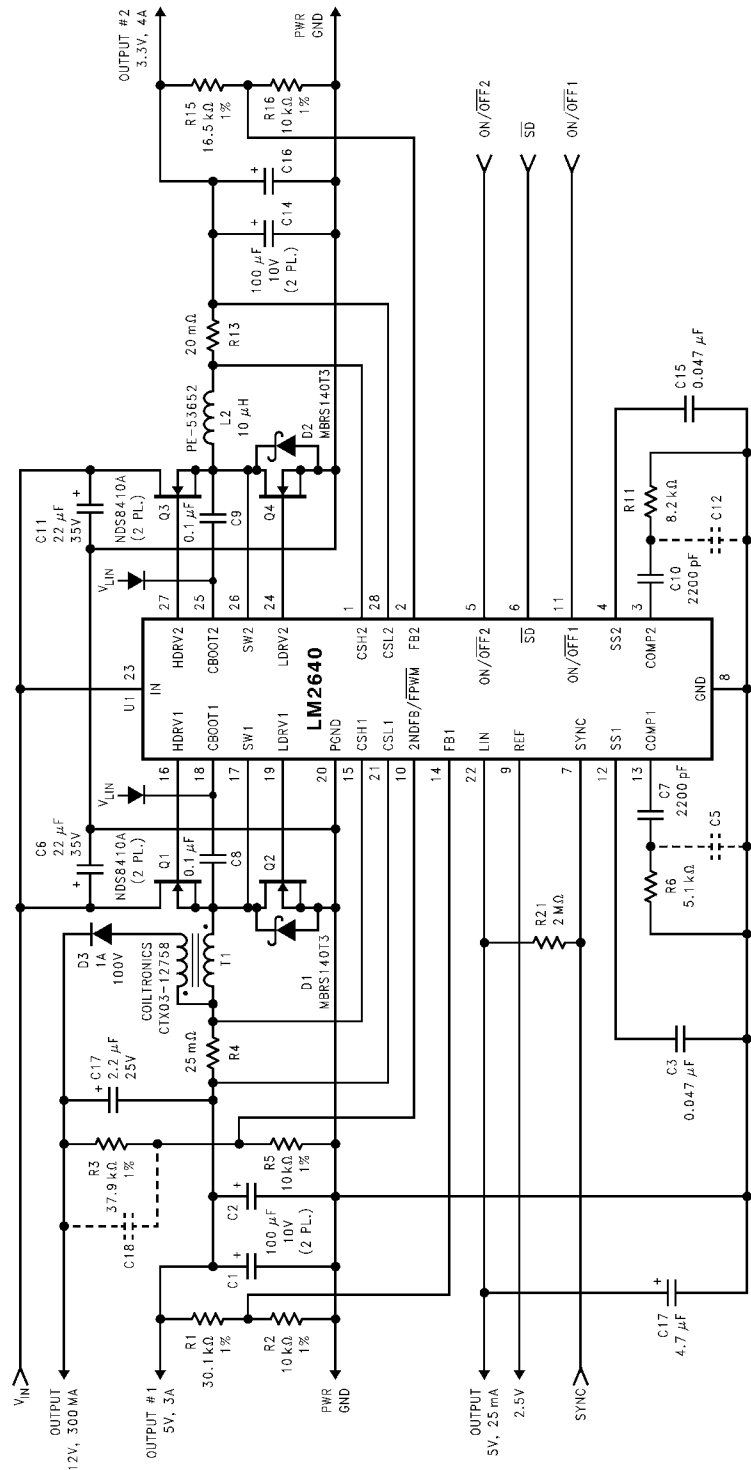


FIGURE 2. Application With 5V/3A, 3.3V/4A, and 12V/0.3A Outputs

## 絶対最大定格 (Note 1、2)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照下さい。

|   |                                    |  |              |
|---|------------------------------------|--|--------------|
| IN、SW1、および SW2  | - 0.3V ~ 31V                       | CBOOT1 から HDRV1、<br>および CBOOT2 から HDRV2 への電圧 | - 0.3V       |
| FB1 および FB2   | - 0.3V ~ 3V                        | 接合部温度  | + 150        |
| SD、ON/OFF1、ON/OFF2、2NDFB/FPWM、<br>SYNC、REF、SS1、SS2、COMP1、<br>COMP2、および CSL1 | - 0.3V ~ (V <sub>LIN</sub> + 0.3)V | 消費電力 (Note 3)                                | 883 mW       |
| LIN   | - 0.3V ~ 6V                        | 保存周囲温度 (T <sub>J</sub> )                     | - 65 ~ + 150 |
| CSH1、CSH2、および CSL2  | - 0.3V ~ 7V                        | ハンダ付け実装時間、温度 (Note 4)                        |              |
| CBOOT1 から SW1、<br>および CBOOT2 から SW2 への電圧                                    | - 0.3V ~ 5V                        | ハンダ付け温度                                      | 4 秒、260      |
| HDRV1 から SW1、<br>および HDRV2 から SW2 への電圧                                      | - 0.3V                             | 赤外線  | 10 秒、240     |
|   |                                    | ペーパ・フェーズ                                     | 75 秒、219     |
|   |                                    | ESD 定格 (Note 5)                              | 2 kV         |

## 動作定格 (Note 1、2)

|                         |            |
|-------------------------|------------|
| V <sub>IN</sub>         | 5.5V ~ 30V |
| 接合部温度 (T <sub>J</sub> ) | 0 ~ + 125  |

## 電気的特性

標準書体の代表値およびリミット値は T<sub>J</sub> = 25 °C に対して適用されます。太字のリミット値は接合部の全動作温度範囲 (0 ~ + 125 °C) に対して適用されます。Parameter または Conditions 欄に特記のない限り、V<sub>IN</sub> = 10V、および V<sub>SD</sub> = V<sub>ON/OFF1</sub> = V<sub>ON/OFF2</sub> = 5V です。(Note 2、6、7)

| Symbol                              | Parameter  | Conditions  | Typical | Limit                       | Units                    |
|-------------------------------------|--|---|---------|-----------------------------|--------------------------|
| <b>System</b>                       |  |   |         |                             |                          |
| V <sub>IN</sub>                     | Input Supply Voltage Range   |   |         | <b>5.5</b><br><b>30</b>     | V(min)<br>V(max)         |
| V <sub>OUT</sub>                    | Output Voltage Adjustment Range  |   |         | <b>2.2</b><br><b>6.0</b>    | V(min)<br>V(max)         |
| V <sub>OUT</sub> /V <sub>OUT</sub>  | Load Regulation  | 0 mV (CSH1-CSL1) 80 mV,<br>0 mV (CSH2-CSL2) 80 mV   | 0.5     |                             | %                        |
| V <sub>OUT</sub> /V <sub>IN</sub>   | Line Regulation  | 5.5V V <sub>IN</sub> 30V  | 0.002   |                             | %/V                      |
| I <sub>IN</sub>                     | Input Supply Current   | ON (Note 8)<br>V <sub>FB1</sub> = V <sub>FB2</sub> = 1.4V,<br>V <sub>CSH1</sub> = 5.2V, V <sub>CSL1</sub> = 5V,<br>V <sub>CSH2</sub> = 3.5V, V <sub>CSL2</sub> = 3.3V | 0.6     | <b>1</b>                    | mA<br>mA(max)            |
|                                     | Standing By (Note 9)   |   | 80      |                             | μA                       |
|                                     | V <sub>ON/OFF1</sub> = V <sub>ON/OFF2</sub> = 0V                                       |   |         | <b>150</b>                  | μA(max)                  |
|                                     | Shut Down (Note 10)  |   | 25      |                             | μA                       |
|                                     | V <sub>SD</sub> = 0V   |   |         | <b>60</b>                   | μA(max)                  |
| I <sub>SS1</sub> , I <sub>SS2</sub> | Soft-Start Source Current  | V <sub>SS1</sub> = V <sub>SS2</sub> = 1V  | 4.75    | <b>2.0</b><br><b>7.0</b>    | μA<br>μA(min)<br>μA(max) |
|                                     | Soft-Start Sink Current  |   | 10      |                             | μA                       |
| V <sub>PCL</sub>                    | Positive Current Limit Voltage<br>(Voltage from CSH1 to CSL1<br>and from CSH2 to CSL2) |   | 100     | <b>80</b><br><b>140</b>     | mV<br>mV(min)<br>mV(max) |
|                                     |  | - 40 T <sub>J</sub> + 125   | 100     | <b>75</b>                   | mV(min)                  |
| V <sub>NCL</sub>                    | Negative Current Limit Voltage<br>(Voltage from CSH1 to CSL1<br>and from CSH2 to CSL2) | V <sub>2NDFB/FPWM</sub> = 0.8V  | - 100   | <b>- 80</b><br><b>- 140</b> | mV<br>mV(min)<br>mV(max) |

## 電氣的特性 (つづき)

標準書体の代表値およびリミット値は  $T_J = 25$  に対して適用されます。太字のリミット値は接合部の全動作温度範囲 (0 ~ +125) に対して適用されます。Parameter または Conditions 欄に特記のない限り、 $V_{IN} = 10V$ 、および  $V_{SD} = V_{ON/OFF1} = V_{ON/OFF2} = 5V$  です。(Note 2、6、7)

| Symbol                 | Parameter   | Conditions  | Typical   | Limit                    | Units                       |
|------------------------|---|---|-----------|--------------------------|-----------------------------|
| <b>System</b>          |   |   |           |                          |                             |
|                        | $V_{OUT}$ Undervoltage Shutdown Latch Threshold                       |   | 70        | 60<br>80                 | %<br>%(min)<br>%(max)       |
|                        | $V_{OUT}$ Overvoltage Shutdown Latch Threshold                        |   | 150       | 135<br>165               | %<br>%(min)<br>%(max)       |
|                        | Secondary Feedback Threshold Voltage (2NDFB/FPWM)                     |   | 2.5       | <b>2.4</b><br><b>2.6</b> | V<br>V(min)<br>V(max)       |
|                        | (2NDFB/FPWM) Pin Pull-Up Current                                      | $V_{SD} = 2.4V$<br>$V_{ON/OFF1} = 0V$<br>$V_{ON/OFF2} = 2.4V$ | 40        | 80                       | $\mu A$ (max)               |
|                        | (2NDFB/FPWM) Pin Input Leakage Current                                | $V_{SD} = 2.4V$<br>$V_{ON/OFF1} = 0V$<br>$V_{ON/OFF2} = 2.4V$ | $\pm 0.1$ |                          | $\mu A$                     |
| <b>Gate Drive</b>      |   |   |           |                          |                             |
| $V_{BOOT}$             | Bootstrap Voltage (Voltage from CBOOT1 to SW1 and from CBOOT2 to SW2) | CBOOT1 and CBOOT2 Source<br>1 $\mu A$ Each                    | 4.5       | 4.3                      | V<br>V(min)                 |
|                        | HDRV1 and HDRV2 Sink and Source Current                               |   | 0.35      |                          | A                           |
|                        | LDRV1 and LDRV2 Sink and Source Current                               |   | 0.35      |                          | A                           |
|                        | HDRV1 and HDRV2 High-Side On-Resistance                               | $V_{CBOOT1} = V_{CBOOT2} = 5V$ , $V_{SW1} = V_{SW2} = 0V$     | 6         |                          |                             |
|                        | HDRV1 and HDRV2 Low-Side On-Resistance                                | $V_{CBOOT1} = V_{CBOOT2} = 5V$ , $V_{SW1} = V_{SW2} = 0V$     | 4         |                          |                             |
|                        | LDRV1 and LDRV2 High-Side On-Resistance                               | $V_{LIN} = 5V$  | 8         |                          |                             |
|                        | LDRV1 and LDRV2 Low-Side On-Resistance                                | $V_{LIN} = 5V$  | 4         |                          |                             |
| <b>Oscillator</b>      |   |   |           |                          |                             |
| $F_{OSC}$              | Oscillator Frequency  |   | 200       | <b>170</b><br><b>230</b> | kHz<br>kHz(min)<br>kHz(max) |
|                        |   | - 40 $T_J$ + 125  | 200       | <b>160</b><br><b>230</b> | kHz(min)<br>kHz(max)        |
|                        | Minimum OFF-Time  | $V_{FB1} = 1V$ , Measured at HDRV1                            | 250       | <b>350</b>               | ns<br>ns(max)               |
|                        | Maximum Frequency of Synchronization                                  |   |           | 400                      | kHz(min)                    |
|                        | Minimum Width of Synchronization Pulses                               | SYNC Pulses are Low-Going                                     |           | 200                      | ns(min)                     |
| <b>Error Amplifier</b> |   |   |           |                          |                             |
| $I_{FB1}$ , $I_{FB2}$  | Feedback Input Bias Current   | $V_{FB1} = V_{FB2} = 1.4V$                                    | 100       | <b>250</b>               | nA<br>nA(max)               |
|                        |   | $V_{FB1} = V_{FB2} = 1.4V$<br>- 40 $T_J$ + 125                | 100       | <b>360</b>               | nA(max)                     |

## 電気的特性 (つづき)

標準書体の代表値およびリミット値は  $T_J = 25$  に対して適用されます。太字のリミット値は接合部の全動作温度範囲 ( $0 \sim +125$ ) に対して適用されます。Parameter または Conditions 欄に特記のない限り、 $V_{IN} = 10V$ 、および  $V_{SD} = V_{ON/OFF1} = V_{ON/OFF2} = 5V$  です。(Note 2、6、7)

| Symbol   | Parameter  | Conditions  | Typical   | Limit                       | Units                    |
|--|--|---|-----------|-----------------------------|--------------------------|
| <b>Error Amplifier</b>                                 |  |   |           |                             |                          |
| $I_{COMP1}$ , $I_{COMP2}$                              | COMP Output Source Current   | $V_{FB1} = V_{FB2} = 1V$ , $V_{COMP1} = V_{COMP2} = 1V$   | 90        | 40                          | $\mu A$<br>$\mu A(\min)$ |
| $I_{COMP1}$ , $I_{COMP2}$                              | COMP Output Sink Current   | $V_{FB1} = V_{FB2} = 1.4V$ , $V_{COMP1} = V_{COMP2} = 0.2V$   | 60        | 40                          | $\mu A$<br>$\mu A(\min)$ |
| <b>Voltage References and Linear Voltage Regulator</b> |  |   |           |                             |                          |
| $V_{BG}$   | Bandgap Voltage  |   | 1.238     |                             | V                        |
| $V_{REF}$  | Reference Voltage  | $0.01 \text{ mA } I_{REF} \text{ 5 mA Source, } V_{LIN} \text{ 6V}$                                   | 2.5       | <b>2.45</b><br><b>2.55</b>  | V<br>V(min)<br>V(max)    |
|  |  | $0.01 \text{ mA } I_{REF} \text{ 5 mA Source, } V_{LIN} \text{ 6V } - 40 \text{ } T_J \text{ } + 125$ | 2.5       | <b>2.45</b><br><b>2.555</b> | V(min)<br>V(max)         |
| $V_{LIN}$  | Output Voltage of the Linear Voltage Regulator                               | $6V \text{ } V_{IN} \text{ 30V, } 0 \text{ mA } I_{LIN} \text{ 25 mA}$                                | 5         | <b>4.6</b><br><b>5.4</b>    | V<br>V(min)<br>V(max)    |
| $V_{UVLO}$   | Undervoltage Lockout Threshold   | (Note 11)   | 4.0       | <b>3.6</b><br><b>4.4</b>    | V<br>V(min)<br>V(max)    |
|  |  | (Note 11)<br>$- 40 \text{ } T_J \text{ } + 125$   | 4.0       | <b>3.6</b><br><b>4.42</b>   | V(min)<br>V(max)         |
|  | LIN-to- $V_{OUT}$ Switch-Over Threshold                                      | $V_{OUT}$ taken at CSL1   | 4.8       |                             | V                        |
| <b>Logic Inputs</b>                                    |  |   |           |                             |                          |
| $V_{IH}$   | Minimum High Level Input Voltage (SD, ON/OFF1, ON/OFF2, and SYNC)            |   |           | <b>2.4</b>                  | V(min)                   |
|  |  | $- 40 \text{ } T_J \text{ } + 125$  |           | <b>2.45</b>                 | V(min)                   |
| $V_{IH}$   | Minimum High Level Input Voltage (2NDFB/FPWM)                                |   |           | <b>2.6</b>                  | V(min)                   |
| $V_{IL}$   | Maximum Low Level Input Voltage (SD, ON/OFF1, ON/OFF2, SYNC, and 2NDFB/FPWM) |   |           | <b>0.8</b>                  | V(max)                   |
|  | Maximum Input Leakage Current (SD, ON/OFF1, ON/OFF2, and SYNC)               | Logic Input Voltage 0 or 5V   | $\pm 0.1$ |                             | $\mu A$                  |

**Note 1:** 特記のない限り、電圧はすべて GND ピンおよび PGND ピンに対する電位です。

**Note 2:** 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格とは、デバイスが正常に機能する条件をいいますが、特定の性能リミット値を保証するものではありません。保証される規格および試験条件については、「電気的特性」を参照してください。

**Note 3:** 絶対最大消費電力は、周囲温度により異なります。883mW という定格値は、 $P_{max} = (T_{Jmax} - T_A) / \theta_{JA}$  の式の  $T_{Jmax}$ 、 $T_A$ 、および  $\theta_{JA}$  にそれぞれ 150、70、90.6 /W の値を代入して得たものです。ここで、 $P_{max}$  は絶対最大消費電力、 $T_{Jmax}$  は絶対最大接合部温度、 $T_A$  は周囲温度、 $\theta_{JA}$  はパッケージの接合部 - 周囲熱抵抗です。 $\theta_{JA}$  の 90.6 /W は、28 ピン TSSOP パッケージに放熱用のランドを設けないワーストケース条件での値です。放熱用のランドを設ければ、より大きな電力を安全に消費させることができます。周囲温度が 70 以上の場合、絶対最大消費電力は 1 につき 11.04mW の割合で低減させる必要があります。LM2640 は、接合部温度が約 150 まで動作します。

**Note 4:** プラスチック小型パッケージのハンダ付けの詳細については、ナショナルセミコンダクター社発行の『Packaging Databook』を参照してください。

**Note 5:** ESD テストには、100pF のコンデンサから 1.5k を通じて各ピンへ放電する人体モデルが使用されました。

**Note 6:** 代表値は、 $T_A = T_J = 25$  の条件で求めた測定データの中央値です。代表値は保証されません。

**Note 7:** リミット値はすべて保証されます。室温リミット値がある電気的特性はすべて、 $T_A = 25$  で製造時にテストされます。温度の上下限値はすべて、製造工程および温度のばらつきと電気的特性との相関関係を把握し、統計的工程管理を適用することによって保証されています。

**電気的特性 (つづき)**

- Note 8:** 2 回路のコントローラが共にオンしているが、スイッチングしていない状態です。IN、CSL1、CSH1、CSL2、および CSH2 から本 IC へ流れ込む電流を測定しています。CSL1 および CSH1 へ流れ込む電流には、10V から 5V へのスイッチングによる電圧変換をエミュレートするため、0.50 が掛けられています。CSL2 および CSH2 へ流れ込む電流には、10V から 3.3V へのスイッチングによる電圧変換をエミュレートするため、0.33 が掛けられています。そして乗算後、5 つの電流値が合計されます。CSL1 入力電位の電位は、LIN から  $V_{OUT}$  への切り替え (スイッチ・オーバ) スレッシュホールドが先高いため、IC への入力電流のほとんどは CSL1 入力から流れ込みます。
- Note 9:** 2 回路のスイッチング・コントローラが共にオフしている状態です。5V、50mA のリニア・レギュレータ (LIN の出力) と 2.5V 高精度リファレンス電圧 (REF の出力) はオンしています。
- Note 10:** 2 回路のスイッチング・コントローラと 2.5V 高精度リファレンス電圧がオフしている状態です。5V、50mA のリニア・レギュレータはオンしています。
- Note 11:** 5V、50mA のリニア・レギュレータ (LIN の出力) の電圧がこのスレッシュホールドに達するまで、コントローラはオフしています。

ブロック図

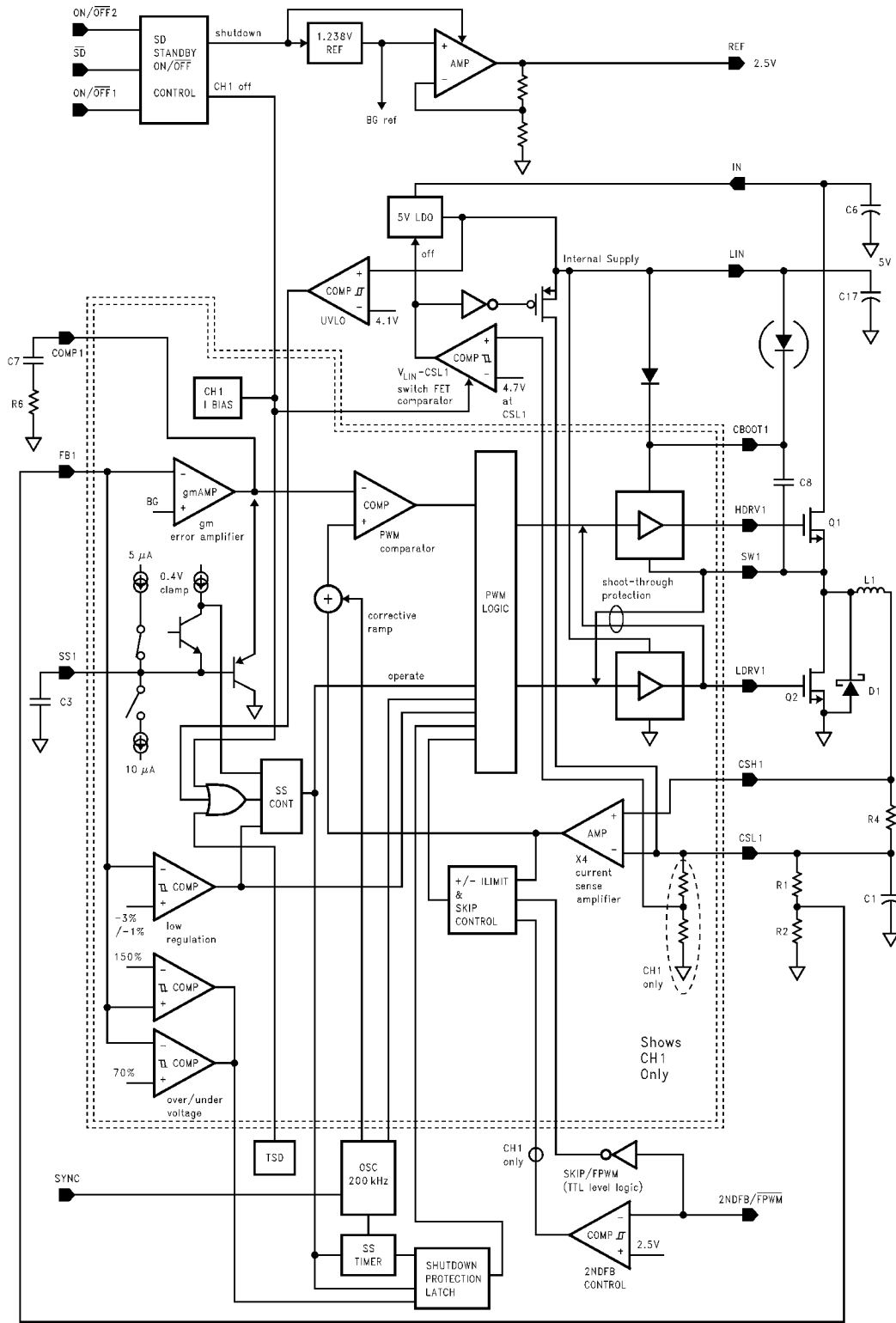
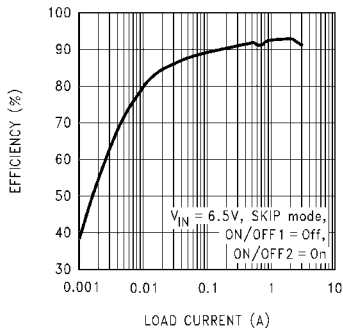


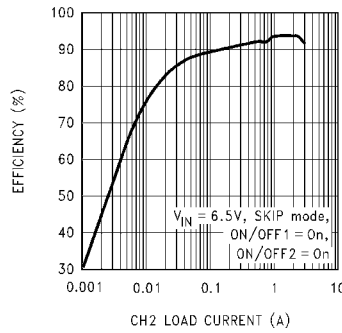
FIGURE 3. LM2640 Block Diagram

代表的な性能特性

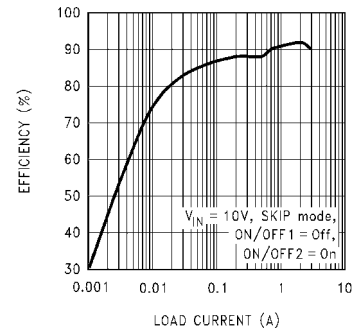
Efficiency vs Load Current



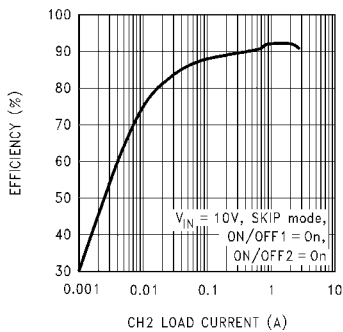
Efficiency vs Load Current



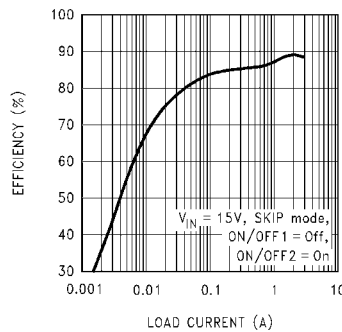
Efficiency vs Load Current



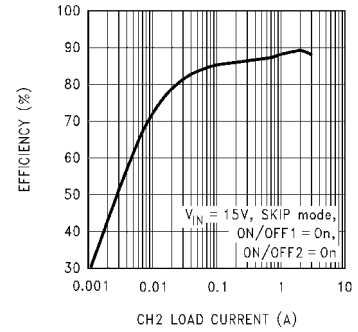
Efficiency vs Load Current



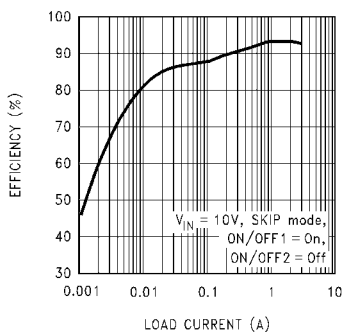
Efficiency vs Load Current



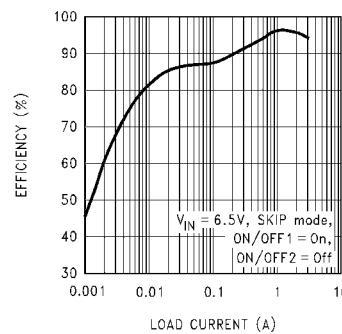
Efficiency vs Load Current



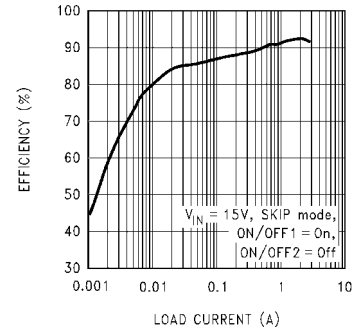
Efficiency vs Load Current



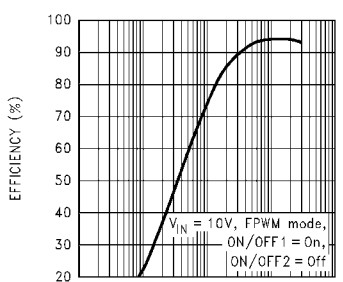
Efficiency vs Load Current



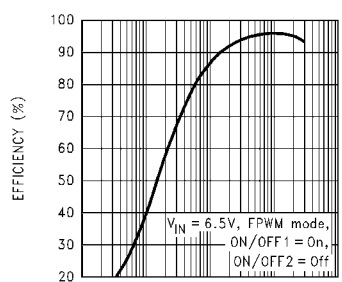
Efficiency vs Load Current



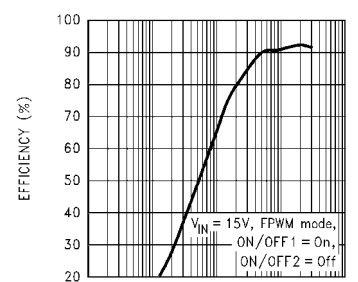
Efficiency vs Load Current



Efficiency vs Load Current

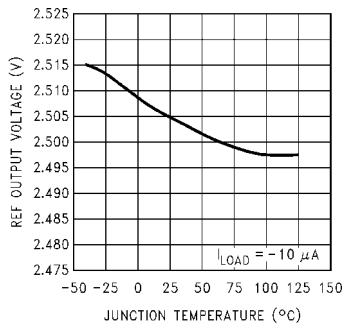


Efficiency vs Load Current

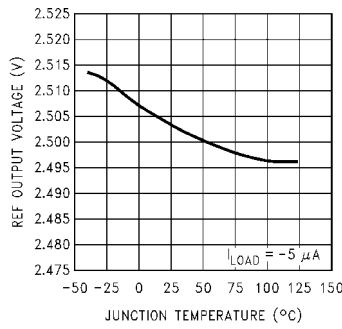


代表的な性能特性 (つづき)

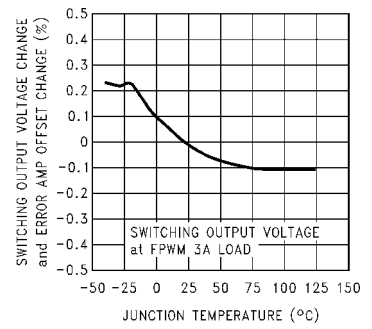
REF Output Voltage



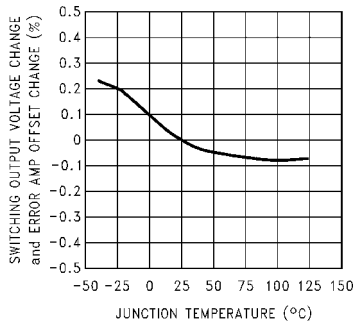
REF Output Voltage



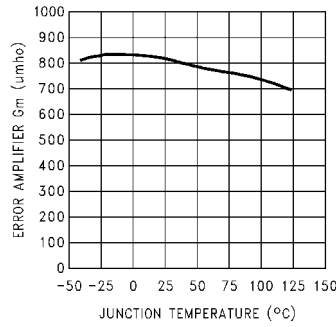
Normalized Switching Output Voltage vs Junction Temperature



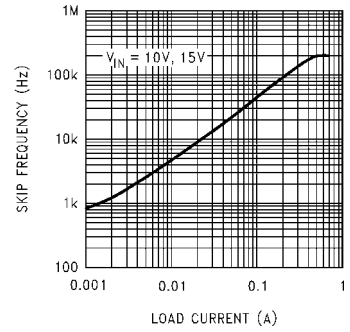
Normalized Error Amplifier Offset vs Junction Temperature



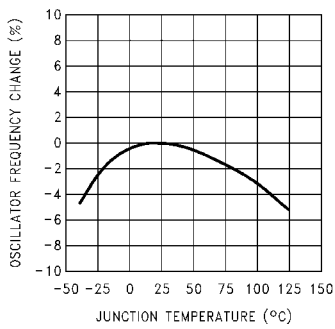
Error Amplifier Gm vs Junction Temperature



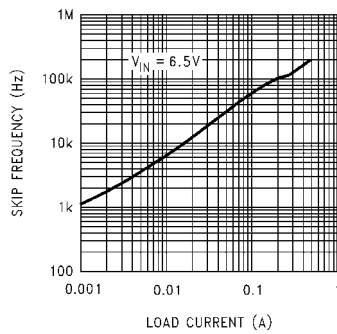
CH1 Skip Frequency vs Load Current



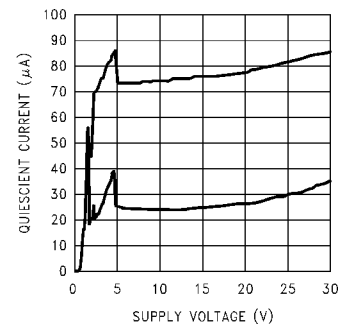
Normalized Oscillator Frequency vs. Junction Temperature



CH1 Skip Frequency vs Load Current



Shutdown Quiescent Current And Standby Quiescent Current vs Supply Voltage



## 動作原理

### カレントモード・コントローラの基本動作

エラー・アンプ、電流検出アンプ、および PWM コンパレータで構成される主制御ループによって、出力電圧が一定の値に保たれます (Figure 3 のブロック図を参照)。

LM2640 コントローラには、コントローラが固定周波数で動作する強制パルス幅変調 (FPWM) と、軽負荷時の効率を向上させるために出力負荷が軽くなるとコントローラの周波数が低下するパルス・スキッピング・モードの、2 種類の主動作モードがあります。

### FPWM モード動作

FPWM ピンを LOW にプルダウンすると、強制パルス幅変調 (FPWM) と呼ばれる動作モードになります。このモードでは、LM2640 は出力負荷に関係なく常に一定の周波数で動作します。動作サイクルは次のようになります。

各クロック・サイクルの先頭でハイサイド FET スイッチがオンし、インダクタに電流を流します。インダクタ電流は次第に増加し、センス抵抗で電圧降下が発生し、この電圧が電流検出アンプによって増幅されます。

この電流検出アンプからの電圧信号は PWM コンパレータの入力に印加され、エラー・アンプによってセットされた制御レベルと比較されます。電流センス信号がこの制御電圧に達すると、PWM コンパレータはドライバ・ロジックをリセットし、この結果、ハイサイド FET スイッチがオフします。

ローサイド FET スイッチは、ある遅延時間後にオンします。この遅延時間は、次のどちらか短い方になります。

- (a) SW ピンの電圧が 0 になるまでの時間 (この電圧はシュートスルー保護回路が検知します)。
- (b) 最大遅延のプリセット値である 100ns。

非常に負荷の軽い状態 (FPWM モード) で動作しているときは、固定周波数モードの動作を維持するために、インダクタ電流がローサイド FET スイッチを逆方向に流れる必要があります。そのため、FPWM モードになっている間 (すなわち、FPWM ピンが LOW 状態になっている間) はいつも、内蔵のゼロ・クロス検出器が無効になります。

なお、FPWM ピンが HIGH になっていると (動作は次項を参照)、インダクタ電流が 0 に下がるたびにゼロ・クロス検出器はローサイド FET スイッチをオフします (インダクタ電流が逆方向に流れないようにするため)。

### パルススキッピング・モード動作

FPWM ピンを HIGH にプルアップすると、軽負荷時に LM2640 がパルススキッピング・モードで動作し、出力負荷が減少するに連れてスイッチング周波数が低下します。出力負荷電流が十分に流れていれば、本コントローラは前項で述べた固定周波数モードで動作します。

パルススキッピングを行うと、スイッチング周波数が低下してスイッチング損失が減少するため、軽負荷時の効率が向上します。固定周波数動作からパルススキッピング動作へ移行するのは、インダクタの電流が減少し、電流センス抵抗 (R4 または R13) の電圧降下が 25mV 未満に下がったときです。

パルススキッピング・モードでは、フィードバック・ピンの電圧が基準電圧より先下がった後の、最初のクロック・サイクルの先頭でハイサイド FET スイッチがオンします。ハイサイド FET スイッチは、電流センス抵抗の両端電圧が 25mV に達するまでオンし続けます (その後オフします)。

### ランプ補償

すべてのカレントモード・コントローラは、低調波発振を防ぐためにランプ補償を行う必要があります。LM2640 にはこの補償回路が内蔵されています。この内蔵の補償回路は、 $R_{SENSE}$  値が 25m $\Omega$ 、インダクタの値が 10 $\mu$ H、最大出力電圧が 6V であると仮定しています。

発振を防ぐためには、補償ランプのスロープ M が、電流検出アンプの出力電圧波形の最大降下スロープと等しくなければなりません。スロープ M と外付け部品との関係は、次式で与えられます。

$$M_{COMP} = M_{CS AMP (max)} = N \times R_{SENSE} \times V_{OUT (max)} / L$$

ここで、

$M_{COMP}$  は、補償ランプのスロープ、  
 $M_{CS AMP (max)}$  は、電流検出アンプの出力における電圧の最大降下スロープ、

N は、電流検出アンプの利得、

$R_{SENSE}$  は、電流検出抵抗の値、  
 $V_{OUT (max)}$  は、最大出力電圧、  
 L は、出力インダクタのインダクタンス値です。

$R_{SENSE}$  は分子、L は分母にありますので、これら 2 つの値はスロープに影響を与えることなく同じ割合で増減できることに注目してください。

負荷電流値が大きくなるほど、 $R_{SENSE}$  に選ぶ値を小さくします。ランプ補正を適正な状態で保持するために、出力インダクタのインダクタンス値は同じ割合で減少させてください。

## アプリケーション情報

### トランジェント応答の改善

出力電圧が公称値の 97% を下回ると、低電圧レギュレーション (LREG) コンパレータが作動して、出力が公称値に戻るまでハイサイド FET スイッチを連続的にオンします。この間、ローサイド FET スイッチはオフしたままとなります。

この動作により、出力が公称値に戻るまでエラー・アンプと PWM コンパレータがバイパスされ、ハイサイド・スイッチがオンになるので、トランジェント応答が改善されます。この機能は、立ち上げ時は無効になっています。

### ハイサイド・ゲート駆動のブースト

ハイサイド FET スイッチに使用するゲート駆動電圧を生成するために、「フライング・ブートストラップ・コンデンサ」が使われます。このブートストラップ・コンデンサは、ローサイド FET スイッチがオンの間、内部電源とダイオードを使用して約 5V まで充電されます。ハイサイド FET スイッチがオンすると、ソース側が入力電圧近くまでプルアップされます。このとき、ブートストラップ・コンデンサ両端の電圧がゲート駆動電圧を上昇させるため、ゲートはソース側よりも 4.3V 以上高い電圧で駆動されることとなります。

### 基準電圧

内部のバンドギャップ基準電圧を使用して 2.5V の基準電圧を生成します。この電圧は REF ピンに出力されます。電流が 5mA 以下である限り、REF ピン電圧は全動作温度範囲にわたり  $\pm 2\%$  の許容誤差が保証されます。

REF ピンにはバイパス・コンデンサは不要ですが、使用すればノイズが減少します。

## アプリケーション情報 (つづき)

### 5V LIN 出力

LM2640 には 5V/50mA の LDO レギュレータが内蔵され、その出力が LIN ピンに接続されています。これは LDO レギュレータなので、安定性を維持するためには外付けコンデンサが必要です。安定性を確保するためには、静電容量が 4.7µF 以上で ESR がおよそ 100mΩ ~ 3Ω のコンデンサが必要です。高品質の固体タンタル・コンデンサを推奨します。セラミック・コンデンサは ESR が低すぎるので使用できません。低温で動作させる必要がある場合は、実際の稼働条件の温度範囲全域において、ESR が安定性の確保に必要な範囲にあるコンデンサを選定する必要があります。

この LDO レギュレータの電流制限値は約 85mA に設定されていますので、約 50mA までの負荷に使用できます (本 IC の総消費電力がその最大値を超えない場合)。

保証される規格は、負荷電流が 25mA までの全動作温度範囲にわたる  $V_{LIN}$  のワーストケースの値です (「電気的特性」を参照)。 $I_{LIN} = 25mA$  から  $I_{LIN} = 50mA$  に変化したときの  $V_{LIN}$  出力電圧の変化量を見積る場合、約 -30mV の負荷による変動量を見込みます (代表値のみであり、保証されません)。この  $V_{LIN}$  の減少量は、負荷電流の増加に直接比例します。

最大許容電流の 50mA には、ゲート駆動回路に流れる電流も含まれていることに注意してください。そのため、LIN ピンから利用できる最大電流は、50mA からゲート駆動回路が内部で消費する電流を差し引いたものとなります。

スイッチング出力ごとにゲート駆動回路が消費する電流は、次式で計算できます。

$$I_{GD} = 2 \times Q \times F_{OSC}$$

ここで、

$I_{GD}$  は、 $V_{LIN}$  から供給されるゲート駆動電流、  
 $Q$  は、選定した FET が必要とするゲート・チャージ (FET のデータシートのゲート容量特性を参照)、  
 $F_{OSC}$  は、スイッチング周波数です。

例：「代表的なアプリケーション回路」に示すように、LM2640 と組み合わせて使用する FET が NDS8410 の場合、ゲートのオン電圧 ( $V_{GS}$ ) は  $5V - V_{DIODE} = 4.3V$  です。NDS8410 のデータシートによると、 $V_{GS}$  がこの値のときのゲート容量はゲート・チャージ特性図から約 24nC であることがわかります。

スイッチング周波数が 200kHz であるとして、スイッチング出力 1 回路ごとに消費するゲート駆動電流は次のとおりです。

$$\begin{aligned} I_{GD} &= 2 \times Q \times F_{OSC} \\ &= 2 \times (24 \times 10^{-9}) \times (2 \times 10^5) \\ &= 9.6 \text{ mA} \end{aligned}$$

両方の出力がスイッチングしている場合、流れる総ゲート駆動電流はこの値の 2 倍 (19.2mA) になります。

なお、スイッチング出力 #1 の電圧が 4.8V 以上の場合、内部のゲート駆動電流は出力から供給されます (すなわち、50mA をすべて LIN ピンから利用できる)。

### SYNC ピン

200kHz の基本動作周波数は、SYNC ピンと外部の CMOS または TTL クロックを使用して、最高 400kHz まで上げることができます。同期パルスのパルス幅は 200ns 以上必要です。

同期機能を使用しない場合は、誤ってトリガすることがないように、SYNC ピンを LIN ピンまたはグラウンドに接続してください。

### 電流制限回路

LM2640 は、サイクル単位で出力電流を監視する内蔵の電流制限コンパレータによって、過大な出力電流による損傷から保護されます。出力検出抵抗の両端に生じる電圧の絶対値が 100mV (正または負電圧) を超えると、電流制限回路が働きます。

検出された電圧が 100mV を超えている場合は、ハイサイド FET スイッチがオフします。一方、検出された電圧が -100mV 未満まで低下している場合は、ローサイド FET スイッチがオフします。なお、電流制限回路が働くほど大きな出力電流が流れると出力電圧が低下することがあり、その場合はアンダーボルテージ・ラッチオフ状態になります (次項を参照)。

### アンダーボルテージ / オーバボルテージ・プロテクション

LM2640 には、出力電圧が低すぎる (UV) か高すぎる (OV) 場合に働く保護回路が内蔵されています。UV または OV のいずれかの異常状態になると、LM2640 はラッチオフしてハイサイド FET がオフし、ローサイド FET はオンします。

出力電圧が公称値の 70% 未満まで低下すると、アンダーボルテージ・コンパレータが LM2640 をラッチオフします。通常の動作へ戻すためには、本デバイスの電源をいったん切つてから再び供給します。

過大な出力電流によって出力電圧が低下した場合でも、UV ラッチによって保護されます。立ち上げ時は、UV ラッチ回路は無効になっています。

出力電圧が公称値の 150% を超えると、オーバボルテージ・コンパレータが LM2640 をラッチオフします。上記と同様に電源をいったんオフしてからオンすると、通常の動作に戻ります。

OV ラッチは、ハイサイド FET スイッチ不良 (FET がショートし、入力電圧がそのまま出力される状態) による損傷から負荷を保護できないので注意してください。

このような障害時に負荷を保護するには、電源リードにヒューズを取り付けてください。OV ラッチが機能している間、ローサイド FET スイッチはオンしているので、FET とヒューズの容量が適切であれば、ヒューズが切れます。

### ソフトスタート機能

内蔵の 5µA 電流源が接続されたソフトスタート・ピンを使用すると、LM2640 のターンオン時間をプログラムできます。SS ピンへコンデンサを接続すると、SS ピンの電圧は電源オンから直線で上昇します。この電圧は、FET スイッチのパルス幅制御に使用されません。

パルス幅は非常に狭い状態から始まり、SS ピンの電圧が約 1.3V になるまで直線で増加します。この時点から出力が公称値に達するまで、パルス単位の電流リミッタがパルス幅を制御します (その後、PWM カレントモード制御ループが制御を引き継ぐ)。

LM2640 には (発振器の周波数を基準とする) デジタル・カウンタが内蔵され、ソフトスタート (SS) 期間を決定します。割り当て可能な最大 SS 期間は、発振器クロックの 4096 カウントです。つまり、SS 期間は発振器の周波数によって変化します。

$$\text{最大許容 SS 期間} = 4096 / F_{OSC}$$

4096 カウントの期間に出力電圧が公称値の -1% 以内に達しない場合、本デバイスはラッチオフされます。通常動作に戻すには、電源をいったんオフしてからオンにする必要があります。

### 最小パルス幅

入力電圧が上昇すると、パルス幅は狭くなります。パルス幅が 350ns を下回ると、スイッチング毎のパルス幅が一定でなくなり、スイッチング波形にジッタが発生する場合があります。しかし、レギュレータの安定性や出力電圧精度に影響しません。

## アプリケーション情報 (つづき)

### 始動時の諸問題

LM2640 は、デジタル・カウンタと  $V_{OUT}$  を監視しているコンパレータからなるアンダーボルテージ・プロテクション回路を 1 個内蔵しています。パワー ON 時、入力電圧が約 3V に達したところでこのカウンタがクロック・サイクルの計数を始めます。出力電圧が公称値の 1% 以内に上がる前にカウント数が 4096 サイクルに達すると、アンダーボルテージ状態にラッチオフされます。

この保護機能の目的は、出力がグラウンドに短絡した場合など、過負荷状態になったレギュレータをオフにすることです。しかし、このアンダーボルテージ (UV) ラッチ機能は、回路が正しく設計されていないと、始動時にさまざまな問題を引き起こすおそれがあります。以下の 2 つの項では、この種の問題を避ける方法について述べます。

### 入力電圧の立ち上がり時間

入力電圧の立ち上がり時間が長すぎると、LM2640 はアンダーボルテージ状態にラッチオフされます。この問題を避けるためには、クロック数が 4096 サイクルを過ぎるより先に出力電圧が規定値に安定するよう、十分な速さで入力電圧が立ち上がらなければなりません。スイッチング周波数が 300kHz の場合、4096 サイクルは 13.6 ミリ秒で完了します。

実際には、確実に始動するよう配慮されていれば、 $V_{IN}$  の立ち上がり時間が 4096 クロック・サイクルという制限値に達することはありません。 $V_{IN}$  の立ち上がり時間は、電源コンバータがスイッチングを始めて入力コンデンサからエネルギーを放電するときの負荷電流の影響も受けることに注意してください。これは電圧を下げる原因となります。入力コンデンサの諸要件については次の項で詳しく述べます。

始動時におけるこの種の問題は、出力電圧が高いときほど生じ易いので注意が必要です。それは、高い出力電圧に安定するには、そのぶん入力電圧も高い電圧まで立ち上がらなければならないからです。つまり、入力電圧の  $dV/dt$  の速度が出力電圧の  $dV/dt$  より先速くなければいけません。また、推奨出力電圧の限界値である 6V を超えないようにしてください。

### 入力コンデンサ

入力コンデンサの容量と種類を最適に選定すれば、レギュレータは問題なく始動できます。その理由は、レギュレータがスイッチングを始めるとき、入力コンデンサが電源コンバータのエネルギー源として働くからです。通常、電源コンバータが制御を開始すると、入力電圧 (入力コンバータの両端電圧) が上昇の途中で急激に落ち込むこととなります。入力コンデンサの容量が小さすぎると ESR が大きすぎると、入力電圧の上昇速度が遅くなるため、内蔵のデジタル・カウンタが 4096 サイクルを数え終わるまでに出力電圧が規定値に安定できず、その結果アンダーボルテージ状態としてラッチオフされます。

始動時のこの種の問題を防ぐには次のようになります。

1. 静電容量が大きく ESR の低い入力コンデンサを選択してください。高周波スイッチング回路用に設計されている固体タンタル・コンデンサは、通常費用性能比にすぐれ、低温でも ESR がきわめて低く保たれているのでお勧めします。セラミック・コンデンサの ESR も全温度範囲でかなり低いですが、十分な静電容量が得られるよう、X5R/X7R の誘電体タイプを使用する必要があります。Z5U タイプ、Y5F タイプは不向きです。

POSCAP、OSCON など新しい電解コンデンサや高分子電解コンデンサの中には、入力コンデンサとして使用できるものもあります。ただし、こうしたコンデンサの ESR は温度が 0 より低いと極端に大きくなることがあるため、実際の稼働温度が低い場合は注意する必要があります。アルミ電解コンデンサの大半は、稼働温度が 0 より低いところでは使用できません。低温で動作させる必要がある場合は、選択したコンデンサの ESR 値をよく調べてください。

2. スwitching 電流が流れる配線パターンインダクタンス成分が大きいとさまざまな問題が生じるおそれがあるため、入力コンデンサはスイッチング FET の 1cm 以内のところに配置してください。

### ループ補償

安定した動作と良好なトランジェント応答を得るには、LM2640 を適切に補償する必要があります。どの制御ループでも同じですが、補償を最適化し、安定した動作に必要な位相マージンを確保しながら最大の帯域幅が得られたときに、性能は最高になります。

LM2640 では一般に、ループ帯域幅 (ループ利得が 1 である周波数として定義される) が  $F_{OSC}/10$  から  $F_{OSC}/5$  の範囲のときに最高の性能が得られます。

ループ安定度を検討するときは、次式でおおよその周波数がわかり、高周波域のポール  $f_p(HF)$  の存在に注意しなければなりません。

$$f_p(HF) \sim F_{OSC}/2 \times Q_S (Q_S < 0.5 \text{ の場合})$$

ここで、

$$Q_S = \frac{2}{\pi \left( 1 + 2 \left( \frac{6 - V_{OUT}}{V_{IN}} \right) \right)}$$

$Q_S$  を概算するとわかるとおり、 $f_p(HF)$  の周波数が最も高くなるのは  $V_{IN}$  が最大のときです。また、 $f_p(HF)$  の周波数は最低でほぼ  $F_{OSC}/10$  となります ( $V_{IN} = 4.5V$  で  $V_{OUT} = 1.8V$  のとき)。

前述のとおり、ポール  $f_p(HF)$  の位置はほぼ  $F_{OSC}/10$  から  $F_{OSC}/4$  の範囲に入ります。このポールは、ユニティ・ゲインのクロスオーバー周波数に近いことが多く、補償せずに放置すると位相マージンが大幅に減少します。幸いにも、出力コンデンサの ESR がゼロを形成し、この位置が  $f_p(HF)$  の周波数に非常に近いことが多いため、とすれば発生する位相遅れを打ち消す効果を持っています。このことから、出力コンデンサは慎重に選択する必要があります。

LM2640 のループ補償は、ほとんどの場合エラー・アンプの出力からグラウンドへの R-C 回路網で行います (Figure 4 参照)。これは相互コンダクタンス (Gm) 増幅器であるので、非常に高い入力インピーダンスを持っています (160k )。

## アプリケーション情報 (つづき)

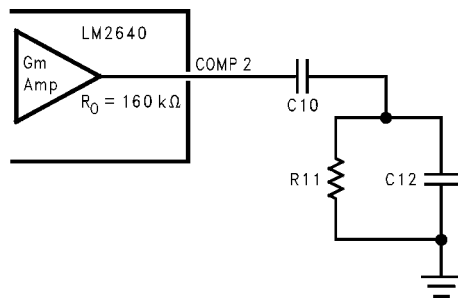


FIGURE 4. Typical Compensation Network

ここに示す部品は、以下の式のようにループ利得にポールとゼロを追加します。

C10 が形成するポールの周波数は次のとおりです。

$$f_p(C10) = 1 / [2 \times C10 (R11 + 160k)]$$

C12 が形成するポールの周波数は次のとおりです。

$$f_p(C12) = 1 / [2 \times C12 (R11 \parallel 160k)]$$

R11 が形成するゼロの周波数は次のとおりです。

$$f_z(R11) = 1 / [2 \times R11 (C10 + C12)]$$

出力コンデンサは、ループにポールとゼロの両方を形成します。

$$f_p(C_{OUT}) = 1 / [2 \times R_L \times C_{OUT}]$$

$$f_z(ESR) = 1 / [2 \times ESR \times C_{OUT}]$$

ここで、 $R_L$  は負荷抵抗、ESR は出力コンデンサの等価直列抵抗です。

各補償部品の働きは、Figure 5 に示す LM2640 用アプリケーションの代表的なループ利得図を定性的に検討することで説明できます。

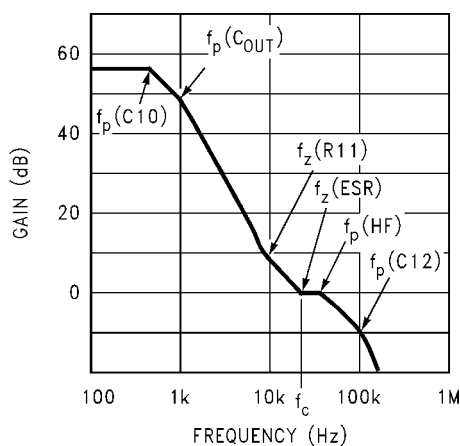


FIGURE 5. Typical Loop Gain Plot

C10 と R11 はそれぞれポールとゼロを形成します。C10 の値を変化させると、ポールとゼロの両方の周波数が移動します。R11 を変化させるとゼロが移動しますが、ポールには大きな影響を与えません。

C10 のポールは一般にドミナント・ポールと呼ばれ、その主な働きはループ利得をロールオフさせ、帯域幅を減少させることです。

R11 のゼロは、位相を戻して、低周波域の 2 つのポールによる位相遅れを補正するために必要です。このゼロがなければ、これら 2 つのポールによってユニティ・ゲインのクロスオーバー周波数で -180 の位相シフトが発生し、明らかに不安定になります。ユニティ・ゲインのクロスオーバー周波数を  $f_c$  として、 $f_z(R11)$  の周波数が  $f_c/4$  から  $f_c$  の範囲に入るよう R11 を選択すると、一般に最良の結果が得られます。

出力コンデンサ (と負荷抵抗  $R_L$ ) は、 $f_p(C_{OUT})$  で示すポールを形成します。このポールの周波数は  $R_L$  によって変化しますが、ループ利得もそれに比例して変化するため、ユニティ・ゲインのクロスオーバー周波数はもともと  $R_L$  の値に関係なく一定です。

C12 を使用してもう 1 つのポールを形成させることができますが、ほとんどの場合、COMP ピンの高周波スイッチング・ノイズのバイパスに使われます。多くのアプリケーションでは、このコンデンサは不要です。

C12 を使用する場合、そのポールの周波数が  $F_{OSC}/2$  から  $2F_{OSC}$  の範囲に入るとすると最良の結果が得られます。このようにすると、スイッチング・トランジェントによる高周波ノイズがバイパスされますが、ユニティ・ゲインのクロスオーバー周波数でわずかながら位相遅れが発生します。

$C_{OUT}$  の ESR (と  $C_{OUT}$  の容量) によってゼロ  $f_z(ESR)$  が形成されますが、この周波数は一般に 10kHz から 50kHz の間にあります。このゼロは非常に重要です。高周波域のポール  $f_p(HF)$  による位相遅れを打ち消すからです。そのため、容量と ESR が適切な  $C_{OUT}$  を選択して、このゼロを  $f_c$  の近く (一般に  $f_c/2$  から  $f_c$  の間) に配置することが重要になります。

一例として、「代表的なアプリケーション回路」に示す 3.3V 出力の回路のループ利得図を解析してみます。計算に使用する値は次のとおりです。

$$V_{IN} = 12V$$

$$V_{OUT} = 3.3V @ 4A$$

$$C_{OUT} = C14 + C16 = 200\mu F$$

$$ESR = 60m (1 \text{ つあたり}) = \text{合計 } 30m$$

$$F_{OSC} = 200kHz$$

$$f_p(HF) \sim 40kHz$$

$$R13 = 20m$$

$$L2 = 10\mu H$$

$$R_L = 0.825$$

$$DC \text{ 利得} = 55dB$$

補償用部品の値は  $C10 = 2200pF$ 、 $R11 = 8.2k$  となり、 $C12$  は使用しません。このデータを使ってポールとゼロを計算します。

$$f_p(C10) = 1 / [2 \times C10 (R11 + 160k)] = 430Hz$$

$$f_z(R11) = 1 / [2 \times R11 (C10 + C12)] = 8.8kHz$$

$$f_p(C_{OUT}) = 1 / [2 \times R_L \times C_{OUT}] = 960Hz$$

$$f_z(ESR) = 1 / [2 \times ESR \times C_{OUT}] = 27kHz$$

$$f_p(HF) \sim 40kHz$$

これらの値を使用して計算した利得図を Figure 6 に示します。

## アプリケーション情報 (つづき)

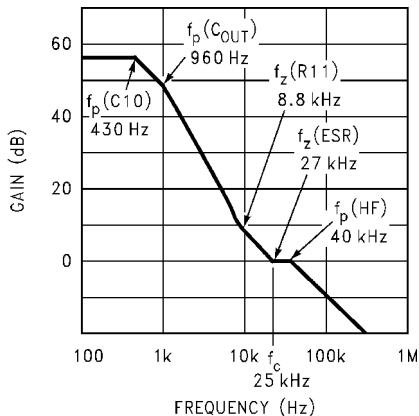


FIGURE 6. Calculated Gain Plot for 3.3V/4A Application

図を見ると、ユニティ・ゲインのクロスオーバー周波数  $f_c$  が 25kHz 付近にあることがわかります。この値を使用してこの点の位相マージンを計算すると、約 84 になります。

この計算の精度を確認するため、ネットワーク・アナライザを使用して回路のベンチ・テストを行いました。利得と位相の測定値を Figure 7 に示します。

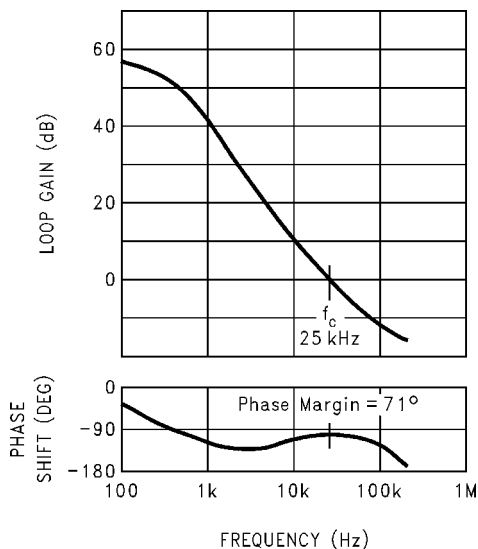


FIGURE 7. Measured Gain/Phase Plot for 3.3V/4A Application

この測定された利得図は、予想した値に非常に近いものになっています。0dB における位相マージンは予想値より少し小さくなっていますが (84 に対して 71)、これは今回の単純化した解析では、高周波域のポールによる位相遅れを考慮していなかったため、予想されたことです。

25kHz の帯域幅で 70 の位相マージンというのは精度の高い値であり、今回の  $V_{IN}$ 、 $V_{OUT}$ 、インダクタ、および  $R_L$  の値の組合せで、最適補償が行われることがわかります。

## 安定度の最適化

帯域幅と位相マージンの両方を測定するのに最適なツールは、ネットワーク・アナライザです。しかしこれを利用できない場合、ループ安定度をうまく測定する簡単な方法としては、最小値から最大値まで出力負荷電流をステップ的に変化させ、出力電圧のトランジェントを観測するという方法があります。すぐれた位相マージン (> 50) を持つ設計であれば、出力電圧がトランジェント後に公称値へ戻る際にリングングが発生しないのが普通です。

ただし、レギュレータを安定させるために、安定度 (位相マージン) が最適である必要はありません。前項で解析した設計で、位相マージンが約 35 まで大幅に減少するように R11 と C10 を変更して補償をやり直し、ステップ応答を再テストしてみました。出力波形は、公称値への復帰直後に、少しリングングが見られますが、それを除けばまったく安定しています。

多くの場合、「代表的なアプリケーション回路」に示す補償部品で、良好な特性が得られます。位相マージンの最適化を支援するために、以下のガイドラインでは各種部品の変更に伴う影響を示しています。

**C<sub>OUT</sub>:** C<sub>OUT</sub> の容量を増加すると、ポール  $f_p(C_{OUT})$  の周波数が低くなり、ループ帯域幅が減少します。ループ帯域幅が広すぎて (> F<sub>OSC</sub>/5)、高周波域のポールがユニティ・ゲインのクロスオーバー周波数に近すぎる場合は、C<sub>OUT</sub> を大きくする (位相マージンを拡大する) と好都合です。

**C<sub>OUT</sub> の ESR:** ESR は、ゼロ  $f_z(ESR)$  を形成し、ユニティ・ゲイン周波数近くの位相遅れを打ち消すために必要です。高 ESR のコンデンサは、ゼロの周波数が低くなりすぎてループ帯域幅が広くなりすぎるので、使用できません。

**R11/C10:** これらはポールとゼロを形成します。C10 の値を変えると、ポールとゼロの両方の周波数が変化します。このため、ポールとゼロの周波数がいっしょに上下するので、C10 の値を変更してもループ帯域幅には大きな影響がありません。

R11 の値を変化させるとゼロ  $f_z(R11)$  の、周波数上の位置が移動しますが、C10 のポールはそれほど移動しません (G<sub>m</sub> アンプの出力インピーダンス 160k に対して R11 がはるかに小さいため)。ゼロのみが移動するので、これによって帯域幅と位相マージンの両方が影響を受けます。このことから、ゼロによる位相進みを最大にするには、R11 を変更すれば簡単に行えることがわかります。 $f_z(R11)$  が  $f_c/4$  から  $f_c$  ( $f_c$  はユニティ・ゲインのクロスオーバー周波数) の範囲にあると、一般に最良の結果が得られます。

## 設計手順

この項では、外付け部品を選択するうえでのガイドラインを述べます。

## インダクタの選択

インダクタを選択するうえで、最も重要なパラメータはインダクタンス、定格電流、および直流抵抗です。

## インダクタンス

インダクタの製法は必ずしも同じではなく、インダクタンス値の定義方法もさまざまであることを、まず知っておく必要があります。

また、あらゆるインダクタのインダクタンスは、電流によって減少することに注意が必要です。コアの素材、サイズ、および構造の形式はすべて、インダクタの電流負荷に依存しています。インダクタによっては、インダクタンス曲線が比較的平坦なものもあれば、

## 設計手順 (つづき)

電流が最大のときと最小のときとでインダクタンスが 2 倍以上変化するものもあります。後者の場合、メーカーが表示しているインダクタンスはその最大値であり、アプリケーション中での実際のインダクタンスは、それよりかなり少ないことになります。

スイッチング・コンバータのループ特性はインダクタンス値の影響をある程度受けるので、曲線が平坦なインダクタが望まれます。インダクタンス値の変化が少ないインダクタであれば、負荷電流が変動してもループ帯域幅の変化が少なく済みます。

インダクタのデータシートをよく検討し、アプリケーションに使用する周波数と電流で、選択した部品が希望するインダクタンスを持っているかどうかを確認してください。

## 定格電流

メーカーによってインダクタの定格電流の定義方法が異なっているため、インダクタの選択時に最も混乱する規格です。

インダクタによって、規定されている定格電流が実効値であったり、ピーク値（一般的に実効値の倍数）であったりします。ピーク値で規定されている場合、そのインダクタが飽和時にどのような動作をするかがある程度わかれます。

他の条件が同じであれば、インダクタンスがそれほど低下せず大きなリップル電流に耐えられることから、ピーク定格電流の大きいものが望まれます。

インダクタンス対電流の曲線が比較的平坦な場合、定格電流はインダクタンスが公称値から 10% 下がった点のものであることがあります。電流によってインダクタンスが大きく変動する場合、メーカーから公表されている定格電流は、曲線の「中点」になっています。そのため、アプリケーション内でその値を使用すると、実際のインダクタンス値はこの定格値より小さくなってしまいます。

## 直流抵抗

インダクタで使用されている電線の直流抵抗は電力を消費し、総合的な効率を低下させます。線が太いほど抵抗値は低下しますが、サイズ、重量、および価格が上昇します。インダクタの銅損が最大出力電力の 2% 程度であるのが、ほどよい妥協点です。

## インダクタの選択方法

アプリケーションに必要なインダクタンス値は、次式で求めます。

$$L = \frac{(V_{IN} - V_{OUT}) V_{OUT}}{V_{IN} \times I_{RIPPLE} \times F}$$

ここで、

$V_{IN}$  は、最大入力電圧、

$V_{OUT}$  は、出力電圧、

$F$  は、スイッチング周波数  $F_{OSC}$ 、

$I_{RIPPLE}$  は、インダクタのリップル電流です。一般に、DC 出力電流の約 30% とするのがよいでしょう。

上記の式からは、スイッチング周波数が上昇すると、それに反比例して必要なインダクタンス値が減少することがわかります。当然ながら、動作周波数が高くなると、総電力損失に占めるスイッチング損失の割合が増大するため、効率が低下します。

また、インダクタンスを小さくすると、インダクタのリップル電流が増加します（他の条件が同じ場合）。インダクタを選択するうえで、次のことに留意してください。リップル電流が増加すると FET の伝導損失も増加し、出力リップル電圧をある一定の値に抑えるためには大きな出力コンデンサが必要になります。すなわち、安価なインダクタ（アプリケーションの動作電流でのインダクタンスが小さいもの）を使用しても、他の部分でコストが増加してしまいます。

## 入力コンデンサ

ハイサイド FET がスイッチング動作を行う場合、大きなピーク電流が FET スイッチに供給されるため、 $V_{IN}$  ラインに大きなトランジェントが発生します。十分なピーク電流を供給するには、ハイサイド FET のドレインとグラウンドの間に ESR の小さなコンデンサを接続する必要があります。このコンデンサは、可能な限り FET の近くに配置します（最大距離 = 0.5cm）。

このコンデンサとしては、固体タンタル・コンデンサまたは低 ESR のアルミ電解コンデンサが使用できます。タンタルを使用する場合は、入力電源が供給されたときの投入時サージ電流に耐えられる必要があります。そのためには、メーカーでサージ・テストされ、このようなアプリケーションでの動作が保証されているものを選んでください。

**注意：** サージ・テストされていない一般的な既製品のタンタルを使用する場合、通電中に破裂し、完全にショートしてしまうことがあります。この状態で入力から電流が供給され続けると、コンデンサが発火する恐れがあります。

## 定格電圧

アルミ電解コンデンサでは、アプリケーションの最大入力電圧よりも、定格電圧が少なくとも 25% 以上高い必要があります。

タンタル・コンデンサでは定格を下げる必要があるため、最大入力電圧の約 2 倍の電圧で動作するコンデンサを選択するようにしてください。

## 定格電流

コンデンサには、許容リップル電流が規定されています。アプリケーションで必要な値を求めるには、次式を使用できます。

$$I_{RMS} = I_{OUT} \times \frac{\sqrt{(V_{IN} - V_{OUT}) V_{OUT}}}{V_{IN}}$$

高周波のバイパス用として、 $V_{IN}$  とグラウンドの間に 0.1  $\mu$ F のセラミック・コンデンサを、可能な限り  $V_{IN}$  ピンに近い位置に取り付けることを推奨します。

## 出力コンデンサ

出力コンデンサはループ安定度を決定する大きな要因であり（前項を参照）、出力電圧のリップルにも大きな影響を与えます。

出力コンデンサとして使用に最適なタイプは、アルミ電解コンデンサと固体タンタルコンデンサです。

## 設計手順 (つづき)

### アルミ電解コンデンサ

アルミ電解コンデンサの最大の利点は、容量対サイズ比が最も大きく、価格も妥当である点です。ただし、高性能スイッチング・レギュレータで使用するアルミ電解コンデンサは、スイッチング用として特に設計されたサンヨーの OSCON やパナソニックの HFQ など、高周波用の低 ESR タイプでなければなりません。これらのように優れた高周波特性 ( 100kHz ) を持ったコンデンサは、安価ではありません。

一般にアルミ電解コンデンサは、周囲温度が 0 以下になるスイッチング・レギュレータには使用できません。通常の低電圧用アルミ電解コンデンサの ESR 対温度曲線は、25 ~ 125 の範囲ではかなり平坦です。しかし、温度が 25 から 0 へ下がると ESR がほぼ2倍になり、0 から -20 へ下がるとさらに2倍になります。

### タンタル・コンデンサ

固体タンタル・コンデンサは、広い温度範囲で動作しなければならないアプリケーションに最も適しています。良質なタンタル・コンデンサは、+125 ~ -40 の温度範囲で ESR の変化量が2倍未満です。推奨するタイプとしては、Sprague の 593D、同 594D、および AVX TPS シリーズがあります。

### 出力コンデンサの選択方法

出力コンデンサの値は、そのアプリケーションで許される出力リップル電圧の最大規格に直接関係しています。リップル電圧規格に適合する  $C_{OUT}$  の値は、次の近似式を用いて求めることができます。

$$C_{OUT} \approx \frac{1}{\left( \frac{V_{RIPPLE}}{I_{RIPPLE}} - ESR \right) 8F}$$

ここで、

$I_{RIPPLE}$  は、インダクタのリップル電流です。

$V_{RIPPLE}$  は、出力リップル電圧、

ESR は、出力コンデンサの等価直列抵抗、

F は、スイッチング周波数  $F_{OSC}$  です。

出力リップル電圧を決める大きな要素は ESR です。良質なタンタル・コンデンサでは ESR の最大規格が保証されますが、ESR の代表値は最大リミット値より先はるかに低くなっています。

### パワー MOSFET

各出力には、ロジック・レベルの N チャネル MOSFET が 2 個ずつ必要です。定格電圧は、少なくとも最大入力電圧の 1.2 倍必要です。

設計回路の効率を最大にするためには、適正な FET を選択する必要があります。FET のオン抵抗によってオン状態 ( 導通状態 ) の損失が決まり、一方、ゲート容量によってスイッチング時の損失が決まります。オン抵抗を減少させるには、一般にゲート容量を増加させる ( FET のスイッチングに必要な電荷を増加する ) 必要があるため、この 2 つのパラメータは相反します。オン抵抗とゲート容量を最適化するために特別設計された改良型 FET が現在販売されています。

個々のアプリケーションの  $V_{IN}$  と  $V_{OUT}$  によって、各スイッチのオン時間が決まります。1 つの FET がほとんどの時間オンしているような場合、FET スwitch の一方にオン抵抗の低い FET を使用し、他方にゲート電荷の要求量の少ない FET を使用すると、効率が多少改善されます。

### 電流検出抵抗

インダクタ電流を測定するために、インダクタと出力コンデンサの間に検出抵抗を取り付けます。この抵抗値は、LM2640 の電流制限電圧 ( 「電気的特性」 を参照 ) とインダクタの最大 ( ピーク ) 電流で決まります。検出抵抗の値は、次式で求めます。

$$R_{SENSE} = \frac{V_{CL(MIN)}}{\left( I_{MAX} + \frac{I_{RIPPLE}}{2} \right) (1 + TOL)}$$

ここで、

$V_{CL(MIN)}$  は、電流制限電圧の最小規格値 ( 「電気的特性」 を参照 )、

$I_{MAX}$  は、そのアプリケーションでの最大出力電流、

$I_{RIPPLE}$  は、そのアプリケーションでのインダクタのリップル電流、

TOL は、検出抵抗の許容誤差 (%) です。

検出抵抗の物理的な位置は可能な限り LM2640 に近づけ、CSH および CSL ピンまでのリード長を最小にします。この部分のリードを短くすれば、LM2640 の電流検出回路に混入するスイッチング・ノイズの量を低減できます。

### 外付けダイオード

#### FET ダイオード

両方のローサイド MOSFET スwitch には、ドレインからソースへ外付けのショットキ・ダイオードを接続します。このダイオードは、FET 内部に存在する固有の寄生 ( ボディ ) ダイオードと電氣的に並列になります。この外付けダイオードは、FET が共にオフしているデッド・タイム中に導通状態になり、インダクタ電流はキャッチ・ダイオード ( 寄生ダイオードとショットキ・ダイオードのどちらでも可 ) から供給される必要があります。

外付けのショットキ・ダイオードを使用するとコンバータの効率が改善されます。

ショットキ・ダイオードの定格電圧は、最大入力電圧より 25% 以上高くなければなりません。デューティ・サイクルが小さいため、ダイオードの平均定格電流は出力電流の約 30% あれば十分です。

ショットキ・ダイオードと直列の寄生 ( リード ) インダクタンスはダイオードのターンオンを遅くし、FET のボディ・ダイオードに電流が流れる原因となるので、ショットキ・ダイオードの物理的な位置は可能な限り FET に近づけてください。

## 設計手順(つづき)

### ブートストラップ・ダイオード

LM2640 のブロック図に示すとおり、CBOOT ピンには 5V の内部電源 (LIN ピンにも接続している) に接続された内蔵ダイオードがあります。このダイオードは、ローサイド FET スイッチがオンしてドレインがグラウンドへプルダウンされると、ブートストラップ・コンデンサを約 5V まで充電します。この内蔵ダイオードは、パルス幅がそれほど狭くなければうまく動作しますが、非常に狭くなるとブートストラップ・コンデンサの充電量が不足して、FET のゲートを完全にオンできなくなります。

そのため、ブートストラップ・コンデンサと、LIN ピンに接続された外付けコンデンサ (C17) との間に外付けのダイオードが必要になります。このダイオードとしては、平均定格電流が 50mA 以上で定格電圧が 30V 超のファースト・リカバリー型シリコン・ダイオードを使用してください。

### 出力ダイオード

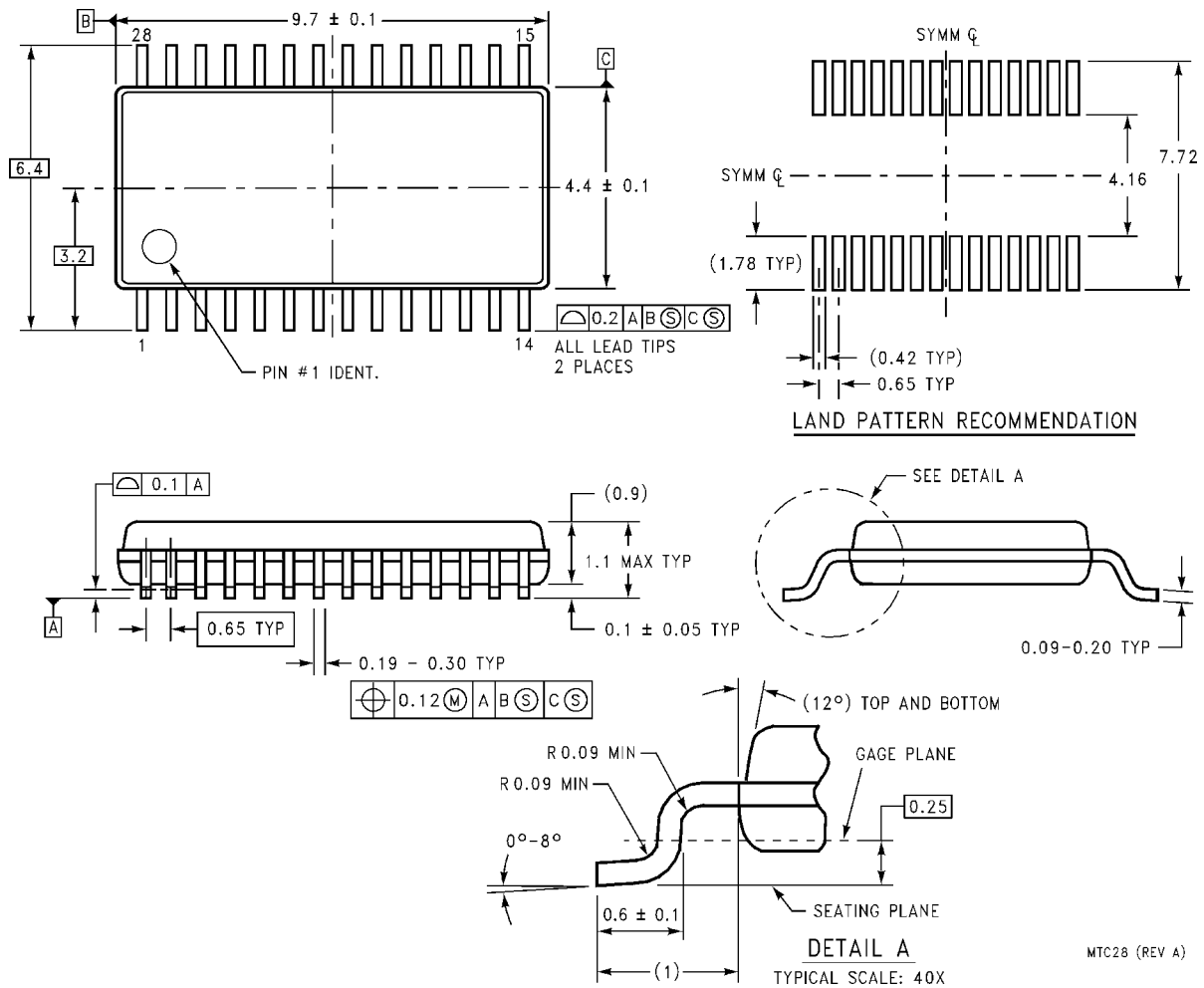
出力が GND 電位以下に振れるのを防ぐために、出力と GND 間にダイオードを接続することを推奨します。このダイオードには、1A 以上の定格を持ったショットキ、もしくはシリコンタイプを使用します。出力が GND より  $V_{be}$  以上負に振れた場合、LM2640 のサ

ブストレートは順方向にバイアスされ、正常に動作しない場合があります。また、もう 1 つの問題点として、出力が負に振れることによって、出力コンデンサが逆バイアスされ、ダメージを受ける可能性もあります。

以下に示すようなコンディションの場合に、上述したような現象が起こる場合があります。1 つまたは両出力の負荷電流が非常に軽く、アンダーボルテージ (または、オーバボルテージ) 状態を検出した場合。このとき、LM2640 はスイッチングを停止し、両チャネルのローサイド FET をオンし、インダクタの一方を急速に GND 電位まで降下させます。このため、インダクタに蓄積されたエネルギーが放出され、出力にはリングングが現れます。このリングングの振幅と時間は、出力コンデンサ、インダクタ、およびインダクタの抵抗成分による R-L-C 回路によって決まります。

このため、インダクタの選択が、リングングの振幅に影響します。代表的なアプリケーション回路でテストを行ったところ、スミダ製のインダクタは、Pulse 製のものよりリングングが小さいことが確認されました。なお、いずれのインダクタでも、電圧トランジエントは GND 電位よりわずかに低くなっており、このため出力にダイオードを接続することを推奨します。

外形寸法図 特記のない限り inches (millimeters)



28-Lead TSSOP (MTC)  
Order Number LM2640MTC-ADJ  
NS Package Number MTC28

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

フリーダイヤル 0120-666-116