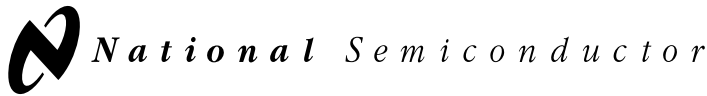


ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

1999年5月



LM2638

5ビット・プログラマブル・スイッチング・コントローラおよび 2ch リニア・レギュレータ・コントローラ内蔵マザーボード用電源 IC

概要

LM2638 は、Pentium™ II、M II™、K6™-2 などのような高性能 MPU を搭載するマザーボード用の総合的電源ソリューションを提供します。LM2638 は、24 ピン SO パッケージに、5 ビットのプログラマブル、同期型バック・スイッチング・コントローラと 2 つの高速リニア・レギュレータ・コントローラを組み込んでいます。代表的アプリケーションでは、スイッチング・コントローラは MPU コアに電源を供給し、リニア・レギュレータ・コントローラは GTL + バスおよびクロックまたはグラフィックス・チップ・コアに電源を供給します。チャージポンプ・ピンがあるため、STR モードの場合のように、システム・スタンバイ中の 12V のシャットオフ時に、リニア部への給電に必要な電圧を提供しやすくなっています。

スイッチング部 スwitching・レギュレータ・コントローラは、インテル互換の 5 ビット・プログラマブル出力電圧、過電流保護、アンダーボルテージ・プロテクション、パワー・グッド (Power Good) 信号、およびロジック・コントロール型出力カインープルの各種機能を備えています。2 つのユーザ選択可能な過電流保護方式があります。一方は、外付けセンス抵抗を使用した高精度過電流保護機能を提供します。他方は、ハイサイド FET の I_{DS_ON} を利用して、コスト低減を計っています。オーバボルテージ・プロテクション機能は 2 レベルの保護を行います。過電圧が存在するときは、コントローラはハイサイド FET をオフに、ローサイドをオンにします。

リニア部 2 つのリニア・レギュレータ・コントローラであり、広い制御帯域幅、N-FET および NPN 両トランジスタのドライブ機能、および可変出力電圧を備えています。制御帯域幅が広いいため、GTL + バスのトランジェント応答条件を容易に満たせます。最小の構成では、2 つのコントローラの出力電圧はそれぞれ既定の 1.5V と 1.25V になります。

両リニア・コントローラはアンダーボルテージ・ラッチオフを備えています。

特長

- 3 つの安定化電圧を提供
- パワー・グッド・フラグおよび出力カインープル
- チャージポンプ・ピン

スイッチング部

- 同期整流
- 1.3V までを 5 ビット DAC プログラマブル DAC 許容誤差 1%(代表値)
- スイッチング周波数 50kHz ~ 1MHz
- オーバボルテージ・プロテクション
- 2 方式の過電流保護
- ロー / ハイサイド FET のゲート電圧を監視した非オーバーラップ MOSFET ゲート・ドライバ
- 外付けコンデンサ不要ソフトスタート

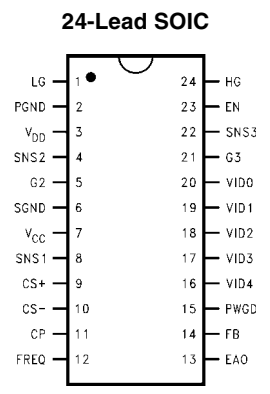
リニア部

- N-FET および NPN ドライブ機能
- 超高速応答速度
- 出力電圧デフォルト値 1.5V および 1.25V(調整可)

アプリケーション

- PC マザーボード用組み込み型電源
- トリプル DC/DC 電源
- プログラマブル大電流 DC/DC 電源

ピン配置図



Top View
Order Number LM2638M
See NS Package Number M24B

M II™ は Cyrix 社の商標です。
Pentium™ はインテル社の商標です。
K6™ はアドバンスト マイクロ デバイセス社の商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照下さい。

V_{CC}	7V
V_{DD}	17V
接合温度	150
消費電力 (Note 2)	1.6W

保存温度	- 65 ~ + 150
ESD 耐圧	3 kV
ハンダ付け時間、温度 (10 秒)	300

動作定格 (Note 1)

V_{CC}	4.75V ~ 5.25V
接合部温度範囲	0 ~ + 125

電氣的特性

特記のない限り、 $V_{CC} = 5V$ 、 $V_{DD} = 12V$ です。標準書体の Typ(代表値)、Max(最大値)、および Min(最小値)は $T_A = T_J = +25$ に対して適用され、太字の Max および Min は 0 ~ + 70 の範囲に対して適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
I_{EN}	EN Pin Internal Pull-up Current		60	90	140	μA
I_{CC}	Operating V_{CC} Current	EN = 5V, VID = 10111		6	7.5	mA
I_{Q_VCC}	V_{CC} Shutdown Current	EN = 0V, VID Pins Floating		1.5	3	mA
I_{Q_VDD}	V_{DD} Shutdown Current	EN = 0V, VID Pins Floating		4		μA
R_{DS_CP}	CP Pin Resistance	High Side FET		100		
		Low Side FET		10		

SWITCHING SECTION

V_{DACOUT}	5-Bit DAC Output Voltage	(Note 3)	N - 1.5%	N	N + 1.5%	V
I_{VID}	VID Pins Internal Pull-up Current		60	90	140	μA
f_{OSC}	Oscillator Frequency	RT = 100 k	204	245	286	kHz
		RT = 25 k		1000		
D_{MAX}	Maximum Duty Cycle			100		%
D_{MIN}	Minimum Duty Cycle			0		%
R_{SNS1}	SNS1 Pin Resistance to Ground		8.5	10	13	k
R_{DS_SRC}	Gate Driver Resistance When Sourcing Current			6		
R_{DS_SINK}	Gate Driver Resistance When Sinking Current			1.5		
V_{CC_TH1}	V_{CC} Power-On-Reset Threshold			4.0	4.3	V
V_{CC_TH2}	V_{CC} Shutdown Threshold		3.0	3.6		V
V_{DAC_IH}	DAC Input High Voltage		3.5			V
V_{DAC_IL}	DAC Input Low Voltage				1.3	V
GA	Error Amplifier DC Gain			76		dB
BW_{EA}	Error Amplifier Unity Gain Bandwidth			5		MHz
V_{RAMP_L}	Ramp Signal Valley Voltage			1.25		V
V_{RAMP_H}	Ramp Signal Peak Voltage			3.25		V
t_{SS}	Soft Start Time			4096		Clock Cycles
D_{STEP_SS}	Duty Cycle Step Change during Soft Start			12.5		%
t_{PWGD}	PWGD Response Time	SNS1 Rises from 0V to Rated Output Voltage	2	8.4	15	μs
t_{PWBAD}	PWGD Response Time	SNS1 Falls from Rated Output Voltage to 0V	2	3.4	10	μs

電気的特性 (つづき)

特記のない限り、 $V_{CC} = 5V$ 、 $V_{DD} = 12V$ です。標準書体の Typ(代表値)、Max(最大値)、および Min(最小値)は $T_A = T_J = +25$ に対して適用され、**太字**の Max および Min は $0 \sim +70$ の範囲に対して適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
SWITCHING SECTION						
V_{PWGD_HI}	PWGD High Trip Point	% Above Rated Output Voltage When Output Voltage		11.5	13	%
		% Above Rated Output Voltage When Output Voltage (Note 4)	5	7	9	
V_{PWGD_LO}	PWGD Low Trip Point	% Below Rated Output Voltage When Output Voltage		2.6	6	%
		% Below Rated Output Voltage When Output Voltage (Note 4)	6	9.5	13	
V_{OVP_TRP}	Over-Voltage Trip Point	% SNS1 Above Rated Output	15	25	35	%
I_{CS+}	CS + Pin Sink Current	CS + = 5V, CS - = 4.8V	126	185	244	μA
V_{OCP}	Over-Current Trip Point (CS + and CS - Differential Voltage)	CS + = 2V, CS - Drops from 2V	41	55	69	mV
1.5V LDO CONTROLLER SECTION						
V_{SNS2}	SNS2 Voltage	$V_{DD} = 12V$, $V_{CC} = 4.75V$ to $5.25V$, $I_{G2} = 0$ mA to 20 mA	1.463	1.5	1.538	V
R_{OUT2}	Output Resistance			200		
I_{SNS2}	SNS2 Pin Bias Current	When Regulating		21		μA
V_{PWGD_HI}	PWGD High Trip Point	(Note 4)		0.63		V
V_{PWGD_LO}	PWGD Low Trip Point	(Note 4)		0.44		V
1.25V LDO CONTROLLER SECTION						
V_{SNS3}	SNS3 Voltage	$V_{DD} = 12V$, $V_{CC} = 4.75V$ to $5.25V$, $I_{G3} = 0$ mA to 20 mA	1.219	1.25	1.281	V
R_{OUT3}	Output Resistance			200		
I_{SNS3}	SNS3 Pin Bias Current	When Regulating		0		μA
V_{PWGD_HI}	PWGD High Trip Point	(Note 4)		0.63		V
V_{PWGD_LO}	PWGD Low Trip Point	(Note 4)		0.44		V

Note 1: 「絶対最大定格」は、それを超えると、デバイスの破壊が発生する可能性があるリミット値を示します。「動作定格」は、デバイスが正常に動作する条件であり、保証性能範囲を意味するものではありません。

Note 2: 最大許容損失は、最大接合部温度 T_{JMAX} 、接合部から周囲環境への熱抵抗 θ_{JA} 、および周囲温度 T_A の関数です。任意の周囲温度における最大許容損失は、式 $P_{MAX} = (T_{JMAX} - T_A) / \theta_{JA}$ を使って計算します。接合部から周囲環境への熱抵抗 θ_{JA} は、LM2638 については $78 \text{ } ^\circ C/W$ です。 $T_{JMAX} = 150$ 、 $T_A = 25$ の場合、最大許容損失は $1.6W$ です。

Note 3: 文字 N は、Table 1 に**太字イタリック体**で示されている出力電圧の代表値を表します。

Note 4: PWGD ピンの出力レベルは、スイッチング部の 1.5V 部、および 1.25V 部の各パワー・グッド機能の論理積 (AND) です。スイッチング部に対しては、パワー・グッドはウィンドウです。2 つのリニア部に対しては、パワー・グッドは多少のヒステリシスをもつスレッシュホールドです。

電气的特性 (つづき)

特記のない限り、 $V_{CC} = 5V$ 、 $V_{DD} = 12V$ です。標準書体の Typ(代表値)、Max(最大値)、および Min(最小値)は $T_A = T_J = +25$ に対して適用され、太字の Max および Min は $0 \sim +70$ の範囲に対して適用されます。

TABLE 1. 5-Bit DAC Output Voltage Table

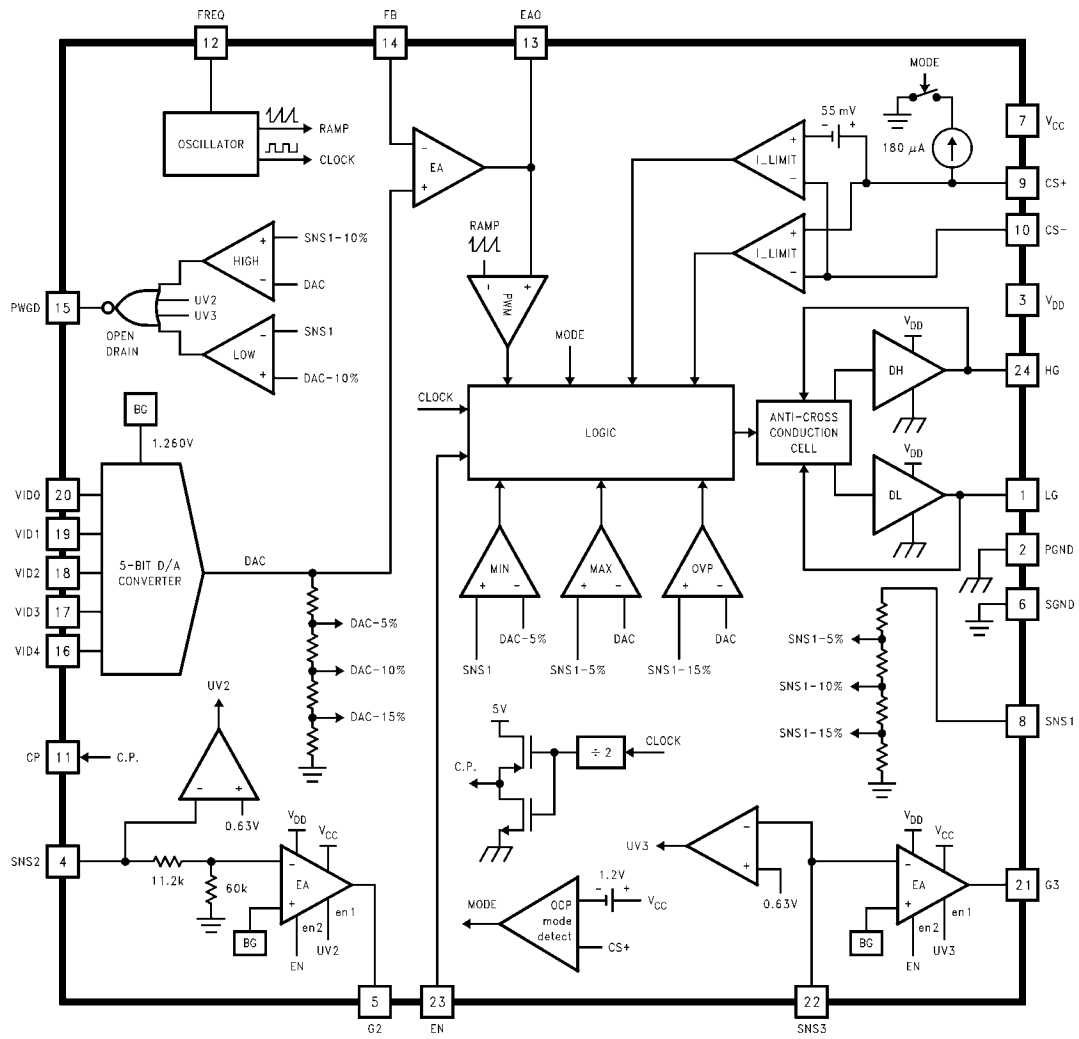
($V_{CC} = 5V$, $V_{DD} = 12V \pm 5\%$, $T_A = 25$, Test Mode)

Symbol	Parameter	Conditions	Typical	Units
V_{DACOUT}	5-Bit DAC Output Voltages for Different VID Codes	VID4:0 = 01111	1.30	V
		VID4:0 = 01110	1.35	
		VID4:0 = 01101	1.40	
		VID4:0 = 01100	1.45	
		VID4:0 = 01011	1.50	
		VID4:0 = 01010	1.55	
		VID4:0 = 01001	1.60	
		VID4:0 = 01000	1.65	
		VID4:0 = 00111	1.70	
		VID4:0 = 00110	1.75	
		VID4:0 = 00101	1.80	
		VID4:0 = 00100	1.85	
		VID4:0 = 00011	1.90	
		VID4:0 = 00010	1.95	
		VID4:0 = 00001	2.00	
		VID4:0 = 00000	2.05	
		VID4:0 = 11111	(shutdown)	
		VID4:0 = 11110	2.1	
		VID4:0 = 11101	2.2	
		VID4:0 = 11100	2.3	
		VID4:0 = 11011	2.4	
		VID4:0 = 11010	2.5	
		VID4:0 = 11001	2.6	
		VID4:0 = 11000	2.7	
		VID4:0 = 10111	2.8	
		VID4:0 = 10110	2.9	
		VID4:0 = 10101	3.0	
		VID4:0 = 10100	3.1	
VID4:0 = 10011	3.2			
VID4:0 = 10010	3.3			
VID4:0 = 10001	3.4			
VID4:0 = 10000	3.5			

端子説明

ピン	ピン名	ピンの機能
1	LG	ローサイド N-FET ゲート・ドライバ出力。
2	PGND	スイッチング部の 2 つの FET ドライバ用グランド。
3	V _{DD}	FET ゲート・ドライバ用電源。通常は + 12V に接続。
4	SNS2	1.5V リニア・レギュレータ用フィードバック・ピン。
5	G2	高速 1.5V リニア・レギュレータの外部 N-MOS 用ゲート・ドライブ出力。
6	SGND	内部信号回路用グランドおよびシステム・グランド電位基準。
7	V _{CC}	電源電圧。通常、+ 5V。
8	SNS1	スイッチング・レギュレータ用出力電圧モニタ入力。
9	CS +	スイッチング・レギュレータ電流センス入力、正 (+) ノード。
10	CS -	スイッチング・レギュレータ電流センス入力、負 (-) ノード。
11	CP	チャージポンプ。出力はデューティ・サイクルが 50% の矩形波です。振幅は V _{CC} 電圧に近い値です。
12	FREQ	スイッチング周波数調整ピン。使用したい周波数を設定するには外付け抵抗が必要。
13	EAO	エラー・アンプの出力。スイッチング・レギュレータ補償用。
14	FB	エラー・アンプの反転入力。スイッチング・レギュレータ補償用。
15	PWGD	オープン・コレクタのパワー・グッド (PWGD) 信号。
16	VID4	5 ビット DAC 入力、MSB。
17	VID3	5 ビット DAC 入力。
18	VID2	5 ビット DAC 入力。
19	VID1	5 ビット DAC 入力。
20	VID0	5 ビット DAC 入力、LSB。
21	G3	2.5V リニア・レギュレータの外部 N-MOS 用ゲート・ドライブ・ピン。
22	SNS3	2.5V リニア・レギュレータ用フィードバック・ピン。
23	EN	出力イネーブル (EN)。論理値 LOW でチップ全体をシャットダウン。
24	HG	ハイサイド N-FET ゲート・ドライバ出力。

ブロック図



テスト回路

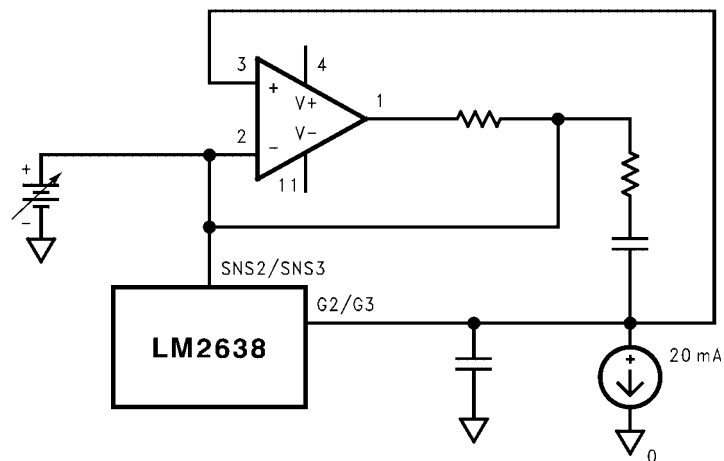


FIGURE 1. LDO Controller Test Circuit

代表的なアプリケーション

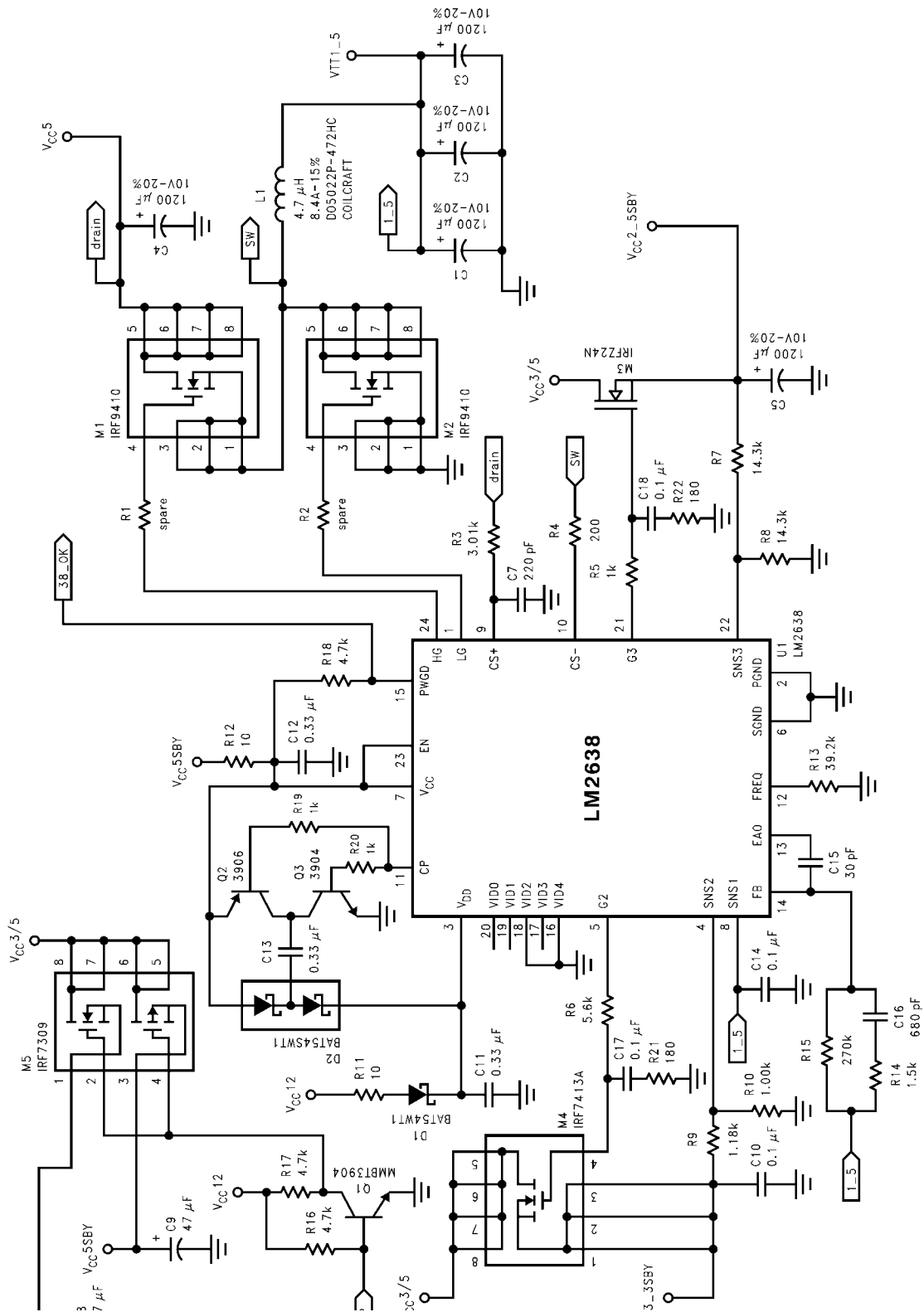
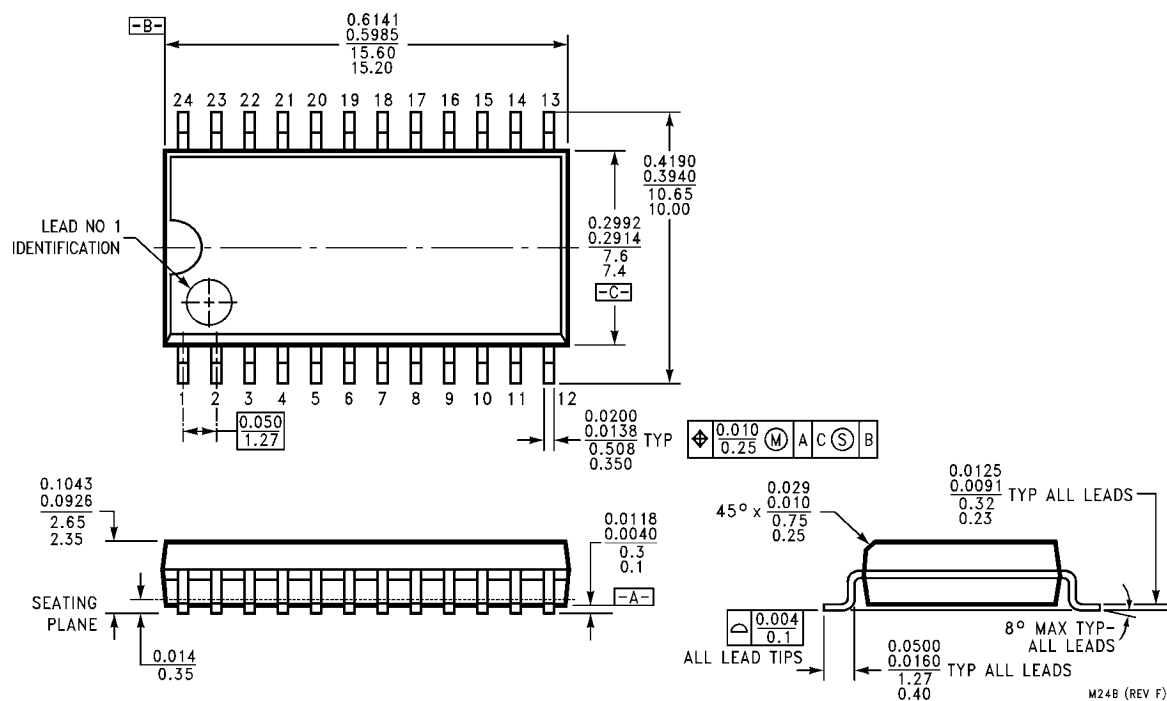


FIGURE 2. Using LM2638 to Supply GTL + Bus (VTT, 1.5V, 5.6A), 2.5V Standby (V_{CC2_5SBY}, 2A Full Power and 180 mA Suspend) and 3.3V Standby (V_{CC3_3SBY}, 1.5A Full Power, 0.5A Suspend)

外形寸法図 特記のない限り inches (millimeters)



24-Lead Small Outline Package
Order Number LM2638M
NS Package Number M24B

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

 0120-666-116