

新しいCMOS MICRO-DAC™の応用

National Semiconductor
Application Note 271
Tim Regan
September 1981



大方のマイクロプロセッサ関連の設計者は、新しいCMOS MICRO-DACが、自分の設計システムに取り入れるのに最適で役に立つデバイスであることに気付くでしょう。これらのデバイスが使えるということは、広大な新応用領域を開くもので、ここでマイクロプロセッサは、アナログの領域で優れた制御機能を提供することができます。従来のアナログ制御デバイス類、その基本的なものとしては、時間ばかり消費し、しばしば誤りをおかしやすい人間をインタフェースとして必要とする代物のポテンションメータやスイッチ類があります。これらをプロセッサやDACに置き換えれば、場合によっては精密で自動的な制御を行う事も可能です。少し創造性を働かせれば、より優れた自動的な各種機能を簡単に作り出せます。このアプリケーション・ノートの目的は、この考え方を一歩進め、CMOS DAC が持つ多機能性を詳しく説明し、最良の性能を実現する事にあります。

CMOS プロセッサを MICRO-DAC に使用すれば、いくつかの重要な特長が得られます。主な利点は、実際にデジタルからアナログへの変換に使われている現行のスイッチングの R-2R ラダー・ネットワークは、正又は負の固定基準電圧、又は AC 信号のいずれかを制御するために、電流を双方向に流すことができることです(アナログ出力点におけるソース又はシンク電流を)。加うるに、ロジックデバイスの追加なしで直接マイクロプロセッサにインタフェースするのに必要なデジタル入力調整回路機能のすべてが含まれており、電流消費も最少になっています。全ての MICRO-DAC は特定のデバイスのデジタル入力の数に関係なく、8 ビットデータバスで制御することができます。R-2R ラダーのオペレーションおよびデジタル・インタフェースに必要な信号は実際のデバイスのデータシートで詳しく説明されています。

分解能と直線性は、いかなる D/A コンバータのアナログ出力においても最も重要な特性です。直線性は、すべての各アナログ出力量が入力されたデジタル・ワードのどれについても、与えられた誤差(フルスケールレンジの%で特定されている)の範囲内にあるという事を保証するうえで重要です。

分解能とは与えられた範囲内で得られる可能なアナログ出力量の値を規定するものです。高分解能のDACは、デジタル制御における固有のアナログ出力ギャップを最小にするのに役立ちます。新しい MICRO-DAC のラインナップは、極めて多くのアプリケーションで必要となる精度と分解能に適合する各種のコンバータを提供します。このデバイスの部品名を Fig. 1 に要約します。

これから出てくる応用回路例では、実際のデジタル・インタフェースの為にコントロール・ピンの接続は簡略化するため省略してあります。DACがその入力のあるプロセッサから受け取れるように回路を構成する方法はいくつもあり、データシート上に述べられています。実際に使用される方法は、そのシステムの全体的な条件、要求により違ってきます。デジタル入力コードはDと略記され、二進入力の十進法等価で現わします。例えば、12 ビット MICRO-DAC へのデジタル入力のフルレンジを表わすには、Dは1つ刻みで0から4095までのレンジになります。どの MICRO-DAC でも、精度や分解能の要求に応じて、図示のどの回路にも使う事ができます。

デジタル・ポテンショメータ

DAC のもっとも普通の基本的なアプリケーションは、与えられたスパンの中で、個々の電圧出力レベルを作り、本質的にアッテネータ (Fig. 2) としての役目をする事です。与えられたデジタル入力ワードは、用いられている基準電圧に乘せられ、そしてその出力電圧は、DAC の分解能に対し、この積を正規化します。図示のオペアンプは DAC に含まれているフィードバック抵抗 (R_{FB}) を通じて、DAC から出力電流を電圧へ変換する為に使われています。この出力電流は、与えられたオール・ゼロ・コード ($D = 0$) での、ほぼゼロの出力電流リーク ($10nA$ のオーダー) から R-2R ラダー・ネットワークの抵抗値 (約 $15k\Omega$) により除算される V_{REF} のフルスケール値 ($D = 2^n - 1$ 、ここで n は DAC 分解能ビット) までの範囲になります。 I_{OUT2} における電流は、与えられたデジタル入力 D の補数で発生した電流と同等で、そのため、 I_{OUT1} がフルスケールの間、 I_{OUT2} はゼロになります。出力電圧は、印加された基準電圧の逆極性になる事に注意して下さい。

しかし CMOS DAC は両極性の基準電圧を受け入れることができますので、もし正の出力を必要とするときは、負の基準電圧を印加して下さい。出力の直線性を維持するためには、DAC の 2 つの電流出力ピンをできる限り 0V に近づけなければなりません。そのためは、オペアンプの入力オフセット電圧をゼロにする様に調整することが必要です。直線性誤差の総量は、ほぼ $V_{OS} \div V_{REF}$ です。AC 信号の減衰について(例えば、オーディオ・アプリケーションにて)印加基準電圧のフルレンジにわたり、10V ピークの正弦波のひずみが(例えばそれがゼロを通るにせよ)僅か 0.004% という十分良好な DAC の直線性が得られます。

Linearity Error (% of Full-Scale)	Resolution		
	8 Bits 256 Output Steps	10 Bits 1024 Output Steps	12 Bits 4096 Output Steps
±0.012%			DAC1208, DAC1230
±0.024%			DAC1209, DAC1231
±0.05%	DAC0830	DAC1000, DAC1006	DAC1210, DAC1232
±0.1%	DAC0831	DAC1001, DAC1007	
±0.2%	DAC0832	DAC1002, DAC1008	

FIGURE 1. The MICRO-DAC Family

MICRO-DAC™およびBI-FET™は、ナショナル セミコンダクター社の商標です。

Fig. 2に示されているフィードバック・コンデンサは入力コードの変化時に伴う出力のセトリング時間を改善するために付加されたものです。補償がないと、フィードバック抵抗およびDACの出力容量によって形成されるフィードバック・ポールのために、かなりの量のオーバーシュートとリングングが出力に現れます。これはオペアンプ・グラウンドの(-)入力から現れるものです。

MICRO-DACと一緒に使用するオペアンプは良好なDC特性、主に低い V_{OS} と低いドリフト、及びスルーレート、セトリング時間、バンド幅に関し高速のAC特性のものを選択するのが最も望ましい事です。

このような組み合わせは、高分解能の12ビットDACと一緒に使うために、単一のオペアンプでは困難です。Fig. 3に、LM11の優れたDC特性と、速いレスポンスをもつLF351、BI-FET™オペアンプとを組み

合わせた回路の構成を示します。

MICRO-DACの低コスト、高分解能、および時間と温度に関する安定度は、最良のマルチプル・ターン・ポテンショメータの性能に匹敵し得る精密な出力レベルを可能にし、またマイクロプロセッサ制御で、出力レベルを随意に自動的に調整する事ができます。

出力レンジのレベル・シフティング

Fig. 4に示すとおり、DACのゼロコード出力は望みとあれば、固定電流をDACの電流出力端子へ加算し、オペアンプの出力電圧をオフセットすることによって、どのようなレベルにでもシフトさせる事ができます。印加された基準電圧は、ここでは出力スパンを制御し、与えられるコードの関数として出力に断片的に加えられる事になります。

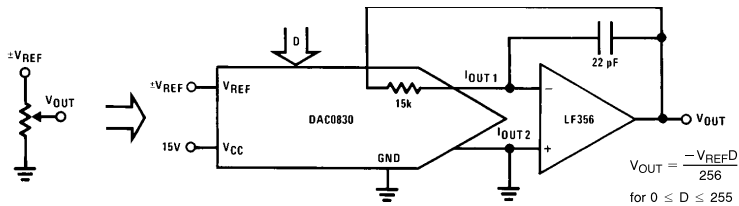


FIGURE 2. The Digital Pot

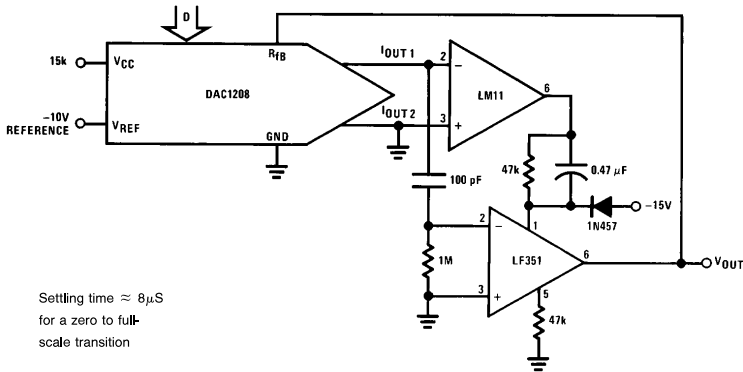


FIGURE 3. Composite Amplifier for Good DC Characteristics and Fast Output Response

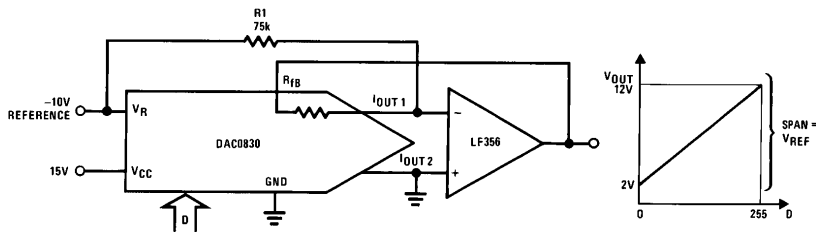


FIGURE 4. Level Shifted Output

$$V_{OUT} = -V_{REF} \left[\frac{R_{FB}}{R_1} + \frac{D}{256} \right]$$

TL/H/5629-1

単一電源操作

電流スイッチ・モードに固有の出力電圧の反転を避けるために、R-2Rラダーを電圧スイッチング・ネットワーク回路として動作させることができます。これにより、単一電源動作が可能となります。Fig. 5に示す単一電源動作の回路例では、基準電圧が I_{OUT1} 端子に印加され、与えられたコードに比例してR-2Rラダーにより減衰させられ、位相変換なしで V_{REF} 端子に出力されています。このモードにおける直線性動作を確実にするため、印加される基準電圧は、10ビットDACの場合は3V以下、8ビットDACの場合は5V以下に保たねばなりません。

DACへ印加される電源電圧は、CMOSラダー・スイッチがフルにターンオンするのに十分な電圧オーバドライブができるように、基準電圧より少なくとも10V以上高くしなければなりません。DAC出力電圧に、広く出力スパン全域にわたってゲインを持たせるため、外付けオペアンプを付加する事ができます。

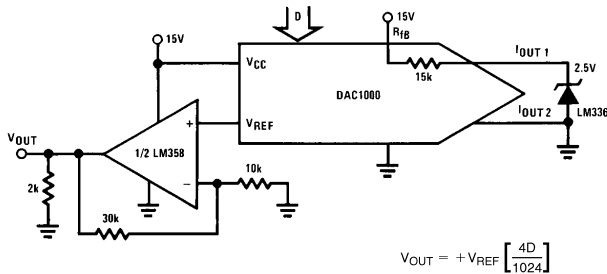
ゼロコード出力電圧はオペアンプのローレベルの出力飽和電圧によって制御されています。2k Ω の負荷抵抗はこの電圧を最小にする為に使われています。

規定されたDACの直線性は、この回路内で8ビットおよび10ビットMICRO-DACを使えば得られますが、12ビットMICRO-DACについては、極めて低い基準電圧値が必要となるため困難になります。 V_{REF} 端子のグラウンドへの抵抗は、デジタル入力コードに関係なく約15k Ω (代表値)です。

固定基準電圧からのバイポーラ(2極)出力

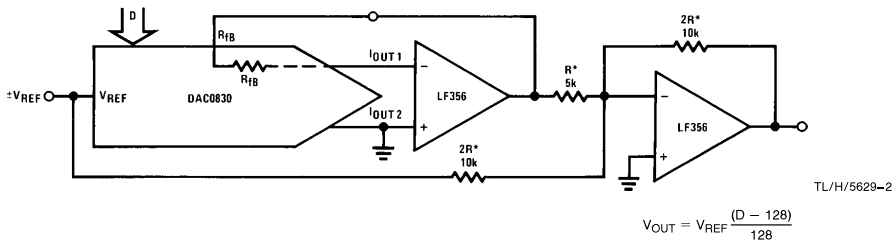
アナログ出力回路内で、第2のオペアンプを使用すれば、固定基準電圧からバイポーラ出力スイングを得ることができます。これは、基準電圧の2象限乗算ができる様にデジタル入力ワードのMSBに符号の重みを与えます。基準電圧の極性は、全4象限乗算を実現するために逆転させるか、或いはAC信号とすることができます。この回路は、Fig. 5に示してあります。

このDACの直線性を保つために、アンプOA1の入力オフセット電圧だけを、ゼロにする必要があります。アンプOA2のオフセットは、出力電圧の絶対精度のみに影響を及ぼします。



$$V_{OUT} = +V_{REF} \left[\frac{4D}{1024} \right]$$

FIGURE 5. Single Supply Operation



TL/H/5629-2

$$V_{OUT} = V_{REF} \frac{(D - 128)}{128}$$

* これらの抵抗として、Beckman Instruments社のものが入手可能です (part no. 694-3-R10K-Q)。

$$1 \text{ LSB} = \frac{|V_{REF}|}{128}$$

Input Code	Ideal V_{OUT}	
	+ V_{REF}	- V_{REF}
1 1 1 1 1 1 1 1	$V_{REF} - 1 \text{ LSB}$	$- V_{REF} + 1 \text{ LSB}$
1 1 0 0 0 0 0 0	$V_{REF}/2$	$- V_{REF} /2$
1 0 0 0 0 0 0 0	0	0
0 1 1 1 1 1 1 1	-1 LSB	+1 LSB
0 0 1 1 1 1 1 1	$-\frac{ V_{REF} }{2} - 1 \text{ LSB}$	$\frac{ V_{REF} }{2} + 1 \text{ LSB}$
0 0 0 0 0 0 0 0	$- V_{REF} $	+ $ V_{REF} $

FIGURE 6. Bipolar Output from a Fixed Reference Voltage

DAC 制御アンプ

Fig. 7の回路のDACは反転アンプの為のフィードバック素子として使われています。アンプの加算点にフィードバックされた出力信号の総量を、R-2Rラダーでデジタル的に調整します。フィードバック抵抗は、入力コードが、フルスケールからゼロへ変化するにつれて、約15kΩから無限大まで変化するものと考えられます。

DACに内蔵の R_{FB} は、アンプの入力抵抗として使われています。入力コードがオールゼロの時、フィードバック・ループはオープンとなり、オペアンプの出力は飽和するので注意して下さい。

キャパシタンス・マルチプライヤ

DAC 制御アンプをキャパシタンス・マルチプライア回路で使用し、システムの時間又は周波数領域のレスポンスをプロセッサで制御する事ができます。Fig. 8の回路では、「固定容量 $\times (1 + \text{アンプのゲイン})$ 」のミラー等価入力容量を作り出し、固定キャパシティブ・フィードバックで、オペアンプのゲインを調整にDACを使っています。等価入力容量とグラウンドとの間の電圧は、 $1 + 2^n/D$ により除算されるオペアンプA1の最大出力電圧に制限されます。ここでnはDACのビット分解能です。

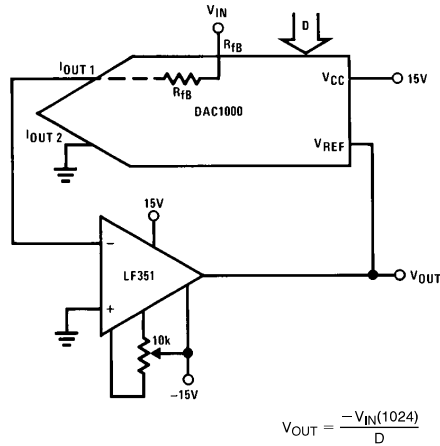
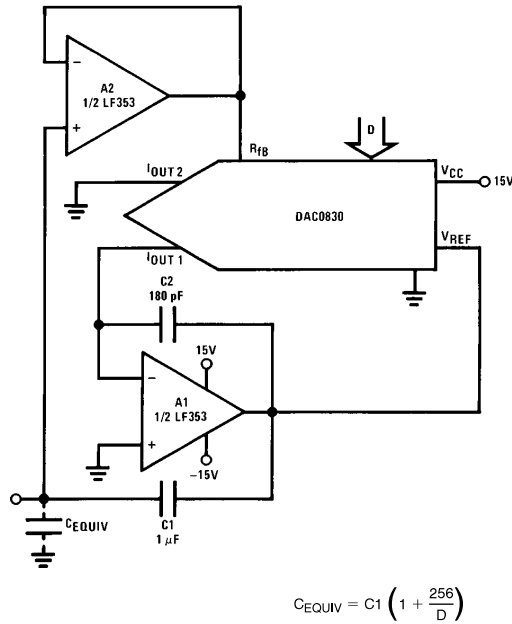


FIGURE 7. DAC Controlled Amplifier



TL/H/5629-3

FIGURE 8. Capacitance Multiplier

高電圧出力

DACは偏向板のドライビング、高電圧モータの速度制御、あるいは位置決め制御など多くのアプリケーションで使われており、高電圧レベルの生成に関与しています。MICRO-DACはすべて、基準電圧端子に印加された±25V位の電圧を制御する能力を持っていますが、保証性能としては、±10V以内に規定されています。この出力アンプは、電流電圧コンバータとしての役目をしますので、実効フィードバック抵抗値を増加させると、与えられたDACの出力電流に対しアンプの出力電圧も直接増加します。高電圧オペアンプの使用、例えば80V電源電圧能力を持つLM143は、この増加ゲインを取り扱え、DACの規定限度内で、基準電圧の使用が可能です。Fig. 9は単極(ユニポーラ)および2極(バイポーラ)両方の要求に対し、どの様にすれば、より高い高電圧出力が得られるかを図示しています。

これらの回路の出力電流は、LM143の出力電流で制御されており、20mA(代表値)です。もし、より高い電圧/又はより高い出力電流が必要なら、Fig. 10に示すようにディスクリート・パワー段で構成して下さい。

これらの高電圧回路の精度を確かなものにするために、出力電圧を増加させるために使われる抵抗の消費電力と温度係数に注意する必要があります。Fig. 10に示すT型ネットワーク構成(R1, R2)は、外付け抵抗のDAC内蔵抵抗R_{FB}に対するトラッキングの必要性を大きく減少させ、これによって、出力電圧の温度変化に対する依存度を減らしています。R1およびR2に同じ温度係数を持つ2個の抵抗を使用し、全体にわたる利得の設定において、それらの比を高くすれば、最も安定した結果をもたらします。

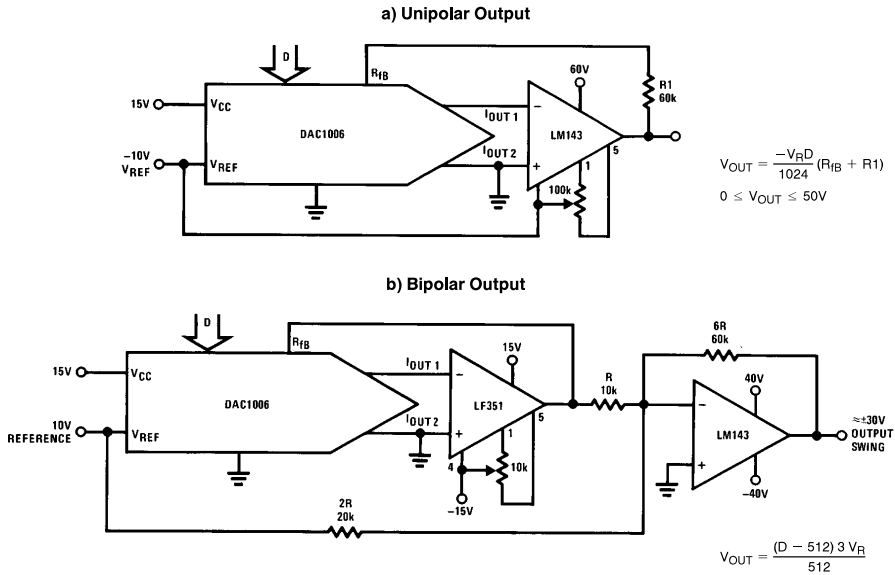


FIGURE 9. Unipolar and Bipolar Voltage Boosting

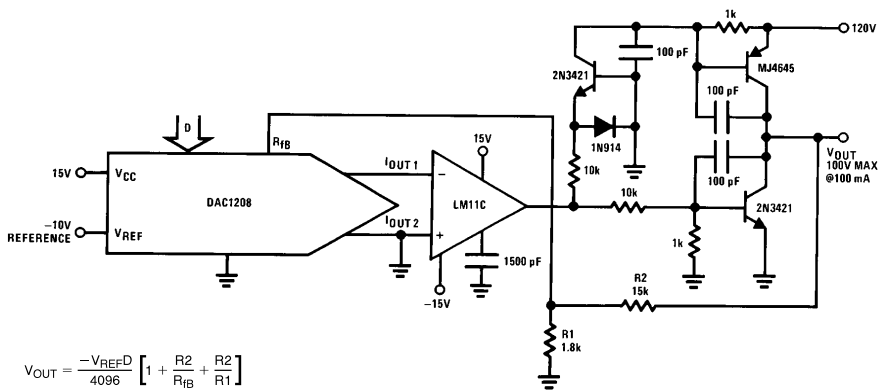


FIGURE 10. High Voltage Power DAC

TL/H/5629-4

高電流コントローラ

MICRO-DACは、自動テスト・システムや、ステッパ・モータのトルク補正、及びヒーター制御などのアプリケーションに役立つ電流フローの直線的制御にも使うことができます。Fig. 11は0A ~ 1Aのシンク電流を制御するDAC1230を用いた高電流コントローラの回路例を示します。この回路における最も大きな非直線性源は、消費電力の変化によって電流を感知する抵抗の安定性に最も大きく依存します。この問題を最小限にする為に、感知(センス)抵抗をできる限り小さくしなければなりません。また出力電流範囲を維持するためには、DACへの基準電圧を減らさなくてはなりません。

MICRO-DACに必要なとされる基準電圧は融通性に富んでおり、直線性の劣化を起こさずに、より低い基準電圧の適用も可能です。センス抵抗に流れるベース電流を最小にするために、トリプル・ダーリントン回路が使われています(ベース電流はコレクタ端子に流入しません)。

4mA から 20mA の電流ループ・コントローラ

標準的な4mA ~ 20mA工業用プロセス電流ループ・コントローラは、マイクロプロセッサによる自動制御がしばしば必要となるアプリケーションであり、通常DACが使われます。CMOS MICRO-DACは低消費電力タイプなので、制御ループから直接給電するコントローラの設計が可能です。Fig. 12に2端子のフローティング4mA ~ 20mAコントローラを示します。

この回路の出力トランジスタは、R3両端の電圧をR2両端の電圧に等しく保つために電流が必要になると導通します。

この電圧と全ループ電流は、DACからの出力電流に直接比例します。回路網の抵抗R1により、ゼロコードのループ電流を4mAに設定し、またフルスケールのDACコードで20mA出力スパンが得られる

ようにR2を調整します。

回路全体は、トータルループ抵抗及びループ電流に必要なグランド基準単位で動作することにより、“フロート”します。適正な動作を確保するために、入力と出力端子間の電圧差は16Vから55Vの範囲内に保ち、DACへのデジタル入力は制御プロセッサの接地電位から電氣的に絶縁しなければなりません。オプト・アイソレータにより、デジタル入力を論理LレベルでDACのグランド電位までスイッチングと、最もうまくこのアイソレーションを行う事ができます。

ループ制御情報Thumbwheel(ディップ・スイッチ)で設定する非マイクロプロセッサの場合は、DACへのデジタル入力データをBCD-バイナリ変換CMOSロジック回路から得る事ができます。この回路のグランドは、DACのグランド電位を基準にします。使用回路における総消費電流は4mA以下とし、それ従ってR1の値を調整しなければなりません。

風袋補償(容量の重量、Tare)/自動ゼロインク

DACの最もポピュラーなアプリケーションは、多分、自動ゼロインク又は自動リファレンシングにおけるものです。これらのシステムでは、DACにより一定の出力電圧を確保し、A/Dコンバータのアナログ入力範囲のオフセットを行います。この場合、基準電圧を基に基準電位からフルスケール値までのアナログ電圧用にA/Dコンバータの全入力範囲を確保します。この最も一般的な例としては、重量測定システムにおける風袋補償です。この場合、スケール台とコンテナの重量が、全測定重量から自動的に差し引かれます。これは、不十分なフルスケールの読み取りを防止して、重量の測定範囲を広げ、実際の不明数量の自動表示を可能にします。

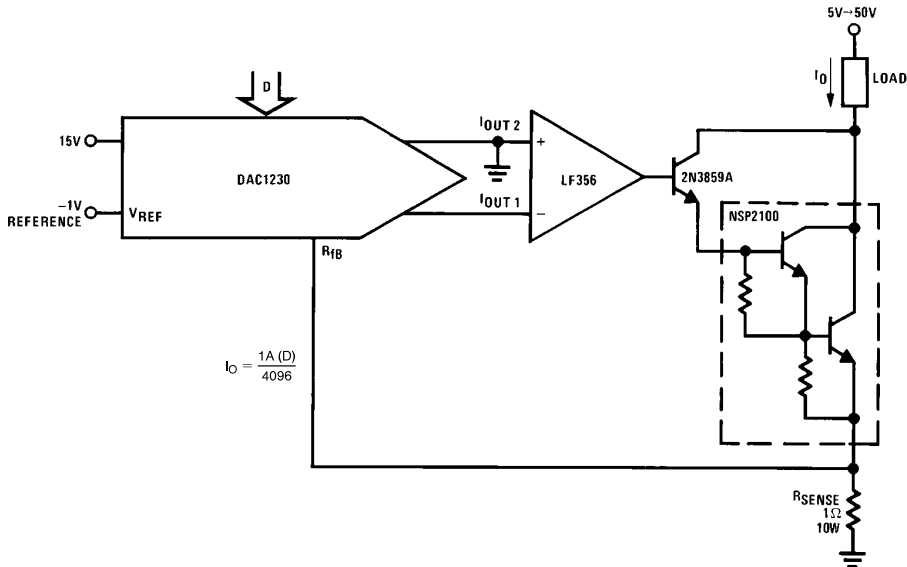


FIGURE 11. High Current Controller

TL/H/5629-5

Fig. 13に基本的な風袋補償の回路例を示します。このシステムにおいて、最初にゼロコードがDACに与えられ、システムの入力が特定の基準数量にセットされます。この入力の変換後に対応するコードがDACに与えられます。入力電圧がアンプの出力を強制的に動かし、それによりA/Dコンバータの入力がゼロになるようにする為、DACの出力値は等しくなり、その極性は逆となります。

DACの出力は一定に保たれ、その後のA/D変換で初期の基準量の大きさに比例した値を生成されます。A/Dコンバータから適切な出力コードを生成するためには、同じ基準電圧でDACとA/Dコンバータをドライブしなければなりません。

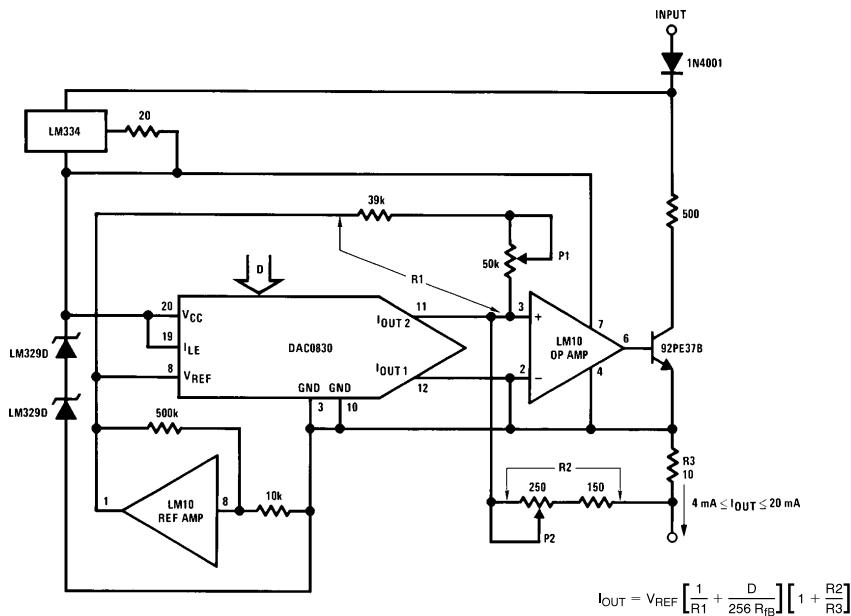


FIGURE 12. Two-Terminal 4 mA - 20 mA Current Loop Controller

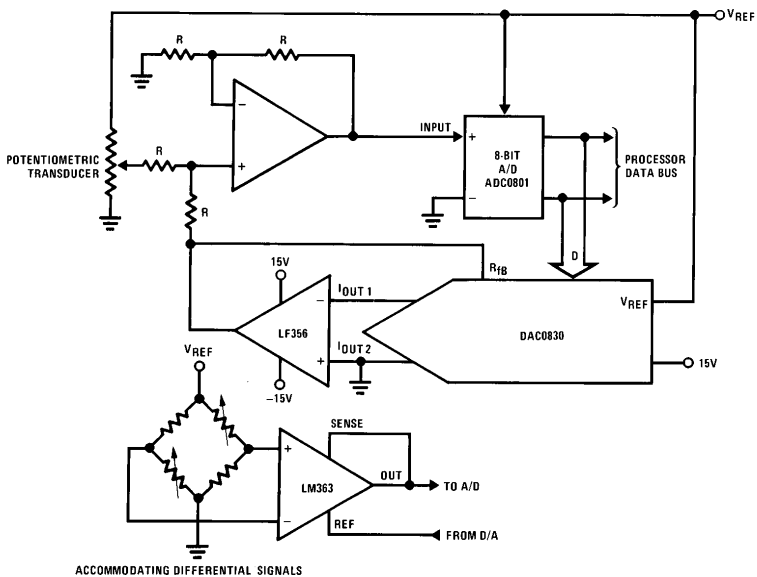


FIGURE 13. Basic Tare Compensation

TL/H/5629-6

差動入力信号用のアンプとして、LM363などの計測アンプが使われます。このアンプの出力基準電圧端子をDACの出力アンプにより直接ドライブすることで、A/D入力をオフセットすることができます。

自動ゼロイングは、自動リファレンシングのユニークなケースで、基準電圧入力は、ゼロからゼロ調整状態になっています。この技術は、システムの入力デバイスのバランスをショート・アウト、又は電気的にシミュレートし、DACを用いて信号調整増幅段で発生したオフセット誤差を修正します。アンプの誤差は一般に増幅された信号より、ずっと小さく、またA/Dコンバータに渡される時、どちらの極性にもなります。このため、低基準電圧によりドライブされるCMOS DACを利用したバイポーラ出力構成 (Fig. 6) では、オフセット誤差をマイクロボルト単位内に微調整することができます。

Fig. 14で、LM363差動増幅段を用いた自動ゼロイング回路を示します。

プロセッサで行われる自動ゼロイング・ルーチンは本質的には逐次比較ルーチンであり、A/Dコンバータを高分解能コンパレータとして利用しています。このA/Dコンバータの機能は、ADC0801のユニークな特長の1つです。

自動ゼロイング・ルーチンが完了すると、計測アンプの基準電圧端子の電圧は、ゲイン倍され、アンプのオフセット電圧と等しくなり、極性は反転します。このモードでのA/Dコンバータの動作の詳細、およびマイクロプロセッサの逐次比較ルーチンの例については、ADC0801のデータシートを参照下さい。

バーニア調節機能付き D/A コンバータ

多くのシステムの場合、近似値だけが判っていて、真の値は制御されたデバイスからのフィードバックに左右される時は、プロセッサにより制御機能用のアナログ電圧を生成する必要があります。この場合、8ビットの“粗(あらい)”ワードがプロセッサから12ビットDACの8MSBに出力されます。次いで、16LSBのディザ又はバーニアとして機能するアップ/ダウン・カウンタにより、4LSBが増減され、外付けのセンス回路で実際の希望値を検出した時に、このカウンタによる増減が停止します。DAC1208は、正にこのようなシステムで使用することができます (Fig. 15 参照)。

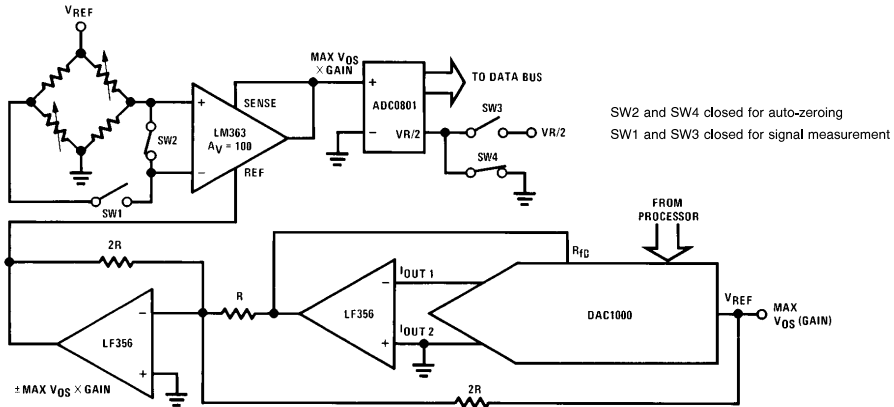


FIGURE 14. Auto-Zeroing

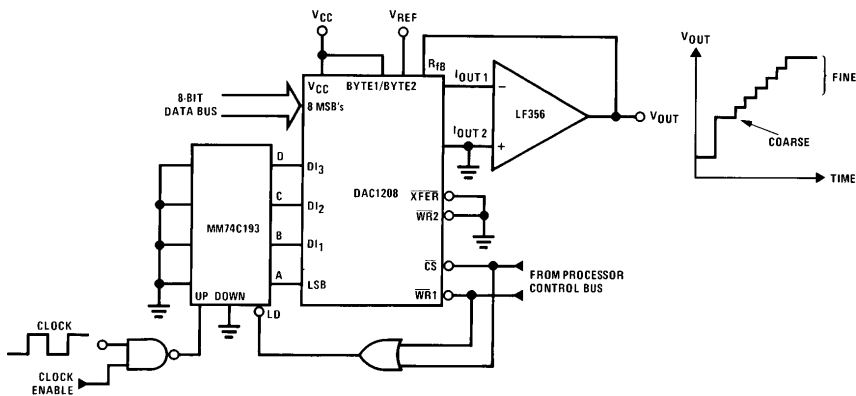


FIGURE 15. 8-Bit Coarse, 4-Bit Vernier DAC

TL/H/5629-7

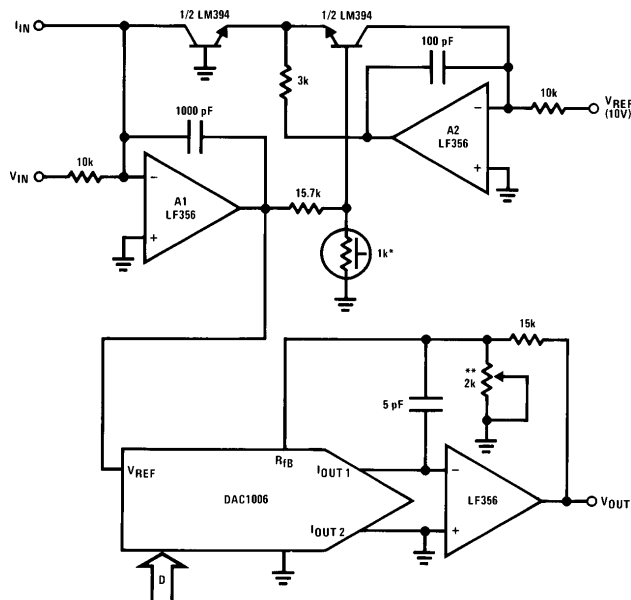
DACがもつ振幅制御の汎用性により、いかなる出力(または全ての出力)においても基本的なユニポーラ構成を使用することができます (Fig. 2)

プログラム可能なスケール・ファクタつき対数アンプ
 広いダイナミック・レンジにわたり動作する光信号増幅管のようなセンサは、しばしば対数アンプを経由した信号圧縮を必要とします。Fig. 17にデジタル的にプログラム可能な出力スケール・ファクタを持つ対数アンプを示します。そのスケール・ファクタは、100 μ Vから10Vの入力電圧範囲、又は10nAから1mAの入力電流範囲にわたり10mV/ディケード \sim 10V/ディケードです。DAC1006は対数出力を減衰又は増幅するためのスケール素子として使われています。

要約

本アプリケーションノートで紹介した MICRO-DAC の応用回路例は、数多くある応用例の中の極く僅かな例に過ぎません。これらのデバイスの1つを使用する際の要点を項目ごとに、下記に示します。

1. 基準電圧は、25V範囲内でバイポーラAC/DC信号とする事ができ、直線性誤差は各々 $\pm 10V$ と $\pm 1V$ で保証されます。
2. 低消費電力CMOS回路(代表値20mW)
3. 直接マイクロプロセッサとインタフェースが可能(必要な制御ロジックは組み込み済み) 全部品は8ビット・バス・コンパチブル。
4. DACの V_{CC} 電源電圧から独立したTTLコンパチブル・デジタル入力スレッシュホールド。
5. 簡単なゼロ/フルスケール調整方法により、全温度範囲にわたり直線性を保証。
6. 電流出力、 I_{OUT1} および I_{OUT2} はグランド電位にして下さい。
7. I_{OUT1} は常に内蔵のフィードバック抵抗とともに使用すること。この抵抗はR-2Rラダー・ネットワークに使われている抵抗とマッチし、温度変化に追従します。
8. 内蔵R(抵抗)の値は10k Ω から20k Ω の範囲で変化します。
9. 12ビットのMICRO-DACを電圧スイッチング・モードで使用するのとは避けて下さい。



TL/H/5629-9

*Tel Labs Q81 (+0.3%/°C)

**Adjust for 10V/dec output sensitivity at full-scale input code

$$V_{OUT} = \frac{10D}{1024} \log \frac{V_{IN}}{V_{REF}}$$

FIGURE 17. Logarithmic Amplifier with Digitally Programmable Scale Factor

NOTE

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒135-0042 東京都江東区木場2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。



0120-666-116



この紙は再生紙を使用しています