

DP83848 和 DP83849

100Mb 数据传输时延

美国国家半导体公司
应用注释1507
Dave Rosselot
2006年8月



引言

在许多实时系统的实现中，以太网信息包数据传输时延是系统能正常工作的重要参数。以太网物理层内部发送和接收时延的固定和可变量是计算系统传输时延的关键参数。本文的目的是定义美国国家半导体的DP83848和DP83849以太网收发器系列的100Mb发送和接收传输时延，以及阐述时延在MII和RMII工作模式下对端到端信息包传输的影响。

对DP83848以太网收发器和DP83849双以太网收发器的结构进行设计，从而限制接收数据的时延变化量，因此能提供非常确定的系统延迟。特别地，DP83848和DP83849不会受到通常的由于接收数据要对准接收时钟而造成的非确定性影响，因而可以在MII和RMII模式下提供更加确定的接收数据传输时延。此外，DP83849降低了在发送RMII传输延迟中通常的非确定性影响。

本文适用的产品类型：

- DP83848C
- DP83848I
- DP83848YB
- DP83848M
- DP83848T
- DP83848H
- DP83848J
- DP83848K
- DP83849C

- DP83849I
- DP83849ID
- DP83849IF

1.1 非依赖性

DP83848和DP83849的时延不依赖于特定工作模式。这些模式包括下列功能或工作模式：

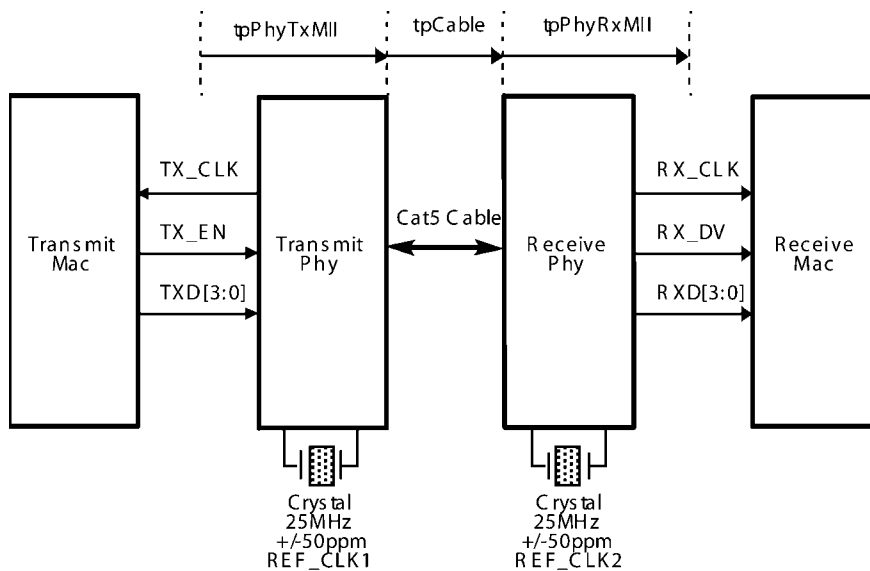
- MDI或MDIX
- 自动或手动MDI/MDIX配置
- 自动协商或强制工作模式
- 半双工工作或全双工工作

2.0 MII系统传输时延

MII系统传输时延是指从发送Mac至接收Mac时在MII接口处测量的时延。发送MII数据的产生与发送物理层产生的发送MII时钟同步。接收MII数据的产生与接收MII时钟同步。接收MII时钟由接收物理层通过数据进行恢复。因为接收MII时钟是从接收数据中恢复的，发送和接收MII时钟之间的偏移更是关于数据延迟的一个函数，而与接收物理层的参考时钟REF_CLK2没有任何关系。

下面的框图为一个发送至接收的单路以太网通路的基本单元，从发送Mac通过双绞线电缆（100BASE-TX）连接到接收Mac。从发送MII端到接收MII端测量得到的链路总发送时间是：

$$tp_{TotalPhyMII} = tp_{PhyTxMII} + tp_{Cable} + tp_{PhyRxMII}$$



20200701

图1. 双绞线的MII系统定时图

2.0 MII系统时延 (续)

除了双绞线模式之外，DP83849也支持光缆模式（100BASE-FX）。系统类似于上图，只是在物理层和光缆介质之间要加上光缆收发器。在此情况下，可用下式表述tpCable：

$$tpCable = tpXcvrTX + tpFxCable + tpXcvrRX$$

其中tpXcvrTX和tpXcvrRX是光缆收发器的发送和接收时延。tpFxCable是光缆介质上信号的传播延时。

2.1 MII发送时延

从MII接口的发送数据到线上（通常是5类线）发送的首位测得MII发送时延。为了消除系统依赖性（例如对准TX_CLK设置发送数据），可以从采样发送数据的TX_CLK上

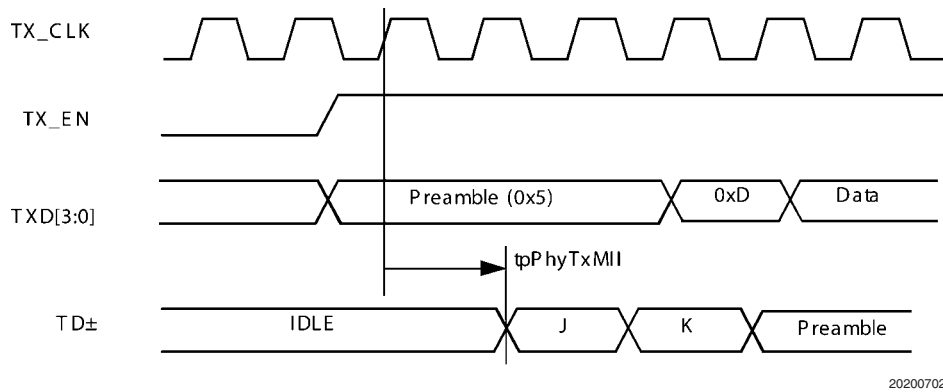


图2. Phy发送时延图

发送延迟时间，即tpPhyTxMII，是由固定时延和传播时延中工艺、电压和温度变化（PVT）造成的不确定因素所组成的。通常固定时延为5位时间（位时间=10ns），不确定性明显低于1位时间。对于双绞线和光缆模式而言，发送时间延迟是相同的。

2.2 MII接收时延

从线上（通常是5类线）接收到的首项符号位至接收MII数据总线上的数据符号测量MII接收时延。测量从传到线路的

升沿开始测试。时延测量是从TX_EN断言至线上JK符号的首位来进行的。因为时延对于所有的发送数据半位是一致的，测量可以从帧开始标志（SFD）或者在信息包中的其它任何数据来进行。值得注意的是，当测试未与参考时钟REF_CLK1相关时，TX_CLK的相位与REF_CLK1的相对齐。

JK首位到MII接口上前导的首位（代替JK）。如发送时延测试一样，亦测试到采样接收数据的RX_CLK上升沿。从线上SFD的首位到RX MII上的SFD（0xD）也进行了测试。

2.0 MII系统时延 (续)

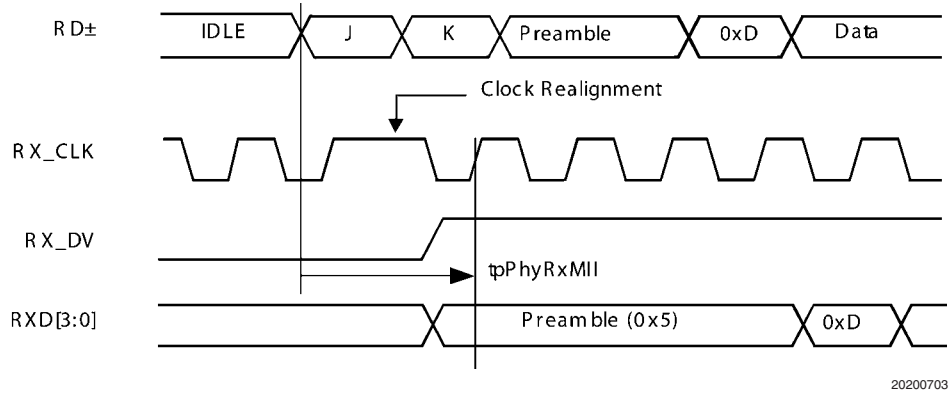


图3. Phy接收时延图

许多100Mb以太网物理层器件会有1至5位时间的延迟不确定性（以8ns位时间递增）。这是将到来的接收数据对准125MHz恢复时钟的任意相位所造成的结果。DP83848和DP83849通过从数据对准中获得接收时钟（RX_CLK），从而消除了在接收时延中的不确定性。理论上这个过程发生在每个信息包（跟随在CRS断言之后）的起点，但实际上仅在首项信息包时发生。因为IDLE数据是作为数据符号来发送的，后来的信息包都会以初始接收信息包的同样排列到达。通过消除这种变化量，DP83848和DP83849可提供更加确定的接收时延。

接收延迟时间，即tpPhyRxMII，是由固定时延和传播时延中工艺、电压和温度变化（PVT）造成的不确定因素所组成。测到RX_CLK上升沿的固定时延，对于双绞线模式通常为25.5位时间（位时间=10ns），对于光缆模式通常为16位时间。PVT不确定性低于1位时间。

如果要求在信息包的起点（重复，这仅发生在传送首项信息包时）对RX_CLK进行重新排列，在RX_DV断言之前保

持RX_CLK高电平达到额外的8ns至32ns，可以完成重新排列。这种机制确保RX_DV和RXD转变与RX_CLK的下降沿保持一致，因而确保建立和保持时间相一致。此外，这个机制能确保最小的时钟高低电平时间不受影响。结果是，对于首个信息包在RX_DV断言之前的RX_CLK高电平时间可能介于20ns和52ns之间。

2.3 在双绞线模式下的MII系统时延测量

下列是对两个工作在100Mb全双工和MII模式，并通过5类双绞线相连的DP83848器件之间的总传播延迟进行测量。设置测量从发送MII模式下采样TX_EN的TX_CLK，到接收MII模式下采样首个前导数据的RX_CLK。重复10次测量，在每次测量之间有一个加电循环。加电循环比仅仅链路掉线更容易揭示任意相位的对准问题。采用250ps精度的逻辑分析仪进行测量。注意到是在标称电压和室温下对单个器件进行测量。结果会由于工艺/电压/温度的不同而稍有变化。

2.0 MII系统时延 (续)

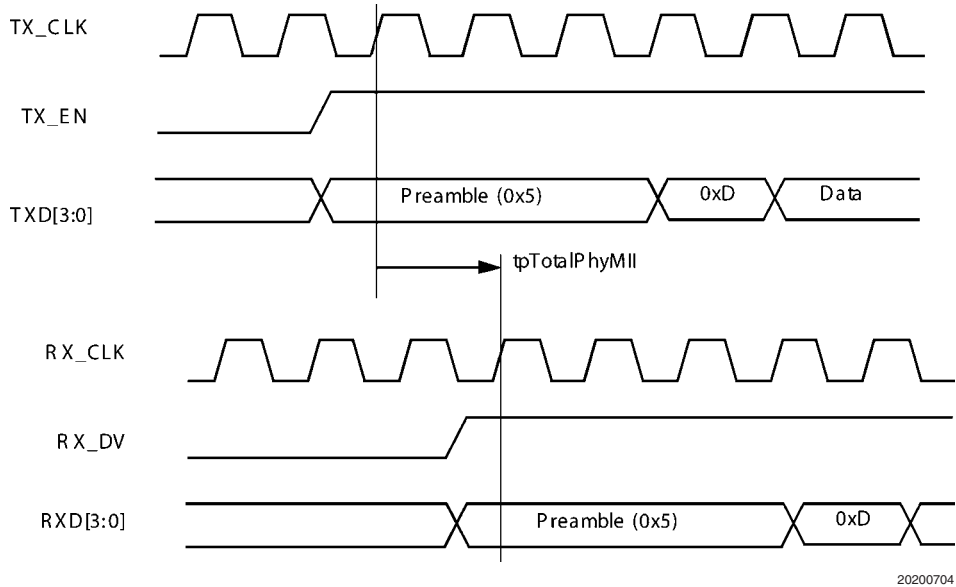


图4. MII系统时延测量

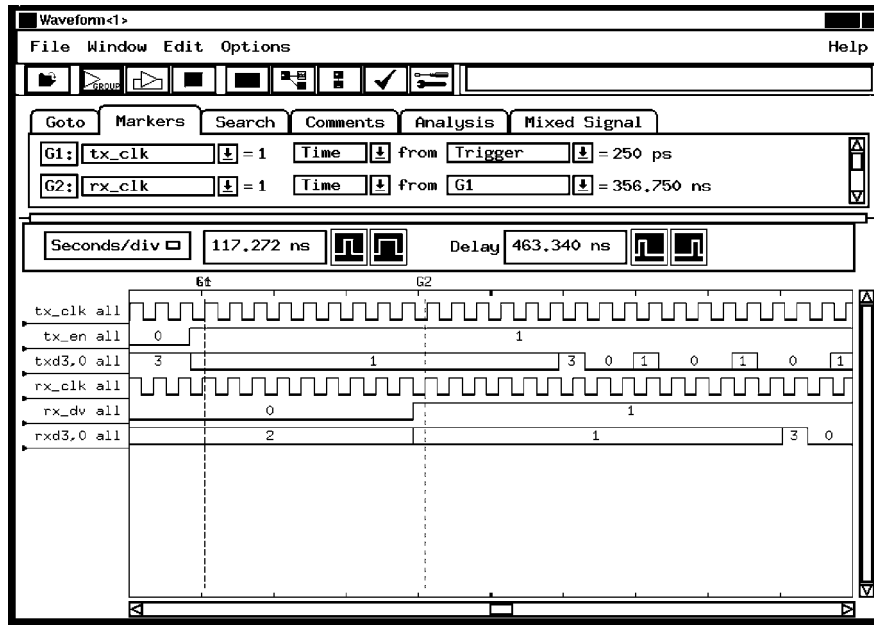


图5. MII时延测量的迹线实例

2.0 MII系统时延 (续)

采用一个10米的平直电缆进行了第一套测量。

表1. 采用10米电缆的tpTotalPhyMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延 (ns)	356.75	357.5	356.5	358	356.5	357.25	356.5	358	357.25	358

- 最小值: 356.50ns
- 最大值: 358.00ns
- 范围: 1.5ns

采用回路插座在回路中进行了第二套测量。

表2. 采用0米回路电缆的tpTotalPhyMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延 (ns)	310.5	310.5	310.5	310.5	310.5	311.25	310.5	310.5	310.5	310.5

- 最小值: 310.50ns
- 最大值: 311.25ns
- 范围: 0.75ns

根据这些结果, 可知10米的5类电缆时延 (tpCable) 比回路插座的时延大约高出46ns。当在RJ45连接器引脚测量时, 10米电缆的测量结果约为49ns的时延。在这两种情况下, 系统测试中的变化量明显低于1位时间。

2.4 在光缆模式下的MII系统时延测量

对工作在100Mb全双工和MII模式下的两个DP83849器件之间的总传播延迟进行下列的端对端测量。器件之间的连接通过Agilent HFBR5803光缆收发器和10英尺光缆。另外测试程序与2.3节 在双绞线模式下的MII系统时延测量中的相同。

对系统的延时测量如下:

表3. 采用FX收发器和10英尺光缆的tpTotalPhyMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延 (ns)	233.5	233.25	233.25	233	233	233.5	233.25	233.25	233.75	233.5

- 最小值: 233.00ns
- 最大值: 233.75ns
- 范围: 0.75ns

标称Phy发送和接收延时增加至21位时间 (或者210ns)。这保留大约23ns的tpCable为通过光缆收发器和光缆的延迟。如预期所示, 系统测试中的变量明显低于1位时间。

测得的延时。发送RMII数据是根据发送端的50MHz参考时钟REF_CLK1而产生的。接收RMII数据根据接收端的50MHz参考时钟REF_CLK2产生。两个参考时钟是无关的。

下图为一个从发送至接收的单路以太网通路的基本单元, 通过双绞线电缆 (100BASE-TX) 从发送Mac联至接收Mac的。从发送RMII端到接收RMII端的测量得到链路的总发送时间:

$$tpTotalPhyRMII = tpPhyTxRMII + tpCable + tpPhyRxRMII$$

3.0 RMII系统时延

RMII系统时延是从发送Mac至接收Mac时在RMII接口处

3.0 RMII系统时延 (续)

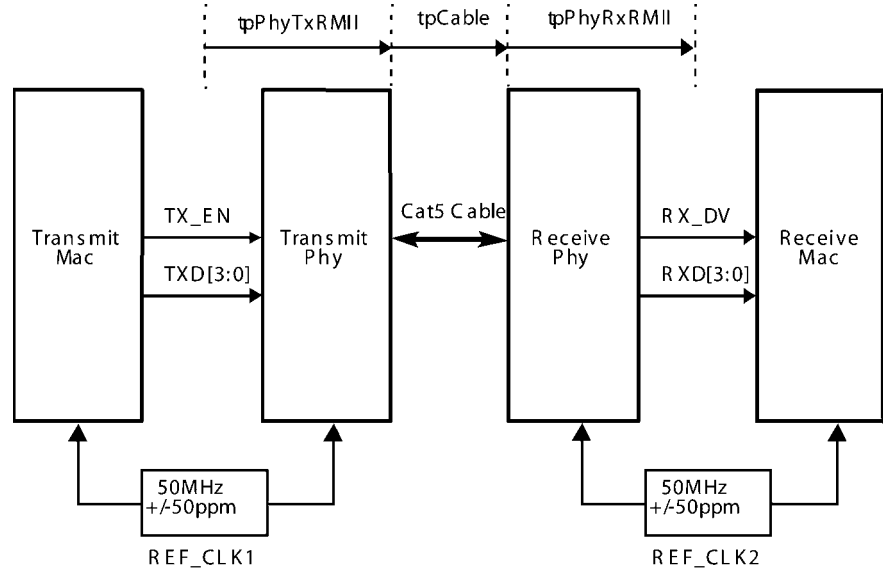


图6. MII系统定时图

除了支持双绞线模式之外，DP83849也支持光缆模式（100BASE-FX）。系统与上图类似，只是在Phy和光缆介质之间加了光缆收发器。在这种情况下，tpCable可以用下式代替：

$$tpCable = tpXcvtTX + tpFxCable + tpXcvtRX$$

其中txXcvtTX和tpXcvtRX是光缆收发器的发送和接收时延。tpFxCable是在光缆介质上信号的传播延时。

是5类电缆）发送的首位测量得到的。为了消除系统的依赖性（例如由REF_CLK1建立发送数据），对采样发送数据的REF_CLK1的上升沿进行测量。对从TX_EN断言至线上的JK的首位进行测量。因为时延对于所有的发送数据半位都是一致的，可以从帧开始标志（SFD）或信息包中其它任何数据来进行测量。

3.1 RMII发送时延

RMII发送时延是从RMII接口的发送数据到线上（通常

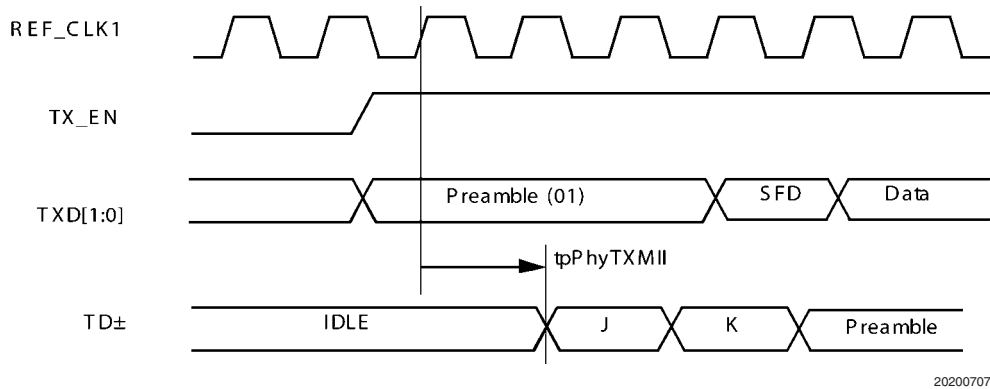


图7. Phy RMII 发送时延图

3.0 RMII系统时延（续）

3.1.1 DP83848 RMII 发送时延

在RMII模式下，DP83848从50MHz参考时钟REF_CLK1中得到25MHz的时钟。然后DP83848从这个25MHz时钟中产生一个内置的125MHz发送时钟。25MHz时钟也用于生成串化所需的符号数据排列，包括IDLE符号的发送。符号时钟也许不能与RMII接口上的首两位（或者双位）数据对准。当器件从发送IDLE切换到发送信息包数据时，它必须保持相同的符号排列。因而如果RMII数据没有与符号时钟对准，数据必须延时20ns以使符号排列相匹配。正因为如此，在发送延迟时间中存在20ns的变化量（注意延时可以是0或20ns，不会是哪两个中间值）。在初始时间（重置）处选择这种变量，而且一旦器件开始工作，该变量不会改变。这种变量可以看成是在后继段落中的RMII发送变化量。

发送延迟时间 $tpPhyTxRMII$ 包括在传播延时中的不确定性，这是由于工艺，电压和温度（PVT）变化造成的。由于20ns（2位时间）RMII发送差异，延时典型值为17或者19位时间。PVT不确定性明显低于1位时间。

3.1.2 DP83849 RMII 发送时延

在RMII模式下，DP83849降低在RMII模式下的发送延时变量。一个IEEE 802.3接收器必须能在任何队列处检测流定界开始标志，且不要求IDLE位流以整数数目符号出现。接收器必须能操作从物理介质中恢复的单比特流。如果RMII数

据没有与符号时钟对准，DP83849将符号时钟与最近的125MHz发送时钟重新对准。在这种情况下，DP83849在传送流定界开始标志之前，将会传送一系列的IDLE符号加上1至4个额外IDLE位。因为125MHz发送时钟不是参考时钟频率的整数倍，参考时钟的一个相位与125MHz发送时钟的负边沿相一致。在这种情况下，存在附加的4ns时延，在发送时钟的正边沿进行数据采样。结果是可在初始时（重置）选择RMII发送时延中的4ns变量，一旦器件开始工作则不应再改变。

发送延迟时间 $tpPhyTxRMII$ 包括在传播延时中由于工艺，电压和温度（PVT）变化而造成的不确定性。除了可将RMII发送变量降到最低，DP83849还可以减少标称时延值。由于4ns（0.4位时间）的RMII发送变量，延时标称为10.8或者11.2位时间。PVT不确定性明显低于1位时间。在双绞线和光缆模式工作下，发送时延是相同的。

3.2 RMII接收时延

从线上（通常是5类电缆）接收的首个符号位至接收RMII数据总线上的数据符号测量RMII接收时延。从线上JK的首位至RMII接口上前导码（替换JK）的首位进行测量。在发送端上，对采样接收数据的REF_CLK2上升沿进行测量。也可以对从线上SFD的首位至RX MII上的SFD进行测量。尽管不是RMII规格的一个正式部分，在图中所示的RX_DV也要优于组合的CRS_DV信号。

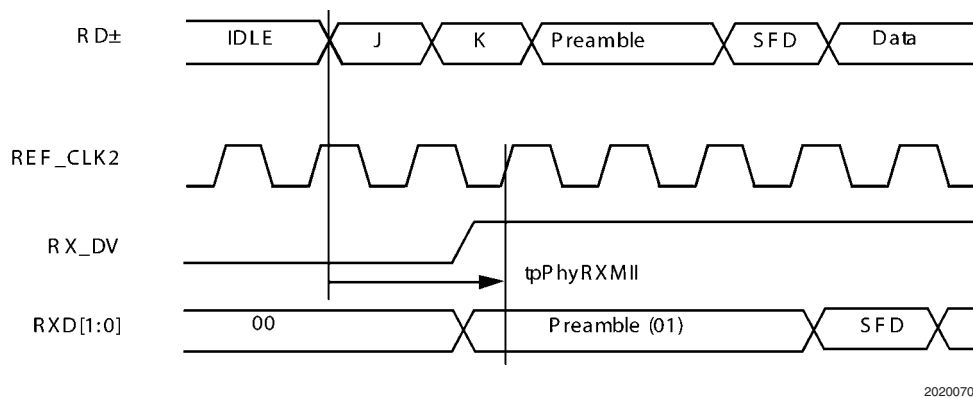


图8. Phy接收时延图

许多100Mb以太网Phy器件会有1至5位时间（以8ns的位时间递增）延时不确定性。这是由于将来的接收数据对准125MHz恢复时钟的任意相位造成的结果。DP83848通过从数据排列获得接收时钟，从而消除了接收时延的不确定性。理论上这个过程发生在每个信息包的起始端（紧随着CRS断言），但实际上仅会发生在首个信息包时。因为IDLE数据是作为数据符号发送的，后续信息包都以与初始接收的信息包

相同的排列到达。通过消除这种变量，DP83849提供更确定的接收时延。

RMII时延包括从恢复接收时钟域至参考时钟域（REF_CLK2）传送数据的附加时延。结果是高达20ns的不确定性，这是由于在参考时钟之间的潜在偏移造成的。这个20ns的变化可以视作后续段落中的RMII接收变量。此外，RMII接口必须包括一种弹性缓冲器以容忍发送端和接收端之

3.0 RMII系统时延（续）

间的频率差别。由于时钟域边界和弹性缓冲，时延的总幅度要比MII模式下高很多。

接收时延时间 $tpPhyRxRMII$ 包括在传播延时的不确定性，由于工艺，电压和温度（PVT）变化所造成。在REF_CLK2的上升沿测得的接收延时在双绞线模式下典型值为40至42位时间（位时间=10ns），对于光缆模式为29至31位时间。PVT不确定性要少于1位时间。

3.2.1 RMII频率失调对时延的影响

因为RMII数据是在带有频率失调的两个时钟域之间进行转移，数据时延会在单个信息包上发生变化。初始时延（对于前导码/SFD）在本质上是固定的，但是在信息包中的后继数据时延可能会有增加或者减少的时延，这取决于时钟频率之间的差别。假定每个参考时钟有 ± 50 ppm的误差，最坏情况下的频率差别是整个 ± 100 ppm。

例如，假定发送时钟为0ppm误差，但目的时钟运行在-50ppm误差。这意味着目的时钟（49.9975 MHz）会比

源时钟（50.0000 MHz）要慢一些。这相当于20.001ns的REF_CLK2时钟。对于在RMII上传送的每个双位，后继数据将会增加1ps的时延。

对于64字节的信息包，数据传输是8字节前导码+64数据字节=72字节=288双位。因而最终的半位数据将比前导的首半位要多大约288ps的时延。对于1514字节信息包，传送的数据是8字节前导码+1514数据字节=1522字节=6088双位。因而最终的半位数据将比前导的首半个要多出大约6.088ns的时延。

在源时钟和目的时钟误差分别为+50ppm和-50ppm的最坏情况下，若采用全尺寸的以太网帧，初始/最终时延差将会达到1.2位时间。另一方面，整个信息包传输时间取决于目的参考时钟频率。这是因为整个信息包时延是初始时延外加跨在目的RMII所需的信息包传输时间。

可以确定总信息包传输时间如下：

$$tpPacketTotal = tpTotalPhyRMII + ((PktLength + 8) * 4 / Clk2Freq)$$

Clk2Freq是目的RMII时钟REF_CLK2的频率。

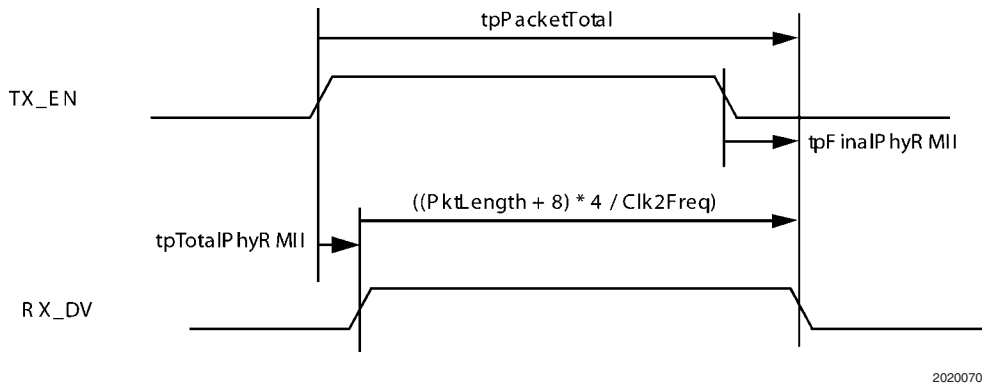


图9. RMII总信息包传输时间

可以根据时钟周期和信息包长度之间的差别来确定最终的数据时延 $tpFinalPhyRMII$ ：

$$tpFinalPhyRMII = tpTotalPhyRMII + (PktLength + 8) * 4 * (1/Clk2Freq - 1/Clk1Freq)$$

系统设计者需要注意哪点时延是重要的：初始数据时延、最终数据时延、或者总信息包传输时间。

3.2.2 RMII可编程弹性缓冲

DP83848具有可编程弹性缓冲，可以为发送和接收器件之间的频率失调提供容差。以典型的时延数为弹性缓冲设定

最小的FIFO设定值，该值对于在频率容差为 ± 50 ppm时的标准以太网帧是合适的。对于更大的帧尺寸或者为了容忍更大的频率失调，可对弹性缓冲进行编程，以通过改变FIFO阈值来处理更大的数据变化量。第一级（默认设定值）提供2位的容差，这对于 ± 50 ppm误差的标准以太网帧处理1.2位的变量是充足的。3个额外FIFO级的每一个都给总容差增加4位，但是这么做也会给接收时延增加4位时间。因而如果系统改变了弹性缓冲设定值，设计师应预期初始数据时延发生相同的变化。

3.3 RMII系统时延的测量

对工作在100Mb全双工和RMII模式下的两个DP83848器件之间的总传播时延进行下列端对端的测量。从发送RMII端采样TX_EN的REF_CLK1到接收RMII上采样首个前导数据的REF_CLK2进行测量。重复20次的测量，在每个测量之间进行一个加电循环。在发送端和接收Phy器件上执行完整加电循环是有必要的，可以显示出由于发送器排列的差异。仅停止链路就能看出任何接收效果，但在某些情况下，不会呈现

在3.0节RMII系统时延中描述的RMII发送差异。

除了时延数值之外，对发送和接收Phy器件（REF_CLK1至REF_CLK2）之间的参考时钟偏移进行测量。采用具有250ps精度的逻辑分析仪进行了测量。注意到在标称电压和室温下对单个器件进行了测量。结果会随着工艺/电压/温度的不同略有变化。

对于DP83849使用相同的方法重复上述测量。

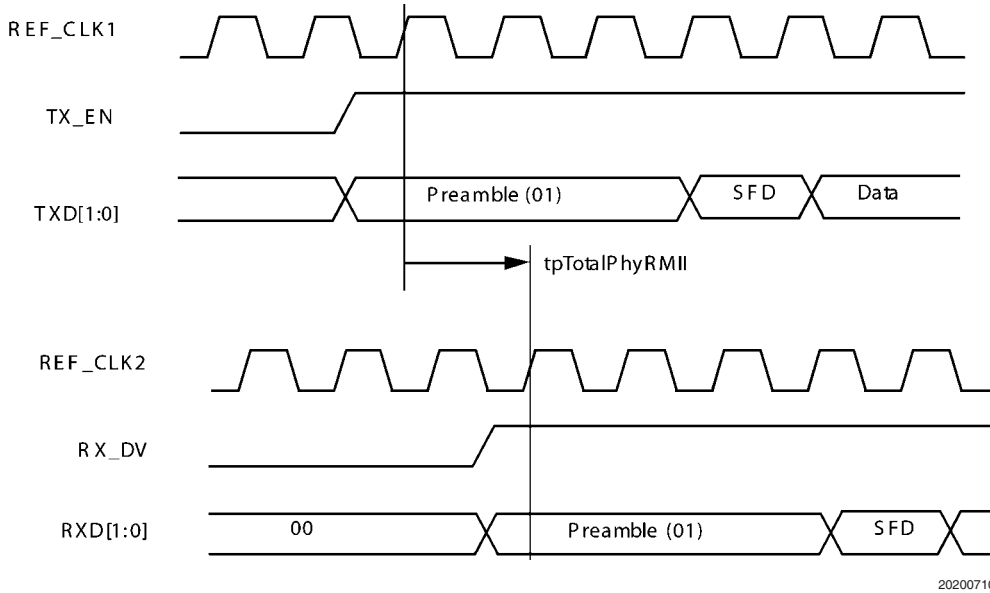


图10. RMII系统时延测量

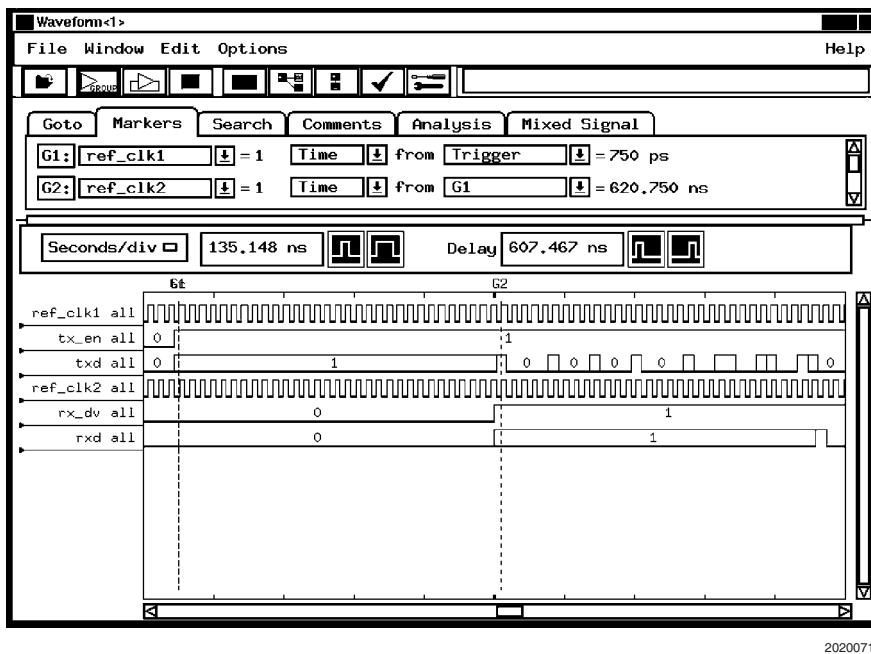


图11. RMII时延测量的迹线实例

3.0 RMII系统时延（续）

3.3.1 DP83848 RMII系统时延测量

采用10米的平直电缆进行了第一套测量。

表4. 采用10米电缆的tpTotalPhyRMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延(ns)	638.5	645.5	629.5	637	644.25	633.5	646	619.25	619	650
时钟偏移 (ns)	17.75	5	9.5	17	3.75	13.75	6	19.5	19.25	10.25
	#11	#12	#13	#14	#15	#16	#17	#18	#19	#20
时延(ns)	620.25	650.75	618.5	647	620.5	634.5	654	621.5	627	651.75
时钟偏移 (ns)	0.25	10.75	18.5	6.75	0.5	14.5	13.75	1.5	7	11.25

- 最小值：618.50ns
- 最大值：654.00ns
- 范围：35.50ns

有限的的数据点和参考时钟偏移的范围并没有完全表现出数值的可能范围。如在3.0节 *RMII系统时延*中所描述的那样，DP83848的总时延变化范围为40ns。贡献因素是级差为0ns/20ns的RMII发送变化量（3.1.1节 *DP83848 RMII发送时延*）和RMII接收变化量的0ns – 20ns范围（3.2节 *RMII接收时延*）。

3.2.2 DP83848 RMII发送变量

采用环路插座（0米电缆）进行了第二套测量。在环路中，对于发送和接收（0ns偏移）参考时钟是相同的，从而消除源端的差异性。因为差异性受到了限制，仅执行了10次测量。这个测试可以说明由于发送参考时钟的相位，仅有0ns/20ns的级差。

表5. 采用0米的环路电缆的tpTotalPhyRMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延 (ns)	580.25	580.25	580.25	580.25	580.25	580.25	600	600	597.75	600.25
时钟偏移 (ns)	0		0	0	0	0	0	0	0	0

- 最小值：580.25ns
- 最大值：600.25ns
- 范围：20ns

注意到从MII测量中确定的46ns的近似电缆时延，放置这些数据在10米电缆的数值范围内。同样，注意到因为最小时延很可能是时钟偏移数值（非零），所以没有必要为最小时延。

3.3.3 DP83848 RMII接收变量

仅采用一个重新链接（通过插拔电缆）进行了第三套测量。这个机理显示出这种测试中的限制，因为其消除了发送RMII上的任何变化。保留的不确定性仅为接收变量。对于这种测试，采用10米的平直电缆进行了20次测试。

表6. tpTotalPhyRMII释放链路的测量（10米电缆）

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延(ns)	644.75	646.75	637.5	649.25	651.5	645.75	650.25	645.5	647.5	640.75
时钟偏移 (ns)	4.25	6.25	17	8.75	10.75	5.25	9.75	5	7	0.25
	#11	#12	#13	#14	#15	#16	#17	#18	#19	#20
时延(ns)	640.25	638.75	652.5	652.75	638.25	645.25	649	651.75	638	646
时钟偏移 (ns)	19.5	18.25	12	12.25	17.75	4.75	8.5	11.25	17.5	5.5

- 最小值：638.00ns
- 最大值：652.75ns
- 范围：14.75ns

有限的的数据点和参考时钟偏移的范围没有显示出可能的数值范围。因为仅施加接收变量，变量的总体范围是20ns。

3.0 RMII系统时延（续）

3.3.4 在双绞线模式下的DP83849 RMII系统时延测量

采用10米平直电缆进行了第一套测量。

表7. 采用10米电缆的tpTotalPhyRMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延(ns)	562.75	569.5	557.25	557.25	556.75	562.5	567	561.5	559.25	555.25
时钟偏移 (ns)	2.75	9.5	17.25	17.25	16.75	2.5	7	1.5	19.25	15.25
	#11	#12	#13	#14	#15	#16	#17	#18	#19	#20
时延(ns)	560.75	555.75	570	560.5	566.75	571.25	550.75	555.5	560.5	572.75
时钟偏移 (ns)	0.75	15.75	10	0.5	6.75	11.25	10.75	15.5	0.5	12.75

- 最小值：550.75ns
- 最大值：572.75ns
- 范围：22.0ns

有限的测量点和参考时钟偏移的范围没有完全显示出可能的数值范围。如在3.0节 RMII系统时延和3.2节 RMII接收时延中所描述的，DP83849的总时延可变范围是24ns。贡献因素是级差为0ns/4ns的RMII发送变量（3.1.2节 DP83849 RMII发送时延）和0ns-20ns范围的RMII接收变量（3.2节 RMII接收时延）。

3.5.5 DP83849 RMII发送变量

采用回路插座（0米电缆）进行了第二套测量。在环路中，对于发送和接收（0ns偏移）参考时钟是相同的，从而消除了源端的差异性。因为限制了这种差异，仅进行了10项测量。因为DP83849的级差变量仅为4ns，测试无法显示出该变量。因为参考时钟是相同的，仅能检测到整数倍参考时钟下的变化量。所示结果是恒定的520ns值。这种测试仅表明发送变量低于1个参考时钟周期。

表8. 采用0米环路电缆的tpTotalPhyRMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延(ns)	520	520	520	520	520	520	520	520	520	520
时钟偏移 (ns)	0	0	0	0	0	0	0	0	0	0

- 最小值：520.00ns
- 最大值：520.00ns
- 范围：0ns

注意到从MII测量中确定的46ns近似的电缆时延，放置这些数据在10米电缆的数值范围内。同样，注意到因为最小时延很可能是在时钟偏移数值（非零），所以没有必要为最小时延。

3.3.6 DP83849 RMII接收变量

仅采用一个重新链接（通过插拔电缆）进行了第三套测量。这个机理显示出这种测试中的限制，因为其消除了发送RMII上的任何变化。保留的不确定性仅为接收变量。对于这种测量，采用10米的平直电缆进行了20项测试。

表9. tpTotalPhyRMII释放链路的测量（10米电缆）

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延(ns)	556.5	563.75	575.25	564	568	565.5	567.25	562	559	572.75
时钟偏移 (ns)	16.5	3.75	15.25	4	8	5.5	7.25	2	19	12.75
	#11	#12	#13	#14	#15	#16	#17	#18	#19	#20
时延(ns)	573.75	557.25	561.25	567	560.5	555.75	558	567.5	562.75	575.75
时钟偏移 (ns)	1375	17.25	1.25	7	0.5	15.75	18	7.5	2.75	15.75

- 最小值：555.75ns
- 最大值：575.75ns
- 范围：20.00ns

尽管测试包含了有限的测量点，但仍表明了可能的全部数值。因为仅施加接收变量，变量的总体范围是20ns。

3.0 RMII系统时延（续）

缆收发器和10英尺光缆来进行器件连接。此外，测试程序与3.3.1节 DP83848 RMII系统时延测量中描述的相同。

3.3.7 在光缆模式下的DP83849 RMII系统时延测量

也对工作在100Mb全双工光缆模式下的两个DP83849器件之间进行了RMII系统时延测量。通过Agilent HFBR5803光

表10. 采用10英尺光缆的tpTotalPhyRMII测量

	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10
时延 (ns)	430.25	425.25	430.75	443.75	440.25	433.75	446.75	440.5	435.75	433.5
时钟偏移 (ns)	10.25	5.25	11	3.75	0.25	13.75	6.75	0.5	15.75	13.5
	#11	#12	#13	#14	#15	#16	#17	#18	#19	#20
时延(ns)	430.75	430.75	437	429.25	434.25	434.75	440.5	430.25	438	430
时钟偏移 (ns)	10.75	10.75	17	9.25	14.25	14.75	0.5	10.25	18	10

- 最小值：426.25ns
- 最大值：446.75ns
- 范围：21.50ns

有限的的数据点和参考时钟偏移的范围没有完全显示出可能的数值范围。如在3.0节 RMII系统时延和3.2节 RMII接收时延中所描述的，DP83849的总时延可变范围是24ns。贡献因素是级差为0ns/4ns的RMII发送变量（3.1.2节 DP83849 RMII发送时延）和0ns-20ns范围的RMII接变量（3.2节 RMII接收时延）。

4.0 结论

本文件提供了美国国家半导体DP83848和DP83849以太网收发器系列产品的发送和接收时延的详细信息。对于处理数据传输时关心总系统时延的系统设计师而言，应将注释当作其设计的指导文献。下表总结了不同工作模式（1位时间=10ns）下的发送和接收时延。该表也得出由于每个工作模式的时钟排列而造成的不确定性结论。该种不确定性并不包括由于工艺，电压或者温度的不同而产生的小量差异。

表11. 发送和接收时延的总结

MII	发送时延 (位时间)	不确定性 (ns)	接收时延(位时间)	不确定性 t(ns)	接收 + 发送 总体不确定性(ns)
DP83848 100BASE-TX	5	0	25.5	0	0
DP83849 100BASE-TX	5	0	25.5	0	0
DP83849 100BASE-FX	5	0	16	0	0
RMII					
DP83848 100BASE-TX	17 或 19	20	40 或 42	20	40
DP83849 100BASE-TX	10.8 或 11.2	4	40 或 42	20	24
DP83849 100BASE-FX	10.8 或 11.2	4	29 或 31	20	24

结果显示，即使在接收方向上，MII模式下的器件时延具有最小的不确定性。DP83848和DP83849不会受到由于将接收数据与接收时钟对准而产生通常的1至5位的偏差影响。

在RMII模式下，非确定性的主要原因是由于相对于50MHz参考时钟的数据排列中的不确定性造成的。某些变化量是由于RMII接口的性质造成的，会伴随任何一款RMII以太网器件而存在。DP83849将RMII发送时延变量从20ns降低至4ns。DP83849产生最小20ns的RMII接收时延变量。再次，RMII接收时延不包括由于接收数据排列造成的1至5位时间变化量。

此外，需重视的是，系统时延非常依赖于连接两个器件的电缆。本文件没有量化由于电缆长度或电缆类型造成的时延变化，而是表明了变量确实存在而且是相当明显的。

仍有机会进一步减少固定时延分量和端到端系统时延中的变化量。通过更好地理解客户的需求和系统的指标，美国国家半导体将继续为工业的和实时的以太网应用提供具有业界领先性能的器件。

对于上述任何电路的使用，美国国家半导体公司不承担任何责任且不默示任何电路专利许可。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。

想了解最新的产品信息，请访问我们的网址：www.national.com。

生命支持策略

未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

1. 生命支持设备/系统指：(a) 打算通过外科手术移植到体内的生命支持设备或系统；(b) 支持或维持生命，依照使用说明书正确使用，有理由认为其失效会造成用户严重伤害。
2. 关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备/系统失效，或影响生命支持设备/系统的安全性或效力的任何部件。

禁用物质合规

美国国家半导体公司制造的产品和使用的包装材料符合《消费产品管理规范（CSP-9-111C2）》以及《相关禁用物质和材料规范（CSP-9-111S2）》的条款，不包含CSP-9-111S2限定的任何“禁用物质”。

无铅产品符合RoHS指令。



**National Semiconductor
Americas Customer
Support Center**
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

**National Semiconductor
Europe Customer Support Center**
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

**National Semiconductor
Asia Pacific Customer
Support Center**
Email: ap.support@nsc.com

**National Semiconductor
Japan Customer Support Center**
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560